学校代码: 10246 学 号: 052019033

复旦大學

# 硕士学位论文

# 射频接收机中自动增益控制及功率检测器设计

- 院 系: 微电子学系
- 专 业: 微电子学与固体电子学
- 姓 名: 宫志超
- 指导教师: 唐长文 副教授
- 完成日期: 2009年5月20日

目录		I
摘要		
Abstract		IV
第一章 概	论	1
1.1 研	F究背景	1
<b>1.2</b> 研	F究动机	1
<b>1.3</b> 论	之主要贡献	2
<b>1.4</b> 论	全文组织结构	3
参考文献	ξ	3
第二章 接	收机基本知识	4
2.1 接	受收机的主要性能指标	4
2.1.1	线性度	4
2.1.	1.1 1-dB 压缩点	4
2.1.	1.2 三阶交调点	5
2.1.	<b>1.3</b> 宽带信号的三阶交调量	7
2.1.	1.4 复合三阶失真	8
2.1.2	噪声系数	10
2.1.3	无杂散动态范围	11
2.1.4	镜像抑制	12
2.1.5	相位噪声	13
2.2 接	受收机的主要架构	14
2.2.1	一次变频和二次变频	14
2.2.2	零中频	15
2.2.3	镜像抑制结构	16
参考文献	ξ	17
第三章 信	号噪声失真比	18
3.1 信	言号噪声失真比	18
3.1.1	单个模块的信号噪声失真比	18
3.1.2	级联模块的信号噪声失真比	20
3.1.3	两固定增益模块级联	21
3.2 <sub>피</sub>	「变增益模块设计	22
3.2.1	衰减模块与固定增益模块级联	22
3.2.2	可变增益模块设计	24
3.3 接	受管点、目标功率和输入功率可锁定范围	24
3.4 系	系统增益调整	25

3.4.2       可变增益模块与可变增益模块级联	3.4.1	可变增益模块与固定增益模块级联	25
3.4.3       增益调整的原则       26         第四章       自动增益控制       28         4.1       模拟自动增益控制       28         4.1.1       环路特性       28         4.1.2       恒定时间常数       31         4.2       数字自动增益控制       32         4.2.1       锁定区间和目标窗口       33         4.2.2       控制算法       34         4.3       数字电视调谐器自动增益控制算法       35         4.3.1       数字电视调谐器架构及增益分配       35         4.3.2       可变增益模块目标功率       36         4.3.3       自动增益控制算法       38         参考文献       40       第五章       功率检测器设计         42       5.1       功率检测器设计       42         5.1       功率检测器设计       42       5.1       功率检测器设计         5.3       功率检测器电路设计       44       5.3.1       限幅放大器       44         5.3.3       低通滤波器       44       5.3.3       低通滤波器       48         5.4       仿真结果       49       参考文献       51       第六章       61         第六章 电路实现及测试       53       6.1       各模块仿真性能       53       6.1       各模块仿真性能       53         6.1       各模块仿真性能       53       66       63.1       自动增益控	3.4.2	可变增益模块与可变增益模块级联	
第四章 自动增益控制       28         4.1       模拟自动增益控制       28         4.1.1       环路特性       28         4.1.2       恒定时间常数       31         4.2       数字自动增益控制       32         4.2.1       锁定区间和目标窗口       33         4.2.2       控制算法       34         4.3       数字电视调谐器自动增益控制算法       35         4.3.1       数字电视调谐器中动增益控制算法       35         4.3.2       可变增益模块目标功率       36         4.3.3       自动增益控制算法       36         5.4       功率检测器电路设计       42         5.1       功率检测器电路设计       42         5.2       功率检测器电路设计       44         5.3.1       原南放大器       44         5.3.2       防导放大器与整流器       46         5.3.3       低道滤波器       53	3.4.3	增益调整的原则	
4.1       模拟自动增益控制       28         4.1.1       环路特性       28         4.1.2       恒定时间常数       31         4.2       数字自动增益控制       32         4.2.1       锁定区间和目标窗口       33         4.2.2       控制算法       34         4.3       数字电视调谐器自动增益控制算法       35         4.3.1       数字电视调谐器架构及增益分配       35         4.3.2       可变增益模块目标功率       36         4.3.3       自动增益控制算法       36         5.1       功率检测器型路设计       42         5.2       功率检测器型路设计       42         5.3       功率检测器型路设计       44         5.3.1       限幅放大器       44         5.3.2       防导放大器与整流器       46         5.3.3       低通滤波器       53         6.1       各模块仿真性能       53	第四章 自动	b增益控制	
4.1.1       环路特性       28         4.1.2       恒定时间常数       31         4.2       数字自动增益控制       32         4.2.1       锁定区间和目标窗口       33         4.2.2       控制算法       34         4.3       数字电视调谐器自动增益控制算法       35         4.3.1       数字电视调谐器全向型增益控制算法       35         4.3.2       可变增益模块目标功率       36         4.3.3       自动增益控制算法       38         参考文献       40         第五章       功率检测器设计       42         5.1       功率检测器设计       42         5.2       功率检测器集构       43         5.3       功率检测器电路设计       44         5.3.1       限幅放大器       44         5.3.2       跨导放大器与整流器       46         5.3.3       低通滤波器       48         5.4       仿真结果       49         参考文献       51       53         6.1       各模块仿真性能       53         6.2       ADMS 软件系统仿真       56         6.3.1       自动增益控制       56         6.3.2       功率检测器       60         第七章 总结与展望       62       74	4.1 模	拟自动增益控制	
4.1.2       恒定时间常数	4.1.1	环路特性	
4.2       数字自动增益控制	4.1.2	恒定时间常数	31
4.2.1       锁定区间和目标窗口       33         4.2.2       控制算法       34         4.3       数字电视调谐器自动增益控制算法       35         4.3.1       数字电视调谐器架构及增益分配       35         4.3.2       可变增益模块目标功率       36         4.3.3       自动增益控制算法       38         参考文献       40         第五章       功率检测器设计       42         5.1       功率检测器设计       42         5.2       功率检测器电路设计       42         5.3       功率检测器电路设计       44         5.3.1       限幅放大器       44         5.3.2       跨导放大器与整流器       46         5.3.3       低通滤波器       48         5.4       仿真结果       49         参考文献       51       53         6.1       各模块仿真性能       53         6.2       ADMS 软件系统仿真       56         6.3.1       自动增益控制       56         6.3.2       功率检测器       60         第七章       总结与展望       62	4.2 数	字自动增益控制	
4.2.2       控制算法       34         4.3       数字电视调谐器自动增益控制算法       35         4.3.1       数字电视调谐器架构及增益分配       35         4.3.2       可变增益模块目标功率       36         4.3.3       自动增益控制算法       38         参考文献       40         第五章       功率检测器设计       42         5.1       功率检测器设计       42         5.2       功率检测器电路设计       43         5.3       功率检测器电路设计       44         5.3.1       限幅放大器       44         5.3.3       低通滤波器       46         5.3.3       低通滤波器       46         5.3.3       低通滤波器       46         5.3.3       低通滤波器       47         5.4       仿真结果       49         参考文献       51       53         6.1       各模块仿真性能       53         6.2       ADMS 软件系统仿真       56         6.3.1       自动增益控制       56         6.3.1       自动增益控制       56         6.3.1       自动增益控制       56         6.3.2       功率检测器       60         第七世       52       52	4.2.1	锁定区间和目标窗口	
4.3       数字电视调谐器自动增益控制算法       35         4.3.1       数字电视调谐器架构及增益分配       35         4.3.2       可变增益模块目标功率       36         4.3.3       自动增益控制算法       38         参考文献       40         第五章       功率检测器设计       42         5.1       功率检测器电路设计       42         5.2       功率检测器电路设计       43         5.3       功率检测器电路设计       44         5.3.1       限幅放大器       44         5.3.3       低通滤波器       48         5.4       仿真结果       49         参考文献       51         第六章       电路实现及测试       53         6.1       各模块仿真性能       53         6.2       ADMS 软件系统仿真       56         6.3       测试结果       56         6.3.1       自动增益控制       56         6.3.2       功率检测器       60         第七章       总结与展望       60	4.2.2	控制算法	34
4.3.1       数字电视调谐器架构及增益分配       35         4.3.2       可变增益模块目标功率       36         4.3.3       自动增益控制算法       38         参考文献       40         第五章       功率检测器设计       42         5.1       功率检测器架构       42         5.2       功率检测器电路设计       43         5.3       功率检测器电路设计       44         5.3.1       限幅放大器       44         5.3.3       低通滤波器       44         5.3.3       低通滤波器       44         5.3.3       低通滤波器       45         5.4       仿真结果       49         参考文献       51       53         6.1       各模块仿真性能       53         6.2       ADMS 软件系统仿真       56         6.3       测试结果       56         6.3.1       自动增益控制       56         6.3.1       自动增益控制       56         6.3.2       功率检测器       60         第七世       62       62	4.3 数	字电视调谐器自动增益控制算法	35
4.3.2       可变增益模块目标功率       .36         4.3.3       自动增益控制算法       .38         参考文献       .40         第五章       功率检测器设计       .42         5.1       功率检测器架构       .42         5.2       功率检测器架构       .43         5.3       功率检测器电路设计       .44         5.3.1       限幅放大器       .44         5.3.2       跨导放大器与整流器       .46         5.3.3       低通滤波器       .48         5.4       仿真结果       .49         参考文献       .51         第六章       电路实现及测试       .53         6.1       各模块仿真性能       .53         6.2       ADMS 软件系统仿真       .56         6.3       测试结果       .56         6.3.1       自动增益控制       .56         6.3.2       功率检测器       .60         第七章       总结与展望       .62	4.3.1	数字电视调谐器架构及增益分配	35
4.3.3       自动增益控制算法	4.3.2	可变增益模块目标功率	
参考文献	4.3.3	自动增益控制算法	
第五章 功率检测器设计       42         5.1 功率检测的基本原理       42         5.2 功率检测器架构       43         5.3 功率检测器电路设计       44         5.3.1 限幅放大器       44         5.3.2 跨导放大器与整流器       46         5.3.3 低通滤波器       48         5.4 仿真结果       49         参考文献       51         第六章 电路实现及测试       53         6.1 各模块仿真性能       53         6.2 ADMS 软件系统仿真       56         6.3 测试结果       56         6.3.1 自动增益控制       56         6.3.2 功率检测器       60         第七章 总结与展望       62	参考文献		40
5.1       功率检测的基本原理       42         5.2       功率检测器架构       43         5.3       功率检测器电路设计       44         5.3.1       限幅放大器       44         5.3.2       跨导放大器与整流器       46         5.3.3       低通滤波器       48         5.4       仿真结果       49         参考文献       51         第六章 电路实现及测试       53         6.1       各模块仿真性能       53         6.2       ADMS 软件系统仿真       56         6.3.1       自动增益控制       56         6.3.2       功率检测器       60         第七章 总结与展望       62	第五章 功率	≤检测器设计	42
5.2       功率检测器电路设计       43         5.3       功率检测器电路设计       44         5.3.1       限幅放大器       44         5.3.2       跨导放大器与整流器       46         5.3.3       低通滤波器       48         5.4       仿真结果       49         参考文献       51         第六章       电路实现及测试       53         6.1       各模块仿真性能       53         6.2       ADMS 软件系统仿真       56         6.3       测试结果       56         6.3.1       自动增益控制       56         6.3.2       功率检测器       60         第七章       总结与展望       62	5.1 功	率检测的基本原理	42
5.3 功率检测器电路设计       44         5.3.1 限幅放大器       44         5.3.2 跨导放大器与整流器       46         5.3.3 低通滤波器       48         5.4 仿真结果       49         参考文献       51         第六章 电路实现及测试       53         6.1 各模块仿真性能       53         6.2 ADMS 软件系统仿真       56         6.3 测试结果       56         6.3.1 自动增益控制       56         6.3.2 功率检测器       60         第七章 总结与展望       62	5.2 功	率检测器架构	43
5.3.1       限幅放大器       44         5.3.2       跨导放大器与整流器       46         5.3.3       低通滤波器       48         5.4       仿真结果       49         参考文献       51         第六章       电路实现及测试       53         6.1       各模块仿真性能       53         6.2       ADMS 软件系统仿真       56         6.3       测试结果       56         6.3.1       自动增益控制       56         6.3.2       功率检测器       60         第七章       总结与展望       62	5.3 功	率检测器电路设计	44
5.3.2       跨导放大器与整流器       46         5.3.3       低通滤波器       48         5.4       仿真结果       49         参考文献       51         第六章       电路实现及测试       53         6.1       各模块仿真性能       53         6.2       ADMS 软件系统仿真       56         6.3       测试结果       56         6.3.1       自动增益控制       56         6.3.2       功率检测器       60         第七章       总结与展望       62	5.3.1	限幅放大器	44
5.3.3 低通滤波器       48         5.4 仿真结果       49         参考文献       51         第六章 电路实现及测试       53         6.1 各模块仿真性能       53         6.2 ADMS 软件系统仿真       56         6.3 测试结果       56         6.3.1 自动增益控制       56         6.3.2 功率检测器       60         第七章 总结与展望       62	5.3.2	跨导放大器与整流器	46
5.4 仿真结果	5.3.3	低通滤波器	48
参考文献       51         第六章 电路实现及测试       53         6.1 各模块仿真性能       53         6.2 ADMS 软件系统仿真       56         6.3 测试结果       56         6.3.1 自动增益控制       56         6.3.2 功率检测器       60         第七章 总结与展望       62	5.4 仿	真结果	49
第六章 电路实现及测试	参考文献		51
6.1 各模块仿真性能       .53         6.2 ADMS 软件系统仿真       .56         6.3 测试结果       .56         6.3.1 自动增益控制       .56         6.3.2 功率检测器       .60         第七章 总结与展望       .62	第六章 电路	A实现及测试	53
6.2       ADMS 软件系统仿真	6.1 各7	模块仿真性能	53
6.3 测试结果       56         6.3.1       自动增益控制       56         6.3.2       功率检测器       60         第七章 总结与展望       62	6.2 AD	)MS 软件系统仿真	56
6.3.1       自动增益控制	6.3 测	试结果	56
6.3.2       功率检测器	6.3.1	自动增益控制	56
第七章 总结与展望62	6.3.2	功率检测器	60
	第七章 总结	告与展望	62
致谢	致谢		63

# 摘要

射频接收机是通信系统中的基本模块,作为接收终端其性能直接影响到用 户,因此在各种通信系统中它们都得到了人们广泛的关注和深入的研究。

本论文的主要工作是射频接收机中的自动增益控制的研究与实现。总结了 传统的模拟自动增益控制,并深入分析了数字自动增益控制。由于功率检测是 自动增益控制中的必需模块,也设计了一个应用于射频前端的功率检测器。

首先,采用信号噪声失真比的最大化作为分配及调整增益的原则。推导出 级联信号噪声失真比的倒数等于各个模块信号噪声失真比倒数之和,因此各个 模块的信号噪声失真比最大化,可以使得级联系统的信号噪声失真比最大化。 通过调整增益使各模块输出功率趋近最优值可以最大化各模块的信号噪声失真 比。

然后,论述了传统的模拟自动增益控制,详细讨论了数字自动增益控制。 总结了三种数字自动增益控制可以采用的算法。作为一个应用的例子,分析并 设计了数字电视调谐器自动增益控制的算法,算法保证了信号噪声失真比的最 大化,具有恒定的锁定时间。

另外,本文设计了一个应用于射频前端的功率检测器电路。采用了改进的 宽带限幅放大器以及全新的跨导放大器,输出信号与输入信号功率成对数关系, 用 CMOS 工艺实现,仿真工作频率可以达到 1GHz。

最后,通过数字电视调谐器的流片测试了自动增益控制算法的性能,同时 也测试了系统集成的功率检测器的各项指标。测试结果验证了自动增益控制的 算法的正确性,功率检测器的性能也达到指标要求。

关键词:射频接收机,数字电视调谐器,自动增益控制,可变增益放大器, 功率检测器,噪声,线性度,动态范围,CMOS集成电路设计

#### 中图分类号: TN432

本论文工作受到国家高科技研究发展计划资助(项目编号: 2007AA01Z282)

# Abstract

As a basic module of communication systems, the performance of RF receivers directly affects consumers. Thus RF receivers in various communication systems have been given widespread concern and in-depth study.

The main work of the dissertation is the study and realization of automatic gain control (AGC) in RF receivers. The traditional analog AGC was discussed systematically. The digital AGC was studied in-depth. The design of a power detector for RF front-end was presented because the power detection is essential in an AGC.

Firstly, the maximizing of signal to noise distortion ratio (SNDR) is employed as the goal of distributing and adjusting gain. It was derived that the reciprocal of cascaded SNDR equals the sum of the reciprocal of each module's SNDR. Thus, maximizing cascaded SNDR can be achieved by maximizing the SNDR of every module. Maximizing the SNDR of every module can be achieved by making their output power approximating the optimum value through adjusting their gain.

Secondly, three programmable gain control (PGC) algorithms are summarized. The PGC algorithm for the DVB-T tuner is proposed. The algorithm ensures the maximum SNDR, the constant settling time and the low circuit requirement.

Thirdly, a new power detector circuit for RF front-end was presented. The circuit with a logarithmic relationship between input and output employs a new wide-band limiting amplifier and a trans-conductance amplifier. It was fabricated in the CMOS technology and the simulated operating frequency reaches 1GHz.

Finally, measured results are presented. The PGC algorithm for the DVB-T tuner is verified. The performance of the power detector integrated into the tuner is also measured. Measured results shows design meets demands of the system.

Key words: RF receivers, Tuner, Automatic gain control, Variable gain amplifier, Power detector, Noise, Linearity, Dynamic range, CMOS integrated circuit

# 第一章 概论

## 1.1 研究背景

随着现代通信系统的巨大进步,通信产品的应用已渗透到社会的每个角落。 通信产业已经成为一个市场巨大的产业。射频接收机作为通信系统中的一个基 本模块成为一个持续的有挑战性的研究热点。

现代通信系统中的接收机种类繁多,按照其应用范围,可以分成:电视调 谐器(TV tuner),手机(Mobile phone),无线本地局域网(WLAN)等等。按照传播 媒介,可以分成:卫星信号接收机(Satellite receiver),有线系统接收机(Cable receiver),地面广播接收机(Terrestrial receiver)。按照处理信号的不同,可以分 成:模拟接收机(Analog receiver),数字接收机(Digital receiver)。按照集成度, 可以分成:全集成接收机,部分集成接收机,分立元件接收机。接收机所采用 的工艺,主要有:互补金属氧化物半导体工艺(CMOS),双极互补金属氧化物半 导体工艺(BiCMOS),双极管工艺(Bipolar),锗硅工艺(SiGe),砷化镓工艺(GaAs) 等等。按照所采用的标准、协议,接收机的种类更是不胜枚举。

在各种射频接收机中,为了对输出幅度进行准确的控制,自动增益控制 (Automatic gain control)都是必需的功能。自动增益控制通过调节增益以维持输 出幅度的恒定[1][2],同时使得接收机有足够大的动态范围来处理不同强度的信 号。例如在无线通信中,当用户距离发射站很远时,信号经由空气传送到用户 端已相当微弱,接收机必须调整到最大增益来放大信号;若用户距离发射站很 近,此时接收信号很强,接收机必须调整到最小增益防止饱和。

不同的传播方式对动态范围要求不同,通常以地面广播对动态范围的要求 最大,约为 60~70dB,有线传播方式其次,约 30~40dB,卫星传播方式动态范 围要求最小。

动态范围要求比较大的接收机,射频前端和模拟基带都要有增益调整的功能。如文献[3]中的一种应用于无线本地局域网的接收机,其射频前端和模拟基带都可变增益。这使得自动增益控制变得复杂,在恒定的输出信号幅度之外还须考虑最优化信噪比。

## 1.2 研究动机

射频接收机的很多性能之间存在折衷[4],如噪声、线性度、增益之间。高 增益、低噪声的系统,线性度必然很差;低增益、高线性度的系统,噪声必然 很高。如图 1-1 所示。我们希望系统的噪声越低越好,线性度越高越好,固定 增益的系统这两点不能同时实现。噪声和线性度其实可以分别优化,因为对噪声的要求主要体现在信号小的时候,对线性度的要求主要体现在信号大的时候, 所以可以根据信号幅度优化这两个指标。信号小的时候,调高增益,优化噪声性能;信号大的时候,调低增益,优化线性度。因此自动增益控制可以权衡接收机噪声和线性度两者性能。



图 1-1 性能指标之间的权衡

对多模块系统进行自动增益控制,首先会碰到增益如何分配的问题。对于 某一输入功率,只要增益之和固定,输出功率就保持不变。而保证增益之和固 定的各模块增益的配置方式有极多种,应该根据什么原则去分配增益呢?是否 存在一个最优的分配方式?以往文献没有对这个问题做出系统的回答。

功率检测器是自动增益控制中必需的模块。它可以检测输出功率是否满足 要求,控制环路根据功率检测器的检测结果进行增益调整。应用于射频前端的 功率检测器的设计也是一个难点,其工作频率范围比较大,其带宽至少要与低 噪声放大器的带宽一致。

## 1.3 论文主要贡献

本论文全面论述了射频接收机中自动增益控制相关问题。论文的主要贡献 有三点:

第一,解决了多模块系统增益分配的依据问题。采用信号噪声失真比的最 大化作为分配及调整增益的原则,并推导出级联信号噪声失真比的倒数等于各 个模块信号噪声失真比倒数之和,每个模块都存在一个最大的信号噪声失真比。 可以依据这个原则和推导出的结论进行增益的分配,并且可以找到一个最优的 分配方式。

第二,总结了三种数字自动增益控制的算法。作为一个应用的例子,对数 字电视调谐器的自动增益控制进行了分析与算法设计。这个数字电视调谐器具 有三级可变增益模块,算法保证了信号噪声失真比的最大化,具有恒定的锁定 时间,对硬件要求较低。

第三,设计了一个应用于射频前端的功率检测器。它采用了改进的宽带限 幅放大器以及全新的跨导放大器,输出信号跟输入信号功率成对数关系,工作 频率可以达到 1GHz。

## 1.4 论文组织结构

本论文总共有七章。首先分析了主要的系统指标,接着分析信号噪声失真 比,并得出增益控制的原则;然后讨论数字自动增益控制中的算法问题,及数 字电视调谐器自动增益控制的设计问题;接着详细介绍一种全新的功率检测器。 最后给出电路的仿真测试结果以及未来工作的总结与展望。具体的组织结构如 下:

第二章中介绍了主要的接收机性能指标与架构。

第三章引入了信号噪声失真比,然后推导了单个模块的信号噪声失真比, 级联模块的信号噪声失真比,提出了可变增益模块应达到的性能指标,可变增 益模块的接管点、目标功率和输入功率可锁定范围,最后总结了增益调整的原则。

第四章中首先总结了经典的模拟自动增益控制,接着分析数字自动增益控制,定义离散可变增益模块的锁定区间和目标窗口,讨论各种可行的算法,并 对数字自动增益控制和模拟自动增益控制进行比较。最后将数字自动增益控制 的相关结论应用于数字电视调谐器中,分析数字电视调谐器的增益分配,目标 功率选择,控制算法等问题。

第五章中详细介绍了一种应用于射频前端的宽带功率检测器。首先介绍功 率检测的基本原理,然后介绍功率检测器所采用的架构,接着详细介绍功率检 测器的各个子电路:限幅放大器、跨导放大器与整流器、低通滤波器。并给出 相关仿真结果。

第六章是电路仿真结果及测试结果。给出了数字电视调谐器中各个可变增 益模块仿真达到的性能指标,以及调谐器自动增益控制 ADMS 软件系统仿真的 结果。最后给出了自动增益控制和功率检测器的测试结果。

第七章是对本论文的总结及未来工作的展望。

## 参考文献

- [1] J. R Smith, *Modern Communication Circuits*, New York: McGraw-Hill, 2nd Edition, New York, 1998.
- [2] U. L. Rohde, T. T. N. Bucher, Communication Receivers: Principles and Design, New York: McGraw-Hill, 1988.
- [3] Okjune Jeon, Robert M. Fox, and Brent A. Myers, "Analog AGC Circuitry for a CMOS WLAN Receiver", *IEEE J. Solid-State Circuits*, vol. 41, no. 10, pp. 2291-2300, Oct. 2006.
- [4] Behzad Razavi, RF Microelectronics, 清华大学出版社,北京, 2004

# 第二章 接收机基本知识

本章介绍接收机中涉及的基本概念、术语和接收机的基本架构。射频接收 机的主要工作原理,是将高频的射频信号转换成低频的基带信号,然后由基带 电路对信号进行处理。这个过程通常包括混频、滤波、放大等操作。由于实际 电路的非理想性,接收机会对信号引入噪声、失真等干扰,从而限制接收机可 以处理的最小信号和最大信号,减小接收机的动态范围。自动增益控制的主要 目的,就是增大接收机可以处理的最大信号,从而拓展接收机的动态范围。

## 2.1 接收机的主要性能指标

#### 2.1.1 线性度

理想的射频接收机系统是线性系统,然而实际的射频接收机系统都具有非 线性,线性度是衡量接收机性能的一项主要指标,非线性的主要危害是有用信 号中产生了各种失真,这些失真像噪声一样恶化信号质量,因此我们希望接收 机的非线性越小越好。

接收机可以看成一个无记忆非时变的非线性系统,用级数多项式表示为[1],

$$y(t) = \alpha_0 + \alpha_1 x(t) + \alpha_2 x^2(t) + \alpha_3 x^3(t) + \cdots$$
 (2.1)

其中 x(t)是输入信号, y(t)是输出信号, a, j=0, 1, 2, …是各项的系数。

衡量系统线性度主要有两个指标: 1-dB 压缩点和三阶交调点。除此之外本 论文还将推导宽带信号的三阶交调量,并简要介绍复合三阶失真。

#### 2.1.1.1 1-dB 压缩点



图 2-1 1-dB 压缩点

对于一个非线性系统,随着输入信号功率的增大,系统的小信号增益会随 之减小,这种效应称为"增益压缩"。可以用 1-dB 压缩点来描述这种效应,1-dB 压缩点定义为小信号增益降低 1dB 时的输入功率,如图 2-1 所示。根据(2.1)式可以得到,

$$A_{1-dB} = \sqrt{0.145 \left| \frac{\alpha_1}{\alpha_3} \right|}$$
(2.2)

其中 A<sub>1-dB</sub> 是 1-dB 压缩点的幅度。

#### 2.1.1.2 三阶交调点

当两个不同频率的信号输入到非线性系统时,输出中会有某些不是输入频率谐波的成分,将这些成分称为交调。在射频系统中,通常用一种双音(two-tone)测试来测量系统的线性度。在双音测试中,向非线性系统输入两个幅度为 A 的单频信号  $\omega_1$  和  $\omega_2$ ,假设输入信号为  $x(t)=A\cos(\omega_1 t)+A\cos(\omega_2 t)$ ,则在频率  $2\omega_1-\omega_2$ 和  $2\omega_2-\omega_1$ 处分别会产生三阶交调量,如图 2-2 所示。



图 2-2 非线性系统中的三阶交调量



图 2-3 信号被自身的三阶交调量所恶化



图 2-4 信号被临近干扰的三阶交调量所恶化

将 x(t)代入(2.1)式可以求得三阶交调量的幅度 AIM3 为,

$$A_{\rm IM3} = \frac{3}{4}\alpha_3 A^3 \tag{2.3}$$

由(2.3)式可以看到,三阶交调量与输入信号幅度的三次方成正比,因此当 输入幅度增大的时候,三阶交调量比一阶输出信号增大的速度快得多。

非线性对信号的干扰有两种,一种是带内非线性,输入信号的幅度很大时, 来自信号自身的三阶交调量成为主要的干扰源,恶化信号质量,如图 2-3 所示。 另一种是带外非线性,如果信号附近有很强的干扰源,干扰源产生的三阶交调 量会恶化信号质量,如图 2-4 所示。

采用三阶交调点(*IP*<sub>3</sub>)来描述非线性系统的线性度。三阶交调点通过双音测试获得,输出信号中的三阶交调量的幅度与没有非线性效应时的输出信号幅度相等时的输入信号幅度定义为输入三阶交调点(*IIP*<sub>3</sub>),与此对应的输出信号幅度是输出三阶交调点(*OIP*<sub>3</sub>)。实际电路不可能工作于测试三阶交调点所需要的工作条件,因此可以让电路工作于很小的输入幅度下,然后通过延拓的方式获得三阶交调点,如图 2-5 所示。



图 2-5 三阶交调点的测量

当满足下式,

$$\alpha_1 A_{1|P3} = \frac{3}{4} \alpha_3 A_{1|P3}^3$$
 (2.4)

得到,

$$A_{\rm IIP3} = \sqrt{\frac{4}{3} \left| \frac{\alpha_1}{\alpha_3} \right|} \tag{2.5}$$

其中 AIIP3 是输入三阶交调点的幅度。

输出信号中一阶分量与三阶分量的比值为,

$$\frac{A_{\omega_{1,\omega_{2}}}}{A_{_{\rm IM3}}} = \frac{4|\alpha_{1}|}{3|\alpha_{3}|}\frac{1}{A^{2}}$$
(2.6)

其中 A<sub>ω1,ω2</sub> 和 A<sub>IM3</sub> 分别是输出中一阶分量和三阶交调量的幅度。因此,输入幅 度每增大 10dB,输出信号中的一阶分量与三阶分量的比值下降 20dB。

实际上,只需要知道输入单频信号的功率及其输出的一阶分量和三阶分量 就可以计算出三阶交调点,

$$P_{\text{IIP3}} \mid_{\text{dBm}} = \frac{1}{2} \left( P_{\text{out},1} \mid_{\text{dBm}} - P_{\text{out},3} \mid_{\text{dBm}} \right) + P_{\text{in,single}} \mid_{\text{dBm}}$$
(2.7)

其中 PIIP3 是输入三阶交调点功率值, Pout,1 是输出一阶分量的功率值, Pout,3 是输出三阶交调量功率值, Pin,single 是输入单频功率。

当两个或更多的模块级联时,根据各个模块的三阶交调点和小信号电压增 益可以求得级联后的总三阶交调点[1],

$$\frac{1}{A_{\text{IIP3}}^2} = \frac{1}{A_{\text{IIP3,1}}^2} + \frac{A_1^2}{A_{\text{IIP3,2}}^2} + \frac{A_1^2 A_2^2}{A_{\text{IIP3,3}}^2} + \cdots$$
(2.8)

其中 A<sub>IIP3</sub> 是级联的输入三阶交调点, A<sub>IIP3,j</sub> 是第 *j* 个模块的输入三阶交调点, A<sub>j</sub> 是第 *j* 级的小信号增益。由(2.8)式可知,级联中愈靠后的模块对整体的三阶交调 点影响愈大。

#### 2.1.1.3 宽带信号的三阶交调量

当一个宽带信号输入到非线性系统时,各频率处产生的三阶交调量会叠加, 所以三阶交调量是跟输入信号的带宽相关的。输入信号的带宽越大,三阶交调 量的功率越大,因此宽带系统的线性度要求比窄带系统更苛刻。假设输入信号 的带宽为 *B*,带宽内信号具有平坦的频谱,如图 2-6 所示。



图 2-6 宽带信号三阶交调量的叠加

由(2.7)式可以得到双音输入下输出成分中的三阶交调量,将其等效到输入端,得到等效的输入三阶交调量为,

$$P_{\rm IIM3} = \frac{P_{\rm in,single}^3}{P_{\rm IIP3}^2}$$
(2.9)

其中 PIIM3 是输入等效三阶交调量, Pin.single 是双音测试中单频输入功率。

设输入总功率为  $P_{in}$ ,频率 d $\omega$  内的功率为  $P_{in, d\omega}$ ,宽度为 d $\omega$ ,频率分别为  $\omega_x + \Delta_1$  和  $\omega_x + 2\Delta_1$  的频率分量在  $\omega_x$  处产生的输入等效三阶交调量为,

$$dP_{IIM3} = \frac{P_{in,d\omega}^3}{P_{IIP3}^2} d\omega$$
(2.10)

ωx 处总输入等效三阶交调量为,

$$P_{\text{IIM3,}\omega x} = \int_{(B1+\omega x)/2}^{(B2+\omega x)/2} \frac{P_{\text{in,}d\omega}^3}{P_{\text{IIP3}}^2} d\omega = \frac{P_{\text{in,}d\omega}^3}{P_{\text{IIP3}}^2} \cdot \frac{B}{2}$$
(2.11)

若单位带宽内的功率是不变的,三阶交调量跟带宽成正比。频带 **B** 内总输入等 效三阶交调量为,

$$P_{\text{IIM3}} = P_{\text{IIM3,}\omega x} \cdot B = \frac{\left(P_{\text{in,}d\omega} \cdot B\right)^3}{P_{\text{IIP3}}^2 \cdot 2B} = \frac{P_{\text{in}}^3}{P_{\text{IIP3}}^2 \cdot 2B}$$
(2.12)

若输入总功率是不变的,则总三阶交调量跟带宽成反比。

#### 2.1.1.4 复合三阶失真



图 2-7 单频道及位于频道处的复合三阶差拍

非线性系统中,三个独立的频率分量间也会产生交调。假设有频率分别为 $\omega_1$ , $\omega_2$ , $\omega_3$ 的 A, B, C 三个输入信号,且  $\omega_1 < \omega_2 < \omega_3$ ,经过非线性系统的三阶效应后为,

 $(A+B+C)^{3} = A^{3} + B^{3} + C^{3} + 3(A^{2}B + A^{2}C + B^{2}A + B^{2}C + C^{2}A + C^{2}B) + 6ABC$  (2.13)

其中 3(A<sup>2</sup>B+A<sup>2</sup>C+B<sup>2</sup>A+B<sup>2</sup>C+C<sup>2</sup>A+C<sup>2</sup>B)是两两之间的三阶交调,即互交调,6ABC 是三三之间的三阶交调,即为复合三阶交调。复合三阶交调量的幅度是互交调 量的 2 倍,故复合三阶交调量的功率是互交调量功率的 4 倍。6ABC 项中包含的 重要的三阶交调量的频率为: ω<sub>1</sub>+ω<sub>2</sub>-ω<sub>3</sub>, ω<sub>1</sub>+ω<sub>3</sub>-ω<sub>2</sub>, ω<sub>2</sub> +ω<sub>3</sub>-ω<sub>1</sub>。

通常用复合三阶差拍(Composite Triple Beats,CTBs)来表示三三之间交调

产生的量,差拍(beats)即为三个频道在某一频率处产生的单位三阶交调量。用 复合三阶差拍失真<sup>1</sup>来作为衡量系统复合三阶失真的性能指标。对于多频道系统, 每个频道频率都会有抖动,因此在某一频道处的差拍并不会严格位于频道载波 频率处,它们会围绕载波频率分布,形成一个簇[2],如图 2-7 所示[3]。因此复 合三阶差拍失真定义为:用分贝值表示的,载波处射频信号功率与载波处差拍 簇的功率平均值之比 [4]。

假设各个频道功率相等,则在各频道处的总互交调量功率是相等的。与互 交调不同,复合三阶交调量的频谱特性是中间频道处最大,两端最小,最大最 小间相差 1.76dB,且与频道个数无关[4]。不同频道个数下差拍数的分布如图 2-8 所示[5]。中心频道处的复合三阶差拍失真是最大的。假设频道个数为 *N*,则中 心频道处的差拍数大约为 3*N*<sup>2</sup>/8 [4],差拍数跟 *N*<sup>2</sup>成正比。





考察一个包含 N 个均匀分布单频的宽带信号,总功率为 P<sub>in</sub>,单频功率为 P<sub>in</sub>,真频功率为 P<sub>in</sub>,前期功率为,

$$P_{\text{CTB,single}} = \frac{P_{\text{in,single}}^3}{P_{\text{IIP3}}^2} \cdot 4 \cdot \frac{3}{8} N^2 = \frac{P_{\text{in,single}}^3}{P_{\text{IIP3}}^2} \cdot \frac{3}{2} N^2$$
(2.14)

作为对非线性的最差估计,假设其他单频处总差拍功率与中心单频处相等,则 所有单频处差拍功率之和为,

$$P_{\text{CTB,total}} = P_{\text{CTB,single}} \cdot N = \frac{\left(P_{\text{in,single}} \cdot N\right)^3}{P_{\text{IIP3}}^2} \cdot \frac{3}{2} = \frac{3}{2} \cdot \frac{P_{\text{in}}^3}{P_{\text{IIP3}}^2}$$
(2.15)

其中, PCTB,total 是总输入复合三阶交调量。由上式可知, 复合三阶交调量的总功率跟单频个数无关, 即跟带宽无关, 只跟信号功率相关, 而互交调量的总功率

<sup>&</sup>lt;sup>1</sup> 英文术语中复合三阶差拍和复合三阶差拍失真是同一个术语,即 Composite Triple Beats, CTB。

跟信号带宽成反比,所以对于宽带信号复合三阶失真是主要的失真。

#### 2.1.2 噪声系数

电路不可避免受到噪声的影响。噪声可以看作是与信号无关的随机干扰。 电路的噪声限制了电路能够处理的最小信号。输入信号小的时候,主要考虑噪 声。

电路设计中,用信噪比(Signal to Noise Ratio, SNR)和噪声系数(Noise Figure, NF)来衡量系统的噪声性能。信噪比是信号功率与噪声功率的比值。噪声系数是系统输入信噪比和输出信噪比的比值。即,

$$SNR = \frac{P_{\text{signal}}}{P_{\text{noise}}}$$
 (2.16)

$$NF = \frac{SNR_{in}}{SNR_{out}}$$
(2.17)

图 **2-9** 是二端口网络的噪声等效电路, $\overline{v_n^2}$ ,  $\overline{i_n^2}$  是等效输入噪声电压和噪声电流,二端口网络的噪声系数为[1],

$$NF = 1 + \frac{\left(\overline{v_{n} + i_{n}R_{s}}\right)^{2}}{4kTR_{s}}$$
(2.18)

设输入输出都匹配的衰减模块的功率损耗为L,则其噪声系数为,

$$NF = L \tag{2.19}$$

多个模块级联的噪声系数为,



图 2-9 二端口网络噪声等效电路

$$NF_{tot} = 1 + (NF_1 - 1) + \frac{NF_2 - 1}{A_1^2} + \frac{NF_2 - 1}{A_1^2 A_2^2} + \cdots$$
 (2.20)

其中, NF<sub>j</sub>是第 j 级的噪声系数, A<sub>j</sub>是第 j 级的无负载全电压增益。可以看出, 如果第一级有足够的增益, 后面各级的噪声会受到抑制, 噪声系数主要由第一级决定。

### 2.1.3 无杂散动态范围

用无杂散动态范围(Spurious-free dynamic range, SFDR)来描述系统的动态范围。它是系统可以处理的最大输入功率与最小输入功率的比值。最小输入功率由系统的噪声系数和最小输出信噪比决定。最大输入功率定义为在双音测试中输出三阶交调量与噪声基底相等时的输入功率。

根据噪声系数的定义有,

$$NF = \frac{SNR_{\rm in}}{SNR_{\rm out}} = \frac{P_{\rm in}/P_{\rm RS}}{SNR_{\rm out}}$$
(2.21)

其中 Pin 是输入功率, PRS 是源噪声功率。

$$\boldsymbol{P}_{\rm RS} = \boldsymbol{P}_{\rm n,RS} \cdot \boldsymbol{B} \tag{2.22}$$

其中 Pn,RS 是源噪声功率谱密度, B 是信号带宽。输入信号功率为,

$$P_{\rm in} = NF \cdot P_{\rm n,RS} \cdot SNR_{\rm out} \cdot B \tag{2.23}$$

上式两边取对数,得到最小输入功率为,

$$P_{\text{in,min}} \mid_{\text{dBm}} = NF \mid_{\text{dB}} + P_{\text{n,RS}} \mid_{\text{dBm/Hz}} + SNR_{\text{min}} \mid_{\text{dB}} + 10 \log B$$
(2.24)

其中, SNR<sub>min</sub> 是最小输出信噪比。如果输入端阻抗匹配 R<sub>in</sub>=R<sub>S</sub>,则有,

$$P_{n,RS} = 4kTR_{S} \cdot \left(\frac{R_{in}}{R_{S} + R_{in}}\right)^{2} \cdot \frac{1}{R_{in}} = kT = -174 \, dBm/Hz \quad (2.25)$$

所以,最小输入功率简化为,

$$P_{\rm in,min} |_{\rm dBm} = -174 \, \rm dBm/Hz + NF |_{\rm dB} + SNR_{\rm min} |_{\rm dB} + 10 \log B$$
(2.26)

当输出信噪比为 1,即 SNRmin=0 时,得到噪声基底为,

$$F = -174 \,\mathrm{dBm/Hz} + NF \mid_{\mathrm{dB}} + 10 \log B \tag{2.27}$$

等效输入三阶交调量与噪声基底相等时,即P<sub>IIM3</sub>=F,通过(2.27)式和(2.9)式,得到最大输入功率为,

$$P_{\rm in,max} |_{\rm dBm} = \frac{F + 2P_{\rm IIP3}}{3}$$
 (2.28)

根据最大最小输入功率求出系统的无杂散动态范围,无杂散动态范围的示意图如图 2-10 所示。

$$SFDR = P_{in,max} - P_{in,min} = \frac{F + 2P_{IIP3}}{3} - (SNR_{min} + F)$$
  
=  $\frac{2(P_{IIP3} - F)}{3} - SNR_{min}$  (2.29)



图 2-10 无杂散动态范围示意图





图 2-11 镜像信号问题

在接收机中用混频器将射频信号混频到中频。镜像抑制是混频时的重要问题。假设射频信号为 A<sub>RF</sub>COS(ω<sub>RF</sub>t),本振信号为 A<sub>LO</sub>COS(ω<sub>LO</sub>t),则混频后为,

 $A_{\rm RF}\cos(\omega_{\rm RF}t) \times A_{\rm LO}\cos(\omega_{\rm LO}t) = \frac{1}{2}A_{\rm RF}\left[\cos(\omega_{\rm RF}-\omega_{\rm LO})t - \cos(\omega_{\rm RF}+\omega_{\rm LO})t\right]$ (2.30)

频率  $\omega_{RF}-\omega_{LO}$  处的信号是期望的信号,设这个频率为中频,即  $\omega_{IF}=\omega_{RF}-\omega_{LO}$ 。在频率  $\omega_{RF}+\omega_{LO}$ 的成份被中频滤波器滤除。设混频器的转换增益为  $G_{mix}$ ,最后得到的输出信号为,

$$A_{\rm RF}G_{\rm mix}\cos(\omega_{\rm RF}-\omega_{\rm LO})t = A_{\rm RF}G_{\rm mix}\cos\omega_{\rm IF}t \qquad (2.31)$$

如果在频率  $\omega_{IM}=\omega_{LO}-\omega_{IF}$  处也存在一个信号,称这个信号为镜像信号,设

镜像信号幅度为 A<sub>IM</sub>,则镜像信号与本振信号混频后的结果为,

$$A_{\rm IM}G_{\rm mix}\cos(\omega_{\rm LO}-\omega_{\rm IM})t = A_{\rm IM}G_{\rm mix}\cos\omega_{\rm IF}t \qquad (2.32)$$

可见镜像信号混频后也到了中频处,成为期望信号的干扰。因此必须抑制镜像 信号。镜像信号的问题如图 2-11 所示。

### 2.1.5 相位噪声



图 2-13 相位噪声的问题

实际电路中,本振信号不是纯粹的正弦信号。接近本振频率处存在噪声, 表现为本振频率两边有一定的频谱宽度,如图 2-12 所示,称这种噪声为相位噪 声(Phase Noise, *PN*)。相位噪声定义为频偏为Δf 处单位频谱的功率与本振信号 功率的比值。

相位噪声在混频后引起频道之间的干扰。此外,如果在信号附近有一干扰

源,混频后干扰源通过本振信号的相位噪声在中频处产生干扰,如图 2-13 所示。 干扰强度可以通过相位噪声及信号带宽确定。相位噪声越小越好,各种通信协 议中都有对相位噪声的明确要求。

## 2.2 接收机的主要架构

### 2.2.1 一次变频和二次变频

一次变频和二次变频架构中,本振信号的频率跟期望信号的频率不一样, 中频频率不是零。一次变频架构的系统框图和频谱搬移如图 **2-14** 所示。



射频信号经过低噪声放大器后,通过镜像抑制滤波器滤除镜像信号,然后 混频到中频,再经过信道选择滤波器选择出需要的信号。一次变频架构对于中 频频率的选择存在折衷,如果中频频率比较高,对镜像的抑制能力会提高,然 而对信道的选择能力会变弱。如果中频频率比较低,对镜像的抑制能力会变弱, 而对信道的选择能力会提高。对镜像的抑制能力影响系统的灵敏度,因此一次 变频架构存在灵敏度和信道选择能力的折衷。

二次变频结构可以缓解一次变频架构中灵敏度和选择性折衷的问题。二次 变频架构及频谱搬移如图 2-15 所示。镜像滤波后的信号通过低噪声放大器后, 进行第一次混频,混频后的信号经过第二次镜像滤波,然后进行第二次混频, 最后通过信道选择滤波器得到需要的信道。在二次变频架构中,有两个中频, 第一中频频率比较高,从而使低噪声放大器之前的镜像滤波比较容易,第二中 频频率比较低,从而更容易进行信道选择。二次变频架构中灵敏度主要跟第一 中频相关,信道选择性主要跟第二中频相关,两个指标可以分别优化,从而缓 解了一次变频架构中的折衷问题。



图 2-15 二次变频架构及频谱搬移

#### 2.2.2 零中频

零中频架构中,本振信号的频率跟期望信号的频率一样,中频频率是零。 零中频架构及频谱搬移如图 2-16 所示,射频信号通过低噪声放大器后,进行正 交混频,转换为零中频信号,最后经过低通滤波器选出需要的频道。零中频架 构的优点是结构简单,易于集成,没有镜像干扰。缺点有:必须抑制直流失调 以及闪烁噪声,本振的偶次谐波引起失真,模块少导致增益不能灵活分配。



## 2.2.3 镜像抑制结构



图 2-18 抑制镜像结构频谱搬移

镜像抑制结构可以避免使用镜像抑制滤波器。镜像抑制结构中,对期望信号和镜像分别处理,通过让镜像和它负的复制抵消掉,从而实现镜像抑制。镜像抑制结构如图 2-17 所示,其频谱搬移如图 2-18 所示。射频信号经正交混频 后成为两路,通过低通滤波器滤除高频信号,然后再进行一次正交混频,最后 将得到的两路信号相加,镜像被抵消掉,剩下中频信号。镜像抑制结构存在的问题有,正交本振信号相位的偏差,两路增益的偏差,都会导致镜像抑制的能力降低,另外二次混频时也有镜像干扰。

# 参考文献

- [1] Behzad Razavi, RF Microelectronics, 清华大学出版社, 北京, 2004
- [2] Tomislav Kos, Branka Zovko-Cihlar, Sonja Grgic, "An Algorithm for Counting of Intermodulation Products", *ISIE'99 Bled*, Slovenia
- [3] J. M. Hood, "Design Consideration for Composite Triple Beat", *IEEE Trans. On Cable Television*, vol. CATV-2, no. 1, pp. 35-51, Jan. 1977.
- [4] Matrix test equipment, INC. "Some notes on composite second and third order intermodulation distortions", Oct.10, 2005
- [5] Walter Ciciora, James Farmer, David Large, Micheal Adams, *Mordern Cable Television Technology*, Second edition, Morgan Kaufmann, 2003

# 第三章 信号噪声失真比

本章的主要目的是分析如何对具有多个可变增益模块的系统进行自动增益 控制。首先引入信号噪声失真比,作为分析自动增益控制的主要性能指标。然 后介绍一种通用的可变增益模块的配置,并给出可变增益模块应达到的性能指 标。然后分析可变增益模块的接管点及其选择。最后,分析自动增益控制应遵 循的原则及多可变增益模块系统增益调整的步骤,并对几种典型的两个模块级 联的配置进行分析。

## 3.1 信号噪声失真比

非线性效应产生的失真量,像噪声一样干扰信号。因此引入信号噪声失真 比(Signal to Noise and Distortion Ratio, *SNDR*),同时考虑噪声和非线性对信号 的影响。它的定义是信号功率跟噪声功率、非线性失真量功率之和的比值。信 号噪声失真比可以作为衡量信号质量的指标。

带内非线性相较于带外非线性有两个特点,一是带内非线性总是存在,二 是对宽带信号的影响尤其严重。此外,宽带信号的带内非线性中,复合三阶失 真是主要的失真。基于这两点原因,非线性失真量功率通过带内非线性产生的 复合三阶交调量的功率来计算。

#### 3.1.1 单个模块的信号噪声失真比

假设参考源阻抗为 R<sub>s</sub>,输入阻抗匹配 R<sub>in</sub>=R<sub>s</sub>,模块的噪声系数为 NF,如 图 3-1 所示,根据(2.18)式,源噪声电压与模块输入等效噪声电压之和为,

$$\overline{v_{n,\text{total}}^2} = \overline{v_{n,\text{RS}}^2} + \overline{\left(v_n + i_n R_{\text{S}}\right)^2} = NF \cdot 4kTR_{\text{S}}$$
(3.1)

其中,  $\overline{V_{nBS}^2}$  是源噪声电压。积分输入噪声功率为,



图 3-1 图 2-9 的噪声等效电路

$$P_{n} = \overline{v_{n,\text{total}}^{2}} \cdot \left(\frac{R_{\text{in}}}{R_{\text{s}} + R_{\text{in}}}\right)^{2} \cdot \frac{1}{R_{\text{in}}} \cdot B = NF \cdot kT \cdot B = F$$
(3.2)

其中, B是信号带宽, F是噪声基底。

设输入三阶交调点为 P<sub>IIP3</sub>,输入功率为 P<sub>in</sub>,则根据(2.15)式,等效输入三 阶交调量功率为,

$$P_{\rm IIM3} = \frac{3}{2} \cdot \frac{P_{\rm in}^3}{P_{\rm IIP3}^2}$$
(3.3)

则信号噪声失真比为,

$$SNDR = \frac{P_{\text{in}}}{P_{\text{n}} + P_{\text{IIM3}}} = \frac{P_{\text{in}}}{NF \cdot kT \cdot B + \frac{3}{2} \cdot \frac{P_{\text{in}}^3}{P_{\text{IIP3}}^2}}$$
(3.4)

输入信号功率很小时,等效输入三阶交调量功率远小于输入噪声功率, SNDR 即为模块的输出信噪比,

$$SNDR = \frac{P_{\rm in}}{NF \cdot kT \cdot B}$$
(3.5)

输入信号功率很大时,等效输入三阶交调量功率远大于输入噪声功率, SNDR为,

$$SNDR = \frac{2}{3} \cdot \frac{P_{\text{IIP3}}^2}{P_{\text{in}}^2}$$
(3.6)



图 3-2 单个模块的信号噪声失真比

单个模块的信号噪声失真比随输入功率的变化如图 3-2 所示。输入功率很小时,信号噪声失真比随输入功率以斜率 10dB/10dB 增大。输入功率很大时,信号噪声失真比随输入功率以斜率 20dB/10dB 减小。存在最优的输入功率使得信号噪声失真比最大,输入功率等于最优值时等效输入三阶交调量功率与输入噪声功率相等。

### 3.1.2 级联模块的信号噪声失真比

假设两个级联模块的噪声系数分别为 NF<sub>1</sub>和 NF<sub>2</sub>, 三阶交调点分别为 P<sub>IIP3,1</sub> 和 P<sub>IIP3,2</sub>, 第一级的电压增益为 A<sub>1</sub>,则根据式(2.20)和(2.8)可以得到级联后的噪 声系数和三阶交调点为,

$$NF_{\text{total}} = NF_1 + \frac{NF_2 - 1}{A_1^2}$$
(3.7)

$$\frac{1}{P_{\rm IIP3,total}} = \frac{1}{P_{\rm IIP3,1}} + \frac{A_1^2}{P_{\rm IIP3,2}}$$
(3.8)

根据式(3.4)得到级联后的信号噪声失真比为,

$$SNDR_{total} = \frac{P_{in}}{NF_{total} \cdot kT \cdot B + \frac{3}{2} \cdot \frac{P_{in}^3}{P_{IIP3, total}^2}}$$

$$= \frac{P_{\text{in}}}{\left(NF_{1} \cdot kT \cdot B + \frac{3}{2}\frac{P_{\text{in}}^{3}}{P_{\text{IIP3,1}}^{2}}\right) + \left(\frac{NF_{2} - 1}{A_{1}^{2}} \cdot kT \cdot B + \frac{3}{2}\frac{A_{1}^{4}P_{\text{in}}^{3}}{P_{\text{IIP3,2}}^{2}} + \frac{3}{2} \cdot \frac{2}{P_{\text{IIP3,1}}}\frac{A_{1}^{2}}{P_{\text{IIP3,2}}}P_{\text{in}}^{3}\right)}$$
(3.9)

两边取倒数得到,

$$\frac{1}{SNDR_{total}} =$$

$$\frac{A_{1}^{2} \cdot NF_{1} \cdot kT \cdot B + A_{1}^{2} \frac{3P_{in}^{3}}{2P_{IIP3,1}^{2}} + (NF_{2} - 1) \cdot kT \cdot B + \frac{3(A_{1}^{2}P_{in})^{3}}{2P_{IIP3,2}^{2}} + \frac{3}{P_{IIP3,1}} \frac{A_{1}^{4}}{P_{IIP3,2}}P_{in}^{3}}{A_{1}^{2}P_{in}} = \frac{A_{1}^{2} \cdot NF_{1} \cdot kT \cdot B + (NF_{2} - 1) \cdot kT \cdot B + \left(\sqrt{A_{1}^{2} \frac{3P_{in}^{3}}{2P_{IIP3,1}^{2}}} + \sqrt{\frac{3(A_{1}^{2}P_{in})^{3}}{2P_{IIP3,2}^{2}}}\right)^{2}}{A_{1}^{2}P_{in}}$$
(3.10)

上式中 $\sqrt{A_1^2 \frac{3P_{in}^3}{2P_{IIP3,1}^2}}$ 是等效到第二级输入端的第一级产生的三阶交调量的幅 $\sqrt{3(A^2P)^3}$ 

度, 
$$\sqrt{\frac{2(\Lambda_{1}\Gamma_{in})}{2P_{IIP3,2}^{2}}}$$
 是第二级的输入等效三阶交调量的幅度, 它们在输出端是幅度  
相加的, 幅度相加的功率比直接功率相加最多大 3dB, 因此将幅度相加近似按  
功率相加处理, 得到,

$$\frac{1}{SNDR_{\text{total}}} \approx \frac{A_1^2 \cdot NF_1 \cdot kT \cdot B + A_1^2 \frac{3P_{\text{in}}^3}{2P_{\text{IIP3,1}}^2} + (NF_2 - 1) \cdot kT \cdot B + \frac{3(A_1^2P_{\text{in}})^3}{2P_{\text{IIP3,2}}^2}}{A_1^2P_{\text{in}}}$$
$$= \frac{NF_1 \cdot kT \cdot B + \frac{3}{2} \cdot \frac{P_{\text{in}}^3}{P_{\text{IIP3,1}}^2}}{1 + \frac{(NF_2 - 1) \cdot kT \cdot B + \frac{3}{2} \cdot \frac{(A_1^2P_{\text{in}})^3}{P_{\text{IIP3,2}}^2}}{(A_1^2 - A_1^2)}$$
(3.11)

一般有 NF<sub>2</sub>>>1, 所以,

 $P_{in}$ 

$$\frac{1}{SNDR_{total}} \approx \frac{NF_1 \cdot kT \cdot B + \frac{3}{2} \cdot \frac{P_{in}^3}{P_{IIP3,1}^2}}{P_{in}} + \frac{NF_2 \cdot kT \cdot B + \frac{3}{2} \cdot \frac{\left(A_1^2 P_{in}\right)^3}{P_{IIP3,2}^2}}{A_1^2 P_{in}}$$
(3.12)

设 SNDR<sub>1</sub> 为第一级的信号噪声失真比, SNDR<sub>2</sub> 为第二级的信号噪声失真比,

$$SNDR_{1}(P_{in}) = \frac{P_{in}}{NF_{1} \cdot kT \cdot B + \frac{3}{2} \cdot \frac{P_{in}^{3}}{P_{IIP3,1}^{2}}}$$
(3.13)

 $A_1^2 P_{in}$ 

$$SNDR_{2}(A_{1}^{2}P_{in}) = \frac{A_{1}^{2}P_{in}}{NF_{2} \cdot kT \cdot B + \frac{3}{2} \cdot \frac{(A_{1}^{2}P_{in})^{3}}{P_{IIP3,2}^{2}}}$$
(3.14)

所以(3.12)式简化为,

$$\frac{1}{SNDR_{total}(P_{in})} \approx \frac{1}{SNDR_{1}(P_{in})} + \frac{1}{SNDR_{2}(A_{1}^{2}P_{in})}$$
(3.15)

对于两个模块以上的系统,总的信号噪声失真比为,

$$\frac{1}{SNDR(P_{in})} = \frac{1}{SNDR_{1}(P_{in})} + \frac{1}{SNDR_{2}(A_{1}^{2}P_{in})} + \frac{1}{SNDR_{3}(A_{1}^{2}A_{2}^{2}P_{in})} + \cdots$$
(3.16)

其中, SNDR<sub>i</sub>是第 j 个模块的信号噪声失真比, A<sub>i</sub>是第 j 个模块的电压增益。

#### 3.1.3 两固定增益模块级联

两个固定增益的模块级联,根据图 3-2 和式(3.15),可以得到两个模块各自的信号噪声失真比和级联信号噪声失真比随输入功率的变化,如图 3-3 所示。 第一级的信号噪声失真比为 SNDR<sub>1</sub>,第二级的信号噪声失真比为 SNDR<sub>2</sub>,级联 信号噪声失真比为 SNDR,第一级的电压增益为 A<sub>1</sub>。由于第一级的增益作用, 第二级的输入信号功率大于第一级的输入信号功率。当输入功率较小时,第二 级的信号噪声失真比大于第一级的信号噪声失真比,级联信号噪声失真比由第 一级决定。随着输入功率增大,第二级的信号噪声失真比先开始下降,随后成为级联信号噪声失真比的主要限制因素。级联的信号噪声失真比小于任一模块的信号噪声失真比。存在一个最优的输入功率使得级联信号噪声失真比最大。



图 3-3 两个固定增益模块级联的信号噪声失真比

## 3.2 可变增益模块设计

#### 3.2.1 衰减模块与固定增益模块级联

第一级衰减模块,第二级固定增益模块,是一种通用的可变增益模块配置。 假设衰减模块的功率损耗为 *L*,第二级的噪声系数为 *NF*<sub>2</sub>,电压增益为 *A*<sub>2</sub>,根 据(2.19)及(2.20),得到级联噪声系数为,

$$NF = L \cdot NF_2 \tag{3.17}$$

由于衰减模块可以用无源元件构建,因此假设其三阶交调点为无穷大,设 第二级的三阶交调点为 PIIP3.2,根据(2.8)得到级联三阶交调点为,

$$\boldsymbol{P}_{\text{IIP3}} = \boldsymbol{L} \cdot \boldsymbol{P}_{\text{IIP3,2}} \tag{3.18}$$

总的功率增益 AP 为,

$$A_{\rm P} = \frac{A_{\rm 2}^2}{L}$$
(3.19)

级联噪声系数和三阶交调点都与增益成反比,将(3.17),(3.18)式代入(3.4)式 得到级联信号噪声失真比为,

$$SNDR = \frac{P_{in}}{L \cdot NF_2 \cdot kT \cdot B + \frac{3}{2} \cdot \frac{P_{in}^3}{\left(L \cdot P_{IIP3,2}\right)^2}} = \frac{P_{in}/L}{NF_2 \cdot kT \cdot B + \frac{3}{2} \cdot \frac{\left(P_{in}/L\right)^3}{\left(P_{IIP3,2}\right)^2}}$$
(3.20)

设输入功率增大到一定程度时,衰减模块的功率损耗随着输入功率增大而 线性增大,即,

$$L \propto P_{\rm in}$$
 (3.21)

此时,(3.20)式中分母与分子成正比,信号噪声失真比保持不变,

$$SNDR = a, \quad (@L \propto P_{in})$$
 (3.22)

其中, a 是常数。

也可以通过(3.15)式计算级联信号噪声失真比。设衰减模块的信号噪声失真 比为 SNDR<sub>L</sub>,第二级的信号噪声失真比为 SNDR<sub>2</sub>,则有,

$$SNDR_{L}(P_{in}) = \frac{P_{in}}{L \cdot kT \cdot B}$$
(3.23)

$$SNDR_{2}(P_{in}/L) = \frac{P_{in}/L}{NF_{2} \cdot kT \cdot B + \frac{3}{2} \cdot \frac{(P_{in}/L)^{3}}{P_{IIP3,2}^{2}}}$$
(3.24)

$$\frac{1}{SNDR} = \frac{1}{SNDR_{L}} + \frac{1}{SNDR_{2}} \approx \frac{P_{in}/L}{NF_{2} \cdot kT \cdot B + \frac{3}{2} \cdot \frac{\left(P_{in}/L\right)^{3}}{P_{IIP3,2}^{2}}} = \frac{1}{SNDR_{2}} \quad (3.25)$$

当 *P*<sub>in</sub> 与 *L* 成正比时, *P*<sub>in</sub>/*L* 保持不变, *SNDR*<sub>L</sub>和 *SNDR*<sub>2</sub>都保持不变, 故 *SNDR* 保持不变。输出功率,

$$P_{\rm out} = P_{\rm in} \cdot \frac{A_2^2}{L} \tag{3.26}$$

也保持不变。衰减模块与固定增益模块级联的信号噪声失真比随输入功率的变化如图 3-4 所示。输入功率到达 *P*in,T时,衰减随输入功率增大而线性增大,任一模块及级联的信号噪声失真比都保持不变,输入功率到达 *P*in,1 时,衰减模块到达最小增益,此后输入功率再增大,衰减模块的信号噪声失真比随之增大,固定增益模块的信号噪声失真比迅速减小,级联的信号噪声失真比也迅速减小。



图 3-4 衰减模块与固定增益模块级联的信号噪声失真比

#### 3.2.2 可变增益模块设计

可变增益模块应该保证,增益调整的时候,信号噪声失真比不降低。这个 要求体现在噪声系数和三阶交调点两个指标上。根据上节中的讨论,噪声系数 和三阶交调点都跟增益成反比时,增益调整的时候信号噪声失真比保持恒定。 因此可变增益模块的设计要求是:三阶交调点和噪声系数都跟增益成反比,如 图 3-5 所示。噪声系数主要由第一级决定,调整其他级增益噪声系数改变不大, 调整第一级增益时,噪声系数近似跟增益成反比,因此通常噪声系数都能满足 要求,电路设计中只须关注三阶交调点跟增益的关系。

![](_page_28_Figure_3.jpeg)

图 3-5 可变增益模块设计要求

## 3.3 接管点、目标功率和输入功率可锁定范围

对于可变增益模块,随着输入功率增大,增益开始调整时的输入功率定义为接管点(take-over point, *TOP*)。此时的输出功率定义为目标功率。若输入功率继续增大,输出功率可恒定在目标功率,当增益到达最小值,输出功率又会随输入功率增大而增大。将目标功率对应的这段输入功率定义为输入功率可锁定范围。如图 3-6 所示。

可变增益模块存在使信号噪声失真比最优的接管点,将其定义为最优接管 点。与最优接管点对应的目标功率是最优目标功率。最优接管点是噪底和等效 输入三阶交调量相等时的输入功率。如果接管点比最优接管点小,增益调整时 噪声成为主要的干扰,信号噪声失真比尚未达到最优值便保持不变,如果接管 点比最优接管点大,信号噪声失真比在到达最优值之后由于非线性干扰而迅速 恶化,以 20dB/10dB 的斜率下降。如图 3-7 所示, *SNDR*<sup>a</sup> 的接管点小于最优 接管点,*SNDR*<sup>b</sup> 的接管点大于最优接管点。

若接管点小于等于最优接管点,则输出功率越趋近于目标功率,信号噪声 失真比越趋近于最大值,如图 3-6 所示。实际工作中,考虑到一旦超过最优接 管点信号噪声失真比会迅速恶化,接管点最好选择图 3-6 中椭圆虚线标注区域 所对应的输入功率。也可以通过测试确定电路的最优接管点,逐步增大输入功 率,输出信号噪声失真比开始下降的输入功率即为最优接管点。

![](_page_29_Figure_2.jpeg)

图 3-6 可变增益模块的信号噪声失真比和最优接管点

![](_page_29_Figure_4.jpeg)

图 3-7 接管点非最优值的信号噪声失真比

### 3.4 系统增益调整

#### 3.4.1 可变增益模块与固定增益模块级联

第一级可变增益模块与第二级固定增益模块级联。固定增益模块存在最优 输入功率使得自身信号噪声失真比最优,因此可以设置可变增益模块的目标功 率等于固定增益模块的最优输入功率。

根据(3.15)式,图 3-2 和图 3-6 可以得到可变增益模块与固定增益模块级 联的信号噪声失真比如图 3-8 所示。其中 SNDR<sub>1</sub>、SNDR<sub>2</sub>分别为第一、第二 级模块的信号噪声失真比,SNDR 为级联信号噪声失真比。图 3-8 和衰减模块 与固定增益模块级联的信号噪声失真比的图类似,所不同的是,如果第一级是 有增益的,输入功率较小时第二级的信号噪声失真比要大一些。

![](_page_30_Figure_1.jpeg)

图 3-8 可变增益模块与固定增益模块级联的信号噪声失真比

### 3.4.2 可变增益模块与可变增益模块级联

可变增益模块与可变增益模块级联,设置第一个模块的最优目标功率在第 二个模块的输入功率可锁定范围之内,则两个模块的信号噪声失真比都可到最 优值。可变增益模块与可变增益模块级联的信号噪声失真比如图 3-9 所示。随 着输入功率的增大,第二级输入功率先到达接管点,第二级的信号噪声失真比 保持不变。然后第一级输入功率到达接管点,第一级的信号噪声失真比也保持 不变,同时级联信号噪声失真比保持不变,当第一级的增益到达最小值,第一 级的信号噪声失真比开始迅速减小,随着输入功率的继续增大,第二级的增益 也到达最小值,然后第二级的信号噪声失真比迅速减小。

![](_page_30_Figure_5.jpeg)

图 3-9 可变增益模块与可变增益模块级联的信号噪声失真比

### 3.4.3 增益调整的原则

关于信号噪声失真比有三个主要的结论:固定增益模块存在最优输入功率;

可变增益模块存在最优接管点或者最优目标功率;可变增益模块的输出功率趋 近于目标功率,信号噪声失真比趋近于最大值。

至此,我们可以回答,在接收机中,随着输入功率的变化,各个模块的增 益应该如何调整。而且,增益的分配存在一个最优的选择。

同样的输入功率下,输出信号噪声失真比越大越好,因此将信号噪声失真 比的最大化作为增益调整的原则。如何调整各个模块的增益,可以使得信号噪 声失真比最大化呢?根据(3.16)式,级联信号噪声失真比的倒数等于各个模块信 号噪声失真比倒数之和。这意味着级联信号噪声失真比小于任一模块的信号噪 声失真比,且主要由信号噪声失真比最差的模块决定,任一模块信号噪声失真 比的增大都会使级联信号噪声失真比增大。因此级联信号噪声失真比的最大化 等价于各个模块信号噪声失真比的最大化。

如何使得每一模块的信号噪声失真比最大化呢?对于固定增益模块,是使 其输入功率趋近于最优输入功率。对于可变增益模块,是使其输出功率趋近于 目标功率。而可变增益模块的目标功率,应该设置得等于自身的最优目标功率, 或者与之级联的固定增益模块的最优输入功率。这样,各个可变增益模块的增 益可以唯一确定,这便是最优的增益分配。在设计具体的算法之前,需要确定 各个可变增益模块的目标功率。

我们可以总结出对既包含可变增益模块又包含固定增益模块的系统进行增益控制设计的步骤:一、确定各可变增益模块的增益范围;二、确定各可变增益模块的目标功率;三、设计控制增益的算法。其中,第一步是显而易见的, 第二步是为了使整个系统信号噪声失真比最大化,完成第二步后剩下的工作是 如何调整输出功率到目标功率,因此最后一步是设计具体控制增益的算法。

27

# 第四章 自动增益控制

本章会给出射频接收机中自动增益控制的算法。首先总结经典的模拟自动 增益控制环路,接着讨论数字及模拟数字混合自动增益控制中的量化误差及算 法问题,最后根据第二章中给出的增益控制设计的步骤,讨论射频接收机中的 自动增益控制。

## 4.1 模拟自动增益控制

模拟自动增益控制已广泛应用于各种通信系统,用于稳定输出功率或发射 功率。其他的应用包括助听器,稳定振荡器的振幅等等。因为增益会随着输入 功率变化,自动增益控制环路是非线性系统,但是通过合理的设计可以让环路 成为对数线性(dB-linear)的系统,从而获得恒定的锁定时间。下面将总结模拟自 动增益控制环路的理论。

#### 4.1.1 环路特性

![](_page_32_Figure_6.jpeg)

图 4-1 经典自动增益控制环路

自动增益控制环路中通常包含的模块有可变增益放大器(Variable gain amplifier, VGA),幅度检测器(Envelope detector),对数放大器和环路滤波器。 如图 4-1 所示。其中 A<sub>in</sub>(t)和 A<sub>out</sub>(t)分别是输入和输出信号的幅度,G(V<sub>C</sub>)是受电 压 V<sub>C</sub>控制的可变增益放大器的增益。则有,

$$\boldsymbol{A}_{\text{out}}\left(t\right) = \boldsymbol{G}\left(\boldsymbol{V}_{\text{C}}\right) \cdot \boldsymbol{A}_{\text{in}}\left(t\right) \tag{4.1}$$

将输入输出转化为对数形式,

$$\ln \frac{A_{out}(t)}{k_{v1}} = \ln (G(V_{c})) + \ln \frac{A_{in}(t)}{k_{v1}}$$
(4.2)

其中 kv1 是跟 Ain(t)和 Aout(t)单位相同的常数。

利用(4.2)可以得到图 4-1 在对数域对应的模型[1],如图 4-2 所示。虚线框 内表示的是对数域内的运算。x(t)是输入信号,y(t)是输出信号。环路滤波器传输 函数为,

$$H(s) = \frac{G_{\rm m}}{sC} \tag{4.3}$$

![](_page_33_Figure_5.jpeg)

图 4-2 自动增益控制环路对数域模型

y(t)可以表示成,

$$y(t) = \ln(G(V_c)) + x(t)$$
(4.4)

增益控制电压为,

$$V_{\rm C} = \int_0^t \frac{G_{\rm m}}{C} \left\{ V_{\rm ref} - k_{\rm v2} y(\tau) \right\} d\tau$$
(4.5)

对(4.4)式两边求导,并将(4.5)式代入,整理后得到,

$$\frac{dy(t)}{dt} = \frac{dx(t)}{dt} + \frac{1}{G(V_{\rm C})} \frac{dG(V_{\rm C})}{dV_{\rm C}} \frac{G_{\rm m}}{C} \left[ V_{\rm ref} - k_{\rm v2}y(t) \right]$$
(4.6)

如果等号右边第二项的系数为常数,(4.6)式成为线性方程,因此设,

$$\frac{1}{G(V_{\rm C})}\frac{dG(V_{\rm C})}{dV_{\rm C}}\frac{G_{\rm m}}{C} = k_{\rm x}$$
(4.7)

上式代入(4.6)式后整理为,

$$\frac{dy(t)}{dt} + k_{\rm x}k_{\rm v2}y(t) = \frac{dx(t)}{dt} + k_{\rm x}V_{\rm ref}$$
(4.8)

时间常数为,

$$\tau = \frac{1}{k_{x}k_{v2}} = \left[\frac{1}{G(V_{c})}\frac{dG(V_{c})}{dV_{c}}\frac{G_{m}}{C}k_{v2}\right]^{-1}$$
(4.9)

对(4.8)式进行拉普拉斯变换可以得到自动增益控制环路的频域特性,

$$Y(s) = \frac{s}{s + k_x k_{v2}} X(s) + \frac{k_x V_{ref}}{s(s + k_x k_{v2})}$$
(4.10)

由(4.10)式所描述的系统具有高通特性。下面推导系统的直流传输特性,假设输入信号为 x(*t*)=a,输出信号的频谱为,

$$Y(s) = \frac{a}{s + k_{x}k_{v2}} + \frac{k_{x}V_{ref}}{s(s + k_{x}k_{v2})}$$
(4.11)

利用终值定理可以得到最终的输出信号为,

$$\lim_{t \to \infty} y(t) = \lim_{s \to 0} sY(s) = \frac{V_{\text{ref}}}{k_{v2}}$$
(4.12)

由上式可知,输出信号为 V<sub>ref</sub>/k<sub>v2</sub>,与输入信号无关,即输出信号可以恒定于某 一固定值。可以将系统的直流传输特性理解为,输入信号有任意的直流变化, 输出信号的直流变化为零。之所以直流输出不随输入变化,是因为环路直流增 益为无穷大,如果环路滤波器直流增益不是无穷大,直流输出也会随着直流输 入改变略有变化。根据(4.12)式可以得到最终输出电压的幅度为,

$$A_{\rm out} = k_{\rm v1} \exp\left(\frac{V_{\rm ref}}{k_{\rm v2}}\right) \tag{4.13}$$

自动增益控制环路传输函数的频谱如图 4-3 所示,函数具有高通特性。因为环路滤波器带宽为零,故传输函数从零开始增大,如果环路滤波器带宽为 B,则传输函数会从频率 B 处开始增大。图 4-4 是自动增益控制环路直流传输特性。当输入信号幅度很小时,可变增益放大器一直保持最大增益,输出到达目标功率后环路开始工作,此时理想环路的输出幅度应该恒定不变,实际电路输出幅度会略有增大,当可变增益放大器到达最小增益后,环路停止工作,输出幅度随输入幅度增大而增大。

![](_page_35_Figure_1.jpeg)

图 4-4 自动增益控制环路直流传输特性

### 4.1.2 恒定时间常数

什么样的环路会满足(4.7)式,从而使得环路成为线性环路,并具有恒定的时间常数呢?假设C,Gm恒定,则(4.7)式变为,

$$\frac{1}{G(V_{\rm C})}\frac{dG(V_{\rm C})}{dV_{\rm C}} = \frac{k_{\rm x}C}{G_{\rm m}} = k_1 \tag{4.14}$$

解得,

$$G(V_{\rm C}) = k_{\rm G} \cdot e^{k_{\rm I} \cdot V_{\rm C}} \tag{4.15}$$

其中 K<sub>G</sub>是常数。增益跟控制电压成指数关系的系统,或者增益的对数跟控制电压成线性关系的系统,可以满足时间常数恒定的要求。

下面将证明,当输出幅度非常接近锁定后的幅度时,图 **4-1**中的对数放大器可以忽略。忽略对数放大器后,得到对数域系统的微分方程为,

$$\frac{dy(t)}{dt} = \frac{dx(t)}{dt} + \frac{1}{G(V_{\rm C})} \frac{dG(V_{\rm C})}{dV_{\rm C}} \frac{G_{\rm m}}{C} \left[ V_{\rm ref} - k_{\rm v1} e^{y(t)} \right]$$
(4.16)

上式中即使等号后第二项的系数为常数也是非线性方程。设锁定后 y(t)的值为 z, 当 y(t)非常接近 z 时,将  $e^{y(t)}$ 在 y(t)=z 处展开得到,

$$\mathbf{e}^{\mathbf{y}(t)} = \mathbf{e}^{\mathbf{z}} + \mathbf{e}^{\mathbf{z}} \left[ \mathbf{y}(t) - \mathbf{z} \right] + \frac{\mathbf{e}^{\mathbf{z}}}{2} \left[ \mathbf{y}(t) - \mathbf{z} \right]^{2} + \cdots$$
(4.17)

只取展开后前两项代入(4.16)式得到,

$$\frac{dy(t)}{dt} + k_{x}k_{v1}e^{z}y(t) = \frac{dx(t)}{dt} + k_{x}\left(V_{ref} - k_{v1}e^{z} + k_{v1}e^{z}z\right)$$
(4.18)

因为锁定后的环路通常有,

$$k_{\rm v1}e^{\rm z} = A_{\rm out} = V_{\rm ref} \tag{4.19}$$

上式代入(4.18)式后化简为,

$$\frac{dy(t)}{dt} + k_{x}V_{ref}y(t) = \frac{dx(t)}{dt} + k_{x}V_{ref}\ln\left(\frac{V_{ref}}{k_{v1}}\right)$$
(4.20)

时间常数为,

$$\tau = \frac{1}{k_{\rm x}V_{\rm ref}} = \left[\frac{1}{G(V_{\rm C})}\frac{dG(V_{\rm C})}{dV_{\rm C}}\frac{G_{\rm m}}{C}V_{\rm ref}\right]^{-1}$$
(4.21)

因此在输出幅度接近锁定幅度这样的小信号条件下,没有对数放大器的环 路也会成为线性系统,满足了时间常数恒定的要求。实际应用的模拟自动增益 控制环路中,通常不会使用对数放大器,对环路时间常数不会造成明显影响, 环路性能都可以满足要求。

除了采用对数线性的可变增益放大器可以得到恒定的时间常数,[1]中提出 了采用其他控制电压与增益关系的可变增益放大器的结构,也可以实现恒定时 间常数。包括采用控制电压跟增益成线性关系的可变增益放大器,控制电压跟 增益为任意单调关系的可变增益放大器。其基本原理都是满足(4.7)式。

## 4.2 数字自动增益控制

数字自动增益控制包括全数字自动增益控制和模拟数字混合自动增益控制。射频接收机中常碰到的情形是,可变增益放大器用数字码控制,并具有对数线性的特性。输出幅度用幅度检测器进行检测,然后用模数转换器转换为数字信号,控制模块根据模数转换器得到的信号产生增益控制码,进行增益控制。 图 4-5 是一种混合信号自动增益控制的环路。

![](_page_37_Figure_1.jpeg)

图 4-5 混合信号自动增益控制环路

#### 4.2.1 锁定区间和目标窗口

模拟自动增益控制中,可变增益放大器的增益是连续的,因此输出功率可 以锁定到一点上。数字自动增益控制中,可变增益放大器的增益是离散的,因 此输出功率不能锁定到一点上,而是锁定到一段功率范围内,将其称之为锁定 区间。锁定区间可用于衡量锁定后输出功率的误差,同时,为了防止锁定后增 益抖动,算法可以将输出功率到达锁定区间之内作为调整结束的判断标准,因 此确定锁定区间是非常重要的。

根据第二章中的定义,输出功率锁定到的功率为目标功率,类似的,数字 自动增益控制中输出功率锁定到的功率区间定义为目标窗口。可以根据锁定区 间确定目标窗口,如果目标窗口大于等于锁定区间,当输入功率在输入功率可 锁定范围内的时候,输出功率一定能锁定到目标窗口;如果目标窗口小于锁定 区间,当输入功率在输入功率可锁定范围内的时候,输出功率也不一定能锁定 到目标窗口。需要注意,锁定区间是系统本身的特性,目标窗口则是人为确定 的。

如果数字自动增益控制环路各个模块都是理想的,增益以步长 G<sub>step</sub>均匀增大,则锁定区间大小为 P<sub>W</sub>=G<sub>step</sub>。若设置目标窗口大于等于 G<sub>step</sub>,当输入功率 在输入功率可锁定范围内的时候,输出功率可以锁定到目标窗口;若设置目标 窗口小于 G<sub>step</sub>,当输入功率在输入功率可锁定范围内的时候,输出功率不一定 锁定到目标窗口。

可变增益放大器输出的信号,经过幅度检测器和对数放大器,再经过模数 转换器,才能确定输出信号的功率,因此如果环路中这些模块是非理想的,各 个模块的非理想因素都应该考虑到锁定区间之内。可变增益放大器的非理想性 是增益步长的不一致,设理想增益步长为 G<sub>step</sub>,步长跟步长间的变化为ΔG<sub>step</sub>。 只考虑幅度检测器级联对数放大器的非理想性时,设放大器以理想增益步长 G<sub>step</sub> 改变,幅度检测器级联对数放大器检测得到的步长和步长间的变化为 ΔRSSI。设模数转换器的量化误差为ΔADC。则考虑所有非理想因素的锁定区间 为,

$$P_{\text{lock}} = G_{\text{step}} + \Delta G_{\text{step}} + \Delta RSSI + \Delta ADC$$
(4.22)

数字自动增益控制环路不可以像模拟自动增益控制环路一样,省略对数放 大器。若采用对数放大器,模数转换器的量化误差只要小于目标窗口就可以, 模数转换器可以采样到的最小输出功率,只受幅度检测器限制。若不采用对数 放大器,幅度检测器检测小信号时,输出信号会很小,对模数转换器的精度要 求会很高。幅度检测器可以检测愈小的信号,对模数转换器的精度要求会愈高, 采用对数放大器则可以完全避免对模数转换器的精度要求。例如对于一个 8 位 的模数转换器,参考电压 1V,它的量化误差为 4mV,动态范围为 48dB,小于 4mV 的信号不会引起模数转换器输出。因为幅度检测器的输出跟输入是线性关 系, 如果 1V 对应的输入功率是 10dBm, 则 4mV 对应-38dBm, 小于-38dBm 的 信号模数转换器就不能检测了。若要检测-50dBm的信号,量化误差最大为1mV, 这样便需要一个10位的模数转换器。

#### 4.2.2 控制算法

方案一:将模拟自动增益控制环路中的部分模块用数字方式实现。这种方 法类似于某些数字滤波器的设计方法。

方案二: 直接计算目标功率所需要的增益。这种方案可以应用于前馈环路 和后馈环路。后馈环路如图 4-5 所示,设当前输出功率为 Pout now,当前增益为 Gnow,输出目标功率为 Poot,则可直接计算得到目标功率所需要的增益为,

![](_page_38_Figure_6.jpeg)

$$\boldsymbol{G}_{\text{set}} = \boldsymbol{G}_{\text{now}} + \left(\boldsymbol{P}_{\text{opt}} - \boldsymbol{P}_{\text{out,now}}\right)$$
(4.23)

(423)

图 4-6 前馈混合信号自动增益控制环路

对于前馈环路,如图 4-6 所示。设当前输入功率为 Pin.now,输出目标功率 为 Poot,则可直接计算得到目标功率所需要的增益为,

$$G_{\rm set} = P_{\rm opt} - P_{\rm in,now} \tag{4.24}$$

方案三:采用后馈环路,用二分法确定可变增益放大器的增益控制码。首 先确定最高位,将最高位设为1,其他位设为0,如果输出功率比目标功率大,

则最高位设为零,第二位设为1;如果输出功率比目标功率小,则保持最高位为 1,第二位设为1。以此类推,逐步确定所有的控制位。

方案一和方案三的优点是不需要可变增益放大器的增益非常精确,因为这 两种算法调整结束的依据都是输出功率达到目标功率,此外,它们都有恒定的 时间常数。方案三中幅度检测器不需要很大的动态范围,因为只需要判断输出 功率比目标功率大还是小。方案一中幅度检测器需要很大的动态范围,因为下 一步增益需要根据当前输出功率计算,因此需要准确的知道输出功率。

方案二的优点是锁定快,只需要一步运算,特别适用于增益要求快速锁定 的场合。缺点是可变增益放大器的增益必须非常精确,否则输出功率可能会有 较大误差,这便对电路设计提出严格的要求。另外功率检测器必须有大的动态 范围,因为必须知道当前的输出功率或输入功率。

综合方案一、方案二和方案三,方案二具有最快的锁定时间。方案三对硬 件的要求最小。方案一介于两者之间。

数字自动增益控制相较于模拟自动增益控制具有两个明显的优点。第一是 不会引入额外的噪声。模拟自动增益控制中,反馈信号直接控制可变增益放大器的增益,反馈环路中的噪声引起增益的抖动,成为放大器的噪声。数字自动 增益控制中,可变增益放大器的增益用离散的数字码控制,不会引入任何噪声。

第二是控制算法灵活。模拟自动增益控制由于需要考虑稳定性,恒定锁定 时间等问题,环路设计选择很小。数字自动增益控制的算法则可以灵活选择, 既可数字化模拟自动增益控制的算法,又可以采用其他的算法,从而实现极快 的锁定时间,或者降低硬件的要求等。

基于这两点原因,数字自动增益控制越来越多的应用于射频接收机中。

## 4.3 数字电视调谐器自动增益控制算法

数字电视调谐器是数字电视接收系统中的核心元件。应用于 DVB-T 协议的 数字电视调谐器,由于应用环境比较复杂,既要有很高的灵敏度,又要有很大 的动态范围,其动态范围通常要达到 70dB。本节将根据第二章 3.4.3 节中给出 的步骤,为一种数字电视调谐器架构设计自动增益控制的算法。

#### 4.3.1 数字电视调谐器架构及增益分配

图 4-7 是一种应用于 DVB-T 的数字电视调谐器架构。该调谐器采用两次变频的架构,射频前端包括可变增益低噪声放大器、上变频混频器和下变频混频器,模拟基带包括前置可变增益放大器、滤波器、后置可变增益放大器和模数转换器。射频信号经低噪声放大器放大后,先进行上混频,第一中频 1.1GHz,以避免谐波信号的干扰,然后进行正交下混频,信号分成两路,采用镜像抑制结构抑制二次变频中的镜像干扰。整个通路有三个可变增益模块,随着输入信号功率变化,它们的增益都需要调整。

![](_page_40_Figure_1.jpeg)

图 4-7 数字电视调谐器系统框图

数字电视调谐器中各模块增益分配如表 4-1 所示。上变频混频器和下变频 混频器的增益之和为 15dB。所有的可变增益模块增益采用数字控制,整个通路 可变增益范围为 128.8dB。后置可变增益放大器的增益步长最小,为 0.1875dB, 可以满足模数转换器输入信号精细幅度调整的需要。

模块	是否可 变增益	最小~最大增益	可变增 益范围	增益步长	控制位 数
Post-VGA	是	6dB~53.8dB	47.8dB	0.1875dB	8
Filter	否	0	0	/	/
Pre-VGA	是	1.5dB~24dB	22.5dB	1.5dB	4
Dn+Up Mixer	否	15dB	0	/	/
VGLNA	是	-38.5dB~20dB	58.5dB	1.5dB	6
整个通路	是	–16dB~112.8d B	128.8dB	0.1875dB	6+4+8

表 4-1 数字电视调谐器中各模块增益分配

## 4.3.2 可变增益模块目标功率

合理选择各个可变增益模块的目标功率可以使得整个通路的信号噪声失真 比最优化。将(2.15)式整理为根据输入等效三阶交调量计算输入功率的形式,

$$P_{\rm in} |_{\rm dBm} = \frac{2P_{\rm IIP3} |_{\rm dBm} + P_{\rm IIM3} |_{\rm dBm}}{3} - 0.6 \rm dB$$
(4.25)

当输入等效三阶交调量与底噪功率相等时,即 *P*<sub>IIM3</sub>=*P*<sub>n</sub>,代入上式得到最优输入功率为,

$$P_{\text{in,optimum}} |_{dBm} = \frac{2P_{IIP3} |_{dBm} + P_n |_{dBm}}{3} - 0.6 \text{dB}$$
(4.26)

最大信号噪声失真比为,

$$SNDR_{MAX} = P_{in,optimum} |_{dBm} - P_n |_{dBm} - 3dB$$
(4.27)

可变增益低噪声放大器的目标功率可以设置得等于级联混频器的最优输入 功率。级联混频器的噪声系数为 13dB,输入三阶交替点为 10dBm。由于输入 阻抗为无穷大,底噪计算式为,

$$P_{n} = NF + 10\log(4kT) + 10\log(B)$$
(4.28)

信号带宽 B=8MHz,得到 Pn=-86dBm。代入(4.26)得到最优输入功率为-22.6dBm。设可变增益低噪声放大器的目标功率为-26dBm,其输出功率检测范围设为-40dBm~-10dBm,以便于实际工作中调整最优的目标功率。最大信号噪声失真比为 60.4dB。

前置可变增益放大器的目标功率可以设置得等于滤波器的最优输入功率。 滤波器的噪声系数为 40dB,输入三阶交替点为 20dBm,根据(4.28)其底噪为 -59dBm,得到最优输入功率为-6.9dBm,设前置可变增益放大器的目标功率为 -9dBm,其输出功率检测范围设为-30dBm ~ 0dBm。最大信号噪声失真比为 49.1dB。

后置可变增益放大器的目标功率由模数转换器的最优输入功率确定,其值固定为 4dBm。设后置可变增益放大器的输出功率检测范围为-15dBm ~ 15dBm。

下面估算各级之前的输入功率可锁定范围。后置放大器输出功率为4dBm, 增益范围为6dB ~ 53.8dB,则输入功率可锁定范围为-49.8dBm ~ -2dBm。滤 波器增益为0,所以滤波器之前输入功率可锁定范围为-49.8dBm ~ -2dBm。前 置放大器默认输出功率为-9dBm,增益范围为1.5dB ~ 24dB,本模块输入功率 可锁定范围为-33dBm ~ -10.5dBm,本模块及后续通路可锁定范围为 -33dBm+[(-49.8dBm)-(-9dBm)] ~ -10.5dBm+[(-2dBm)-(-9dBm)],即 -73.8dBm ~ -3.5dBm。两个混频器的增益为15dB,所以两个混频器之前输入 功率可锁定范围为-88.8dBm ~ -18.5dBm。可变增益低噪声放大器的默认输出 功率为-25dBm,增益范围为-38.5dB ~ 20dB,本模块输入功率可锁定范围为 -46dBm ~ 12.5dBm,本模块及后续通路可锁定范围为-108.8dBm ~ 19.5dBm。

整个通路有三个接管点,后置可变增益放大器开始增益调整时的输入功率为4dBm-112.8dB = -108.8dBm。前置可变增益放大器开始增益调整时的输入功率为-9dBm-59dB = -68dBm。可变增益低噪声放大器开始增益调整时的输入功率为-46dBm。故三个接管点依次为-108.8dBm, -68dBm, -46dBm。当输入功率到达 12.5dBm,可变增益低噪声放大器达到最大增益,输入功率到达 13.5dBm,前置可变增益放大器达到最大增益,输入功率到达 19.5dBm时,后置

可变增益放大器达到最大增益。表 4-2 是各模块功率参数,图 4-8 是增益随功 率变化的示意图。

模块	默认目 标功率	本模块输入功率可锁定范围	本模块及后续 通路输入功率 可锁定范围	
Post-VG	1dPm	–49.8dBm ~	–49.8dBm ~	
A	4uDIII	–2dBm	–2dBm	
Filter	/	/	–49.8dBm ~	
	1	/	–2dBm	
	0dBm	–33dBm ~	–73.8dBm ~	
FIE-VGA	-90DIII	-10.5dBm	-3.5dBm	
Dn+Up	1	/	–88.8dBm ~	
Mixer	/		–18.5dBm	
	–25dBm	–46dBm ~	–108.8dBm ~	
VGLINA		12.5dBm	19.5dBm	
敕入通购	1dPm	–108.8dBm ~		
<b>奎</b> 丁 迪 峭	4uDIII	19.5dBm	7	

表 4-2 各模块功率参数

### 4.3.3 自动增益控制算法

数字电视调谐器自动增益控制环路配置示意图如图 4-9 所示,分别用功率 检测器(PD), Pre\_RSSI 和 Post\_RSSI 检测 VGLNA, Pre\_VGA 和 Post\_VGA 的输出信号。PD 的工作频率应该达到 900MHz, Pre\_RSSI, Post\_RSSI 可以 用完全相同的电路,工作频率到几十兆赫兹即可。检测到的信号经过 MUX 的选 择,进入模数转换器,然后控制模块根据检测到的输出功率依次调整 VGLNA, Pre\_VGA, Post\_VGA 的增益。

各个可变增益模块的增益都用二进制代码控制,控制码每加一,增益便增加一个步长。整个通路增益调整流程图如图 4-10 所示。一个计数器持续进行计数,每隔时间 T 启动一次增益调整。调整时按照通路从前端到后端的顺序调整,首先调整 VGLNA 的增益,调整完毕后再调整 Pre\_VGA 的增益,最后调整 Post\_VGA 的增益。三个模块完成调整的时间总和小于 T。

单个模块增益调整流程图如图 4-11 所示。检测模块的作用是判断是否需要 调整增益,如果不需要调整则直接退出,如果需要调整则选择算法。检测时使 用检测窗口,检测窗口的上下限在目标窗口之外,或者说目标窗口在检测窗口 的中间位置,这样可以确保增益调整后增益的稳定性。有三种情况增益不需要 调整:输出功率在检测窗口之内;输出功率大于检测窗口上限而增益已到最小

值;输出功率小于检测窗口下限而增益已到最大值。

![](_page_43_Figure_2.jpeg)

图 4-8 增益随输入功率变化示意图

![](_page_43_Figure_4.jpeg)

图 4-9 数字电视调谐器自动增益控制环路配置示意图

![](_page_44_Figure_1.jpeg)

图 4-10 整个通路增益调整流程图

如果需要调整增益则选择算法。选择算法模块根据当前输出功率与目标功 率的差值判断使用哪种算法。有两种算法可以选择,线性算法和二分法。当差 值小于阈值时选用线性算法,线性算法每次增益改变一个步长,不会产生误码; 当差值大于阈值时选用二分法,二分法具有恒定的锁定时间,但增益会剧烈变 化,会产生误码。

线性算法中,如果输出功率小于目标窗口下限则增益加1,如果输出功率大 于目标窗口上限则增益减1,输出功率在目标窗口之内则增益调整结束。线性算 法中需注意的一点是死循环,这种情况发生在目标窗口设置得比锁定区间小的 时候,例如输出功率刚好略小于目标窗口下限,增益步长加一后,输出功率大 于目标窗口上限,这样增益会反复的调整,进入死循环。通过记忆上次调整的 时候增益加1还是减1,可以避免死循环。如果上次增益加1,这次需要减1, 意味着输出功率不能锁定到目标窗口之内,增益调整可以结束,反之亦然。采 用这个措施后,目标窗口小于锁定区间也是可以工作的。

二分法中,按照从最高位到最低位的顺序依次确定增益控制码。先将最高 位设为1,其他位为0,如果输出功率在目标窗口之内,则增益调整结束。如果 输出功率大于目标窗口上限,则最高位设为0,下一位设为1,如果输出功率小 于目标窗口下限,则下一位设为1。依据同样的规则确定下一位,直到最低一位。 由于增益调整的最长时间只跟增益控制码位数相关,因此具有恒定的锁定时间, 而且没有死循环的危险。

## 参考文献

- [1] J. R Smith, *Modern Communication Circuits*, New York: McGraw-Hill, 2nd Edition, New York, 1998.
- [2] John M. Khoury, "On the Design of Constant Settling Time AGC Circuit", IEEE Trans. Circuits Syst. II, Analog Digit. Signal Process., vol. 45, no. 3, pp 283 – 294, Mar. 1998.

![](_page_45_Figure_1.jpeg)

图 4-11 单个模块增益调整流程图

# 第五章 功率检测器设计

本章介绍一种全新的应用于射频前端的功率检测器(Power detector)。功率 检测器用来检测可变增益低噪声放大器的输出功率。本文提出的功率检测器工 作频率可以达到 1GHz,动态范围大于 40dB。

## 5.1 功率检测的基本原理

功率检测器实现方式多种多样。一种实现方式为采用热敏电阻[1],将电能转化为热能,改变热敏电阻的阻值,然后再转化为电信号,这种方式通常作为功率检测器的标准,但不能集成。另一种是根据信号幅度检测其功率,因此检测出的结果反映了信号幅度,这正是幅度检测器所需要的特性。图 5-1 是一种采用热敏电阻的功率检测器。R<sub>T1</sub>, R<sub>T2</sub>, R<sub>T3</sub>, R<sub>T4</sub> 是四个热敏电阻,差分配置可以抵消掉环境温度变化的影响。射频信号改变 R<sub>T1</sub>, R<sub>T2</sub> 的阻值,从而产生直流输出信号。

![](_page_46_Figure_5.jpeg)

图 5-1 采用热敏电阻的功率检测器

根据幅度进行功率检测的基本原理为,让信号通过一个非线性器件,于是 产生一些直流分量,由于直流分量跟信号幅度成正比,而信号幅度与其功率成 正比,因此可根据直流分量检测功率。非线性器件可以是:(1)三极管或工作于 弱反型区的 MOS 管[2][3]。(2)工作于饱和区的 MOS 管[4]。(3)整流器 (rectifier)[5]。(4)乘法器,如使用差分对的乘法器[6],工作于线性区 MOS 管乘 法器[7]。其中(3)(4)产生的直流分量比例最大,因此效率最高,即同样功率的输 入信号,可以产生更大的直流分量。(1)(2)(4)的工作频率只受晶体管截止频率 的限制,因此可以工作于高频。

此外,所检测的信号往往有很大的动态范围,所以还需要一个对数放大器

将检测结果压缩到一个小的动态范围里。

## 5.2 功率检测器架构

功率检测器采用了对数放大器的架构,在完成功率检测的同时,也完成了 对数放大的功能。对数放大器的实现采用分段近似[8][9]的方法。功率检测器的 架构如图 5-2 所示。

![](_page_47_Figure_4.jpeg)

图 5-2 功率检测器架构

射频信号依次通过五个限幅放大器(Limiter),限幅放大器通路有消除直流失 调的反馈。射频信号及各级限幅放大器的输出信号进入跨导放大器(Gm),将电 压转化为电流,然后进入各自的整流器(Rectifier),所有整流器的输出电流相加 后,转换为电压并低通滤波得到最后的输出电压。对数放大的原理可以这样理 解,假设每一级限幅放大器的增益为 XdB,设当输入信号增大到 adBm 时,限 幅放大器 Limiter5 首先饱和,此后输入信号每增大 XdB,就有一个限幅放大器 由后向前依次饱和,因此输入按照几何级数增大时,输出线性增大,于是便实 现了对数放大的功能。五个级联的限幅放大器构成了一个对数放大器。分段近 似对数放大器输入功率与输出电流的关系示意图如图 5-3 所示。

![](_page_48_Figure_1.jpeg)

图 5-3 分段近似对数放大器输入功率与输出电流关系示意图

将射频信号及对数放大器各级得到的电压转化为电流后整流,相加后滤除 交流成分,便直接得到对数化后的检测信号。因此功率检测和对数放大同步完 成。对数放大器中各级之间的相移是重要的指标,但此应用中只需将直流成分 相加,因此不必考虑相移。

级联的限幅放大器必须消除直流失配,这里用电阻电容低通滤波器将低频 信号反馈回输入端构成单位增益负反馈,消除直流失调。

为使此结构的对数放大器可以高频工作,限幅放大器必须要有足够大的带 宽,跨导放大器及整流器也要有相应大的带宽。

### 5.3 功率检测器电路设计

#### 5.3.1 限幅放大器

限幅放大器如图 5-4 所示,是在文献[10]基础上的改进,在 M5, M6 的栅 极串联了一个电阻,使得负载成为有源电感负载,从而增大了带宽。

限幅放大器的增益可以表示为:

$$A_{\rm v} = g_{\rm m1} z_{\rm out} \tag{5.1}$$

其中  $g_{m1}$  是输入管对的跨导,  $z_{out}$  是输出阻抗,  $z_{out} \approx z_L$ ,  $z_L$  及其小信号电路图 如图 5-5 所示。

![](_page_49_Figure_1.jpeg)

图 5-5 有源电感负载及其小信号电路图

根据图 5-5 可以推得:

$$z_{\rm L} = \frac{r_{\rm DS} \left( s R_{\rm 1} C_{\rm GS} + 1 \right)}{g_{\rm m} r_{\rm DS} + 1 + s \left( R_{\rm 1} + r_{\rm DS} \right) C_{\rm GS}}$$
(5.2)

根据(4.2)式,可以得到低频时的阻抗近似为 $1/g_m$ ,高频时的阻抗近似为 $r_{\rm DS} \parallel R_1$ ,

极点为
$$\omega_p = \frac{g_m r_{DS} + 1}{(R_1 + r_{DS})C_{GS}}$$
,零点为 $\omega_z = \frac{1}{R_1 C_{GS}} \circ z_L$ 随 $R_1$ 的变化如图 5-6所示。

当 *R*<sub>1</sub>>1/*g*<sub>m</sub> 时, *z*<sub>L</sub> 在一段频率内表现出电感的特性,因此可以增大限幅放大器的带宽。

限幅放大器 Limiter1 增加了一个输入对,用来连接低通滤波器反馈回来的 信号,消除直流失调,如图 5-4 所示 DOC 部分电路。

![](_page_50_Figure_1.jpeg)

图 5-6 zL随 R1的变化

### 5.3.2 跨导放大器与整流器

![](_page_50_Figure_4.jpeg)

图 5-7 跨导放大器与整流器电路图

跨导放大器与整流器的电路图如图 5-7 所示。左右两边两个半波整流器构成全波整流器。将半波整流器单独画出,如图 5-8 所示[11]。其中 M18 处于刚刚导通的状态,M17 则具有一定的静态电流。当向 A 节点注入电流时,A 节点电压升高,M18 关断,电流经 M17 流到地。当从 A 节点抽取电流时,A 节点电压降低,M18 导通,通过 M18 抽取电流。增大静态时 M18 的电流,可以提高其工作速度,但输出电流中直流成分会减小,牺牲动态范围。

整流器中的 M18 是 MOS 开关,导通时需要对沟道充电,充电电荷的来源 即是输入电流,其影响如图 5-9 所示,这个影响在低频时可以忽略,但高频时 变得很严重。因为每个周期都需要充电,所以单位时间内消耗的电荷会随着频 率的升高而增大,这直接导致输出电流随着频率的升高而减小。为了解决这个 问题,设计使得输入电流的幅度随着频率升高而增大,补偿掉开关充电的影响, 最后整流器的输出电流可以整体上保持随着频率的升高而不变。电路中所采取 的措施即在跨导放大器中添加一个零点。

![](_page_51_Figure_2.jpeg)

图 5-8 半波整流器电路图

![](_page_51_Figure_4.jpeg)

图 5-9 整流器中 MOS 开关充电对输出电流的影响

跨导放大器的核心电路如图 5-10 中(a)所示。根据图 5-10 中的小信号电路 图(c)可以得到电压到电流的传输函数即有效跨导为,

$$G_{\rm m} = \frac{i_{\rm out}}{v_{\rm in}} = \frac{\frac{g_{\rm m}}{R} + s \left(g_{\rm m}C_2 - \frac{1}{r_{\rm DS}}C_{\rm GS}\right)}{\frac{1}{r_{\rm DS}} + \frac{1}{R} + g_{\rm m} + s \left(C_2 + C_{\rm GS}\right)}$$
(5.3)

极点 $\omega_{p} = \frac{\frac{1}{r_{DS}} + \frac{1}{R} + g_{m}}{C_{2} + C_{GS}}$ ,零点 $\omega_{z} = \frac{\frac{g_{m}}{R}}{g_{m}C_{2} - \frac{1}{r_{DS}}C_{GS}} \approx \frac{1}{RC_{2}}$ 。低频时有效跨导近似

为 $G_{m} = \frac{g_{m}}{\frac{R}{r_{DS}} + 1 + g_{m}R}$ ,高频时近似为 $G_{m} = g_{m}\frac{C_{2}}{C_{2} + C_{GS}} \approx g_{m}$ ,有效跨导与频率的

关系如图 5-11 所示。跨导在一段频率内随着频率的升高而增大,输出电流的幅度也会随之增大,从而补偿掉整流器消耗的电荷。

![](_page_52_Figure_1.jpeg)

图 5-10 (a). 跨导放大器核心电路 (b). (a)的半边电路 (c). (b)的小信号电路图

![](_page_52_Figure_3.jpeg)

图 5-11 有效跨导与频率的关系

## 5.3.3 低通滤波器

这部分电路是两阶的低通滤波器,如图 5-12 所示,作用是将整流器得到的 电流转化为电压,并滤去高频分量。此外,为了不让整流器的静态电流直接转 化为输出电压,增加复制支路(replica),抵消掉整流器的静态电流。

![](_page_53_Figure_1.jpeg)

图 5-12 低通滤波器

![](_page_53_Figure_3.jpeg)

![](_page_53_Figure_4.jpeg)

图 5-13 限幅放大器传输函数

图 5-13 是限幅放大器的传输函数。因为采用了有源电感负载, 3-dB 带宽为 3GHz。图 5-14 是跨导放大器的传输函数, 跨导在 200MHz 的时候开始增大,

3GHz 左右的时候开始减小。图 5-15 是不同频率下输出电压随输入功率变化的 曲线。给出了 50MHz,366MHz,683MHz,1GHz 四个频率下的曲线,不同频 率下检测误差为±1dBm,输出电压范围 0~1.3V,可检测动态范围-50~10dBm。 表 5-1 给出了仿真的得到的功率检测器的性能指标。

![](_page_54_Figure_2.jpeg)

图 5-15 输出电压随输入功率变化曲线

性能指标	仿真结果
工作频率	50MHz~1GHz
动态范围	-50~10dBm
输出电压范围	0~1.3V
检测误差	±1dBm
功耗	5mW

表 5-1 功率检测器仿真性能指标

# 参考文献

- Gerard Klahn, "True RMS Power Detection with High Dynamic Range", *Microwave Symposium Digest, IEEE MTT-S International*, vol. 4, pp. 1773-1776, June 1999.
- [2] Tao Zhang, William R. Eisenstadt, Robert M. Fox and Qizhang Yin, "Bipolar Microwave RMS Power Detectors", *IEEE J. Solid-State Circuits*, vol. 41, no. 9, pp. 2188-2192, Sep. 2006.
- [3] Yijun Zhou and Michael Yan-Wah Chia, "A Low-Power Ultra-Wideband CMOS True RMS Power Detector", *IEEE Transactions on Microwave Theory and Techniques*, vol. 56, no. 5, pp. 1052-1058, May 2008.
- [4] Yijun Zhou and Michael Chia Yan Wah, "A Wide Band CMOS RF Power Detector", *ISCAS*, 2006, pp. 4231.
- [5] Michel S. J. Steyaert, Wim Dehaene, Jan Craninckx, Mhirtin Walsh and Peter Real, "A CMOS Rectifier-Integrator for Amplitude Detection in Hard Disk Servo Loops", *IEEE J. Solid-State Circuits*, vol. 30, no. 7, pp. 743-751, July 1995.
- [6] M. Kouwenhoven, A. van Staveren, "A 2GHz Mean-Square Power Detector with Integrated Offset Chopper", ISSCC, Feb. 2005, pp. 124-588.
- [7] Giorgio Ferrari, Laura Fumagalli, Marco Sampietro, Enrico Prati, and Marco Fanciulli, "CMOS Fully Compatible Microwave Detector Based on MOSFET Operating in Resistive Regime", *IEEE Microwave and wireless Components Letters*, vol. 15, no. 7, pp. 445-447, July 2005.
- [8] Chris D. Holdenried, James W. Haslett, John G. McRory, R. Douglas Beards, and A. J. Bergsma, "A DC–4-GHz True Logarithmic Amplifier:Theory and Implementation", *IEEE J. Solid-State Circuits*, vol. 37, no. 10, pp.1290-1299, Oct. 2002.

- [9] Seymour N. Rubin, "A Wide-Band UHF Logarithmic Amplifier", *IEEE J. Solid-State Circuits*, vol. SC-1, no. 2, pp. 74-81, Dec. 1966.
- [10] Po-Chiun Huang, Yi-Huei Chen, and Chorng-Kuang Wang, "A 2-V 10.7-MHz CMOS Limiting Amplifier/RSSI", *IEEE J. Solid-State Circuits*, vol. 35, no. 10, pp. 1474-1480, Oct. 2000.
- [11] Cheng-Chieh Chang and Shen-Iuan Liu, "Current-mode full-wave rectifier and vector summation circuit", *Electronics Letters*, vol. 36, no. 19, pp. 1599-1600, Sep. 2000.

# 第六章 电路实现及测试

本章首先给出数字电视调谐器各个可变增益模块的仿真性能指标,以验证 它们是否达到系统要求,然后给出自动增益控制 ADMS 软件系统仿真的结果, 来验证第三章中提出的自动增益控制算法。最后给出流片测试的结果,包括自 动增益控制的测试结果,以及功率检测器的测试结果,以验证设计。

# 6.1 各模块仿真性能

本部分给出数字电视调谐器中各个可变增益模块仿真得到的性能指标。图 6-1、图 6-2、图 6-3 中分别是 VGLNA、Pre-VGA、Post-VGA 的增益曲线。 VGLNA 的设计工作频率范围是 50~860MHz,最小增益步长 1.5dB,增益控制码 0~39。Pre-VGA 设计指标是所有增益下带宽恒定且大于 10MHz,最小增益步长 1.5dB,增益控制码 0~15。Post-VGA 设计指标是所有增益下带宽恒定且 大于 10MHz,最小增益步长 0.1875dB,增益控制码 0~255。仿真结果显示各 个模块的增益都满足设计要求。

根据 3.2.2 中给出的结论,可变增益放大器的三阶交调点和噪声系数应该跟 增益成反比。图 6-4、图 6-5、图 6-6 中分别给出了 VGLNA、Pre-VGA、Post-VGA 的三阶交替点和噪声系数跟增益的关系。除了 VGLNA 的-40~-10dB 增益部分, 其它都可以满足三阶交替点跟增益成反比的设计要求,噪声系数也基本跟增益 成反比。

![](_page_57_Figure_6.jpeg)

![](_page_58_Figure_1.jpeg)

图 6-3 仿真 Post-VGA 增益曲线

![](_page_59_Figure_1.jpeg)

图 6-6 Post-VGA 噪声系数、三阶交调点与增益的关系

## 6.2 ADMS 软件系统仿真

自动增益控制既有模拟电路也有数字电路,因此用 ADMS 软件进行混合信号的系统仿真。先用 Verilog-A 语言为所有的模拟模块建立行为级模型,控制算法用 Verilog 语言描述实现,图 6-7 是 ADMS 软件仿真得到的自动增益控制的锁定过程,图中给出了差分输出电压 I\_VON、I\_VOP,8 位模数转换器的输入电压,以及 VGLNA、Pre-VGA、Post-VGA 的增益控制码。算法依次调整 VGLNA、Pre-VGA、Post-VGA 的增益,可以看到对 VGLNA、Post-VGA 增益调整采用的是二分法,对 Pre-VGA 增益调整采用的是线性算法。模数转换器的输入电压则依次是检测到的 VGLNA、Pre-VGA、Post-VGA 的输出功率,即 PD、Pre-RSSI、Post-RSSI 的输出电压。大约在 680µs 的时候锁定到目标功率。

![](_page_60_Figure_3.jpeg)

图 6-7 ADMS 软件仿真数字电视调谐器自动增益控制锁定过程

## 6.3 测试结果

#### 6.3.1 自动增益控制

测试芯片采用中芯国际 SMIC 0.18µm CMOS 工艺实现。

测试自动增益控制时,先测试环路只控制单个可变增益模块的工作情况,由于环路对各个模块的控制算法是一样的,因此只要控制某个模块工作正常,

算法的正确性就可以得到验证。当环路只控制 Pre-VGA 的增益时,用示波器捕捉的输入功率跳变后输出功率的锁定过程如图 6-8 所示,图 6-9 是用来对照的仿真结果。可以从图中明显看出每次增益调整持续的时间为 40µs。图 6-10 是测试得到的 Pre-VGA 增益随输入功率的变化。图中三条线对应的芯片输出功率范围分别为–12.2 ~ –10.2dBm、–5.6 ~ –4.1dBm 和–0.9 ~ 0.6dBm。环路对 Pre-VGA 增益的控制与预期相符,表明算法工作正常。

![](_page_61_Figure_2.jpeg)

图 6-8 只调整 Pre-VGA 增益的输出波形的测试结果

![](_page_61_Figure_4.jpeg)

图 6-9 只调整 Pre-VGA 增益的输出波形的仿真结果

![](_page_62_Figure_1.jpeg)

图 6-10 Pre-VGA 设置不同目标功率时其增益随输入功率变化的测试结果

环路只控制 Post-VGA 的增益时,用示波器捕捉的输入功率跳变后输出功率的锁定过程如图 6-11 所示,图 6-12 是用来对照的仿真结果。测试得到的 Post-VGA 的增益随输入功率的变化如图 6-13 所示。输出功率范围为 8.1~8.6dBm。

![](_page_62_Figure_4.jpeg)

![](_page_63_Figure_1.jpeg)

图 6-13 Post-VGA 增益随输入功率变化的测试结果

环路同时控制 Pre-VGA 和 Post-VGA 时,用示波器捕捉的输入功率跳变后输出功率的锁定过程如图 6-14 所示,图 6-15 是用来对照的仿真结果。图 6-16 是测试得到的 Pre-VGA 和 Post-VGA 的增益随输入功率的变化。设置 Pre-VGA 的目标功率为–10dBm,得到曲线 PreVGA1 和 PostVGA1。设置 Pre-VGA 的目标功率为 1dBm,得到曲线 PreVGA2 和 PostVGA2。可以看到两种情况下 Pre-VGA 和 Post-VGA 的增益之和非常吻合。

测试过程中发现环路只控制 VGLNA 时,对于某些输入功率增益不能锁定。 最后发现是因为 VGLNA 的流片测试增益步长与设计步长很不一致,有的地方增 益非单调,导致环路不能锁定。因此不能给出环路对 VGLNA 控制的测试结果。

![](_page_64_Figure_1.jpeg)

图 6-14 调整 Pre-VGA 和 Post-VGA 增益的输出波形的测试结果

![](_page_64_Figure_3.jpeg)

图 6-15 调整 Pre-VGA 和 Post-VGA 增益的输出波形的仿真结果

### 6.3.2 功率检测器

由于功率检测器没有单测的流片,因此通过数字电视调谐器芯片来测试其性能。测试时,将 VGLNA 的增益调整到最大并保持不变,改变芯片的输入功率, 读取模数转换器的输出码,然后将输出码转化为电压。图 6-17 是测试得到的功 率检测器不同信号频率下输入功率与输出电压的曲线,图中也显示了一条 110MHz的仿真曲线,测试得到的频率特性跟仿真基本一致。测试得到的输出电压不能小于 0.5V,说明功率检测器有 0.5V 的噪底,减小了动态范围。由于模数转换器只能处理小于 1V 的电压,因此可以测试的输入功率的上限大约为 –10dBm。从测试结果来看,动态范围大约为–35 ~ –10dBm,在频率 60 ~ 800MHz 范围内,检测误差为±3dBm。

![](_page_65_Figure_2.jpeg)

图 6-16 Pre-VGA 和 Post-VGA 增益随输入功率变化的测试结果

![](_page_65_Figure_4.jpeg)

图 6-17 功率检测器不同信号频率下输入功率与输出电压曲线的测试结果

# 第七章 总结与展望

本论文总结了已有的自动增益控制的理论,并且也对自动增益控制的理论 进行了创新性的工作,对于射频接收机中自动增益控制的设计具有重要的借鉴 意义。本论文也设计了一个应用于射频前端的宽带功率检测器。本论文主要的 创新点包括:

第一,本文采用信号噪声失真比的最大化作为分配及调整增益的原则,并 推导出级联信号噪声失真比的倒数等于各个模块信号噪声失真比倒数之和,每 个模块都存在一个最大的信号噪声失真比。可以依据这个原则和推导出的结论 进行增益的分配,并且可以找到一个最优的分配方式。本文也给出了对多模块 系统进行增益控制设计的步骤。

第二,总结了三种数字自动增益控制的算法。作为一个应用的例子,为数 字电视调谐器的自动增益控制进行了算法设计。

第三,设计了一个应用于射频前端的功率检测器。它的工作频率可以达到 1GHz,仿真及测试结果显示可以满足系统要求。

随着通信市场的蓬勃发展,学术界及工业界会不断加大对各种射频接收机 的研究,自动增益控制作为射频接收机中的基本功能也会得到人们持续的研究。

未来对自动增益控制的研究会主要集中在数字自动增益控制及电路创新方 面,自动增益控制设计的难点之一在于快速锁定,例如 WLAN 通信中在接收任 一数据包前接收机都要调整到最合适的增益,然后保持锁定,快速的自动增益 控制可以缩短增益锁定消耗的时间。快速锁定的自动增益控制环路需要快速的 幅度检测器,而快速的幅度检测器设计是一个难点。另外可变增益放大器也不 断地有新的结构出现,分贝线性的可变增益放大器以及增益准确的可变增益放 大器都是设计难点,同其他电路一样,自动增益控制同样有低功耗的趋势。通 过科研人员的不断努力,更多性能更优异的电子器件会服务于人民的生活。

# 致谢

毕业论文终于完成,硕士阶段的生活也即将结束,回首过去,我想对学习、 科研、生活中寄予我无私帮助的亲人、老师、同学进行诚挚的感谢。

首先感谢我的导师唐长文副教授,在唐老师科学的指导和严格的要求下,我 的理论功底和科研能力得以迅速提高。唐老师在科研工作中勤奋刻苦、孜孜不倦、 身体力行,在科研态度上严谨认真、一丝不苟,我从这些优秀的品质中汲取了营 养,并将终身受益。

感谢为 Tuner 芯片共同努力工作的邹亮、韩科峰、卢磊、周嘉业、尹睿、孟 令部、赵薇、廖友春,与你们的讨论使我获益匪浅,感谢 RFID 组的赵涤燹、杨 玉庆、王肖、车文毅、毛燕飞、高佩君、奚经天,以及已经毕业的金黎明、袁路、 杨振宇、倪熔华、何燕、谈熙,感谢求学路上遇到的每一位同学与朋友,与你们 的友谊是我人生中珍贵的财富。

最后我要感谢生我养我为我无私奉献的父母,你们的悉心关爱与宽容让我茁壮成长,你们的期许是我前进的动力,母亲的坚韧自律、宽以待人是我人生的垂范,我愿将取得的点滴成绩与你们分享。

逝者如斯夫,我会以积极乐观的态度面对接下来的工作、生活,怀着梦想, 追逐事业,体味美丽人生。