

学校代码: 10246

学 号: 042052031

復旦大學

硕士学位论文

**CMOS** 宽带低噪声放大器的研究与设计

院 系: 信息科学与工程学院

专 业: 微电子学与固体电子学

姓 名: 廖友春

指 导 教 师: 唐长文 闵昊

完 成 日 期: 2007 年 7 月 4 日

# 目 录

目 录 .....	I
摘要.....	III
Abstract.....	IV
第一章 概述 .....	1
1.1 数字电视调谐器系统.....	1
1.2 低噪声放大器.....	3
1.3 论文研究内容及贡献.....	4
1.4 论文组织结构 .....	5
参考文献 .....	5
第二章 MOS 管噪声模型 .....	8
2.1 沟道电流热噪声 .....	8
2.2 栅噪声(准静态模型).....	8
2.3 栅噪声与沟道噪声的相关性 .....	10
2.4 MOS 器件非线性模型.....	11
参考文献 .....	12
第三章 窄带 LNA 电路设计与优化 .....	13
3.1 四种基本窄带 LNA 结构及噪声分析 .....	13
3.1.1 栅极匹配电阻型共源结构.....	13
3.1.2 电阻反馈型共源结构.....	14
3.1.3 共栅放大结构 .....	14
3.1.4 带源极电感反馈的共源结构 .....	15
3.2 源极电感反馈型 LNA 噪声分析 .....	16
3.2.1 简约模型(忽略感应栅噪声) .....	16
3.2.2 完整模型(包括感应栅噪声).....	19
3.3 噪声优化.....	23
3.3.1 固定增益求最小噪声系数.....	25
3.3.2 固定功耗求最小噪声系数.....	26
参考文献 .....	26
第四章 噪声抵消 LNA 的设计方法 .....	28
4.1 噪声抵消原理.....	28
4.2 噪声系数计算.....	31
4.3 线性度分析 .....	32
4.4 各参数间的权衡关系.....	32
参考文献 .....	33
第五章 差分可变增益 LNA 设计 .....	34
5.1 电容交叉耦合 LNA 基本结构.....	34
5.2 输入端设计 .....	36
5.3 理想 Balun 特性.....	36
5.4 负载设计.....	39
5.5 电路参数计算.....	40

5.5.1 增益.....	40
5.5.2 噪声系数.....	41
5.5.3 线性度.....	42
5.6 可变增益 LNA 设计.....	43
参考文献.....	44
第六章 芯片设计与测试实例.....	46
6.1 噪声抵消宽带 LNA 设计.....	46
6.1.1 电路实现.....	46
6.1.2 版图设计.....	47
6.1.3 芯片实现及测试结果.....	48
6.1.4 设计小结.....	51
6.2 差分电容交叉耦合 LNA.....	51
6.2.1 完整电路实现.....	51
6.2.2 版图设计.....	53
6.2.3 芯片实现及测试结果.....	53
6.2.4 测试结果小结.....	57
6.3 差分可变增益 LNA.....	58
6.3.1 版图设计.....	58
6.3.2 仿真(测试)结果.....	59
参考文献.....	60
第七章 总结与展望.....	62
7.1 成果总结.....	62
7.2 展望与进一步研究.....	62
参考文献.....	63
致 谢.....	65

## 摘要

无线通信技术和 CMOS 工艺的迅速发展使得越来越多的射频系统的单片集成成为可能。应用于数字高清电视的射频电视调谐器就是其中之一。随着全世界数字电视产业的飞速发展,电视调谐器系统的单片集成技术也得到了广泛的关注和深入的研究。

宽带低噪声放大器是电视调谐器的重要模块,其功能在于对接收到的射频信号进行预处理以得到适当幅度、高信噪比的输出信号,再由后续模块进行处理。本文主要针对电视调谐器系统应用,研究宽带低噪声放大器的电路理论与实现方法,并详细分析了电路设计过程中的各种关键技术问题。

首先,从电视调谐器系统架构得出低噪声放大器的性能指标要求,初步分析了电路设计的难点是低噪声与高线性度等要求。接着,对基本的 MOS 器件噪声模型进行分析,研究了 CMOS 器件中噪声的机理与模型,以及器件非线性的计算方法。在此基础上,介绍了几种基本的窄带低噪声放大器电路结构,对各自的输入阻抗、噪声系数等参数进行了推导,为宽带低噪声放大器的分析和设计提供了初步的理论基础。

在此基础上,开始研究宽带低噪声放大器的设计与优化。文中详细的介绍了一个采用噪声抵消技术的单端宽带低噪声放大器的设计方法,包括电路结构的选取,电路参数的分析与计算,器件参数的选取,电路性能的优化等。总结了该电路的优缺点和设计极限。

更进一步的,介绍本文工作的重点,即全差分可变增益低噪声放大器的设计。该电路基于电容交叉耦合共栅放大结构,提出了采用平衡-非平衡变压器(Balun)做直流通路对噪声的降低作用,以及采用 NMOS 管做负载对降低噪声系数、稳定直流工作点和提高线性度的好处。理论分析和仿真显示电路设计指标优良。

最后,通过两次流片验证了电路的基本理论和设计方法和正确性。详细介绍了芯片版图设计,封装,测试等环节需要考虑的细节。测试结果显示芯片各项指标已经基本满足了电视调谐器的系统要求。

**关键词:** CMOS 集成电路设计, 电视调谐器, 宽带低噪声放大器, 噪声系数, 线性度

**中图分类号:** TN4.

## Abstract

The rapidly progress on wireless-communication and CMOS technology makes more and more radio frequency (RF) systems integrated in a System-On-a-Chip (SOC) to be possible. One of them is the RF TV tuner for digital High-Definition Television (HDTV). With the development of digital TV industry, the TV tuner system has gained widely attention and deeply research.

Low-Noise Amplifier (LNA) is one of the most important modules in TV tuner system. The main function of a LNA is to pre-process the weak RF signal received by the antenna and increase the signal-to-noise ratio of the TV signal. This work focuses on the wide-band CMOS LNA design for TV tuner application, including circuit theory analysis, parameters calculation, chip implement and measurement.

Firstly, a double-conversion low-IF TV tuner system architecture is presented, from which the LNA specification is derived. And the MOS transistor noise is researched, including the noise source and noise model, the non-linear device model and IIP3 calculation. Based on these theory analysis, several kinds of narrow-band LNA circuits are presented, the circuit topology, impedance, noise are deeply studied. The design, noise analysis and optimize of a source-degeneration narrow-band LNA are presented in detailed.

Secondly, the wide-band LNA design and optimize methodology is presented. A wide-band single-ended LNA exploiting a noise-canceling technique is introduced. Including the circuit design, parameters calculate and devices choose.

The fully-differential variable-gain LNA design is the principal part of this paper. The circuit bases on a capacitor-cross-coupled common-gate amplifier, a balun for DC path and noise-canceling is proposed. And two NMOS transistors are used as load to reduce noise figure, stabilize the DC output voltage and improve the linearity.

Finally, the chip design and measurement results are presented. The chip achieves good performance in the required frequency band, and can be satisfy the TV tuner application.

**Key Words: CMOS IC Design, TV Tuner, Wide-Band Low-Noise Amplifier, Noise Figure, Linearity**

## 第一章 概述

### 1.1 数字电视调谐器系统

随着信息通信和集成电路技术的不断进步，各种基于 CMOS 集成电路工艺的有线/无线收发系统都得到了迅猛的发展。技术的不断革新使得一些传统的射频收发系统逐渐被淘汰，如电报、传呼机等；另外一些在不断的改进和完善，如手机，无线局域网等；而更多的新兴技术和领域正蓄势待发，将对各种传统模式和人们的日常生活带来巨大的变革。这些新兴领域包括射频识别(RFID)，超宽带网络(UWB)，数字高清电视等。

数字高清电视是最近十年才出现的新兴产业。相对于传统的模拟电视，数字电视具有画面清晰度高，抗干扰能力强，频谱利用率高等优点，得到了世界各国的广泛关注。从 1996 年法国在全世界首先试播数字电视以来，各国均积极的制定了自己的发展战略，到 2006 年美国已经全部实现了电视信号的数字化传送，淘汰了传统的模拟电视。而中国国家广播电视局也制定了我国数字电视发展三步走的规划[1]：2005 年，卫星传输、有线电视网和各省电视台全部实现数字化；2010 年，广播影视节目制作、播出及传输实现数字化，数字电视接收机得到普及；2015 年，全面实现电视信号数字化，停止模拟电视的播出。

相应的，世界各国和地区都指定了自己的数字电视编解码与传输标准[2]。从图 1-1 可以看到，北美采用的是 ATSC(Advanced Television Systems Committee)标准，欧洲大部分国家采用 DVB-T(Digital Video Broadcasting-Terrestrial)标准，日本采用单独的 ISDB-T(Integrated Services Digital Broadcasting-Terrestrial)标准，中国也于 2006 年推出了自己的 DMB-T/H (Terrestrial Digital Multimedia/Television Broadcasting，地面数字多媒体/电视广播)标准[3]。简而言之，全球数字电视产业链正在全面铺开。

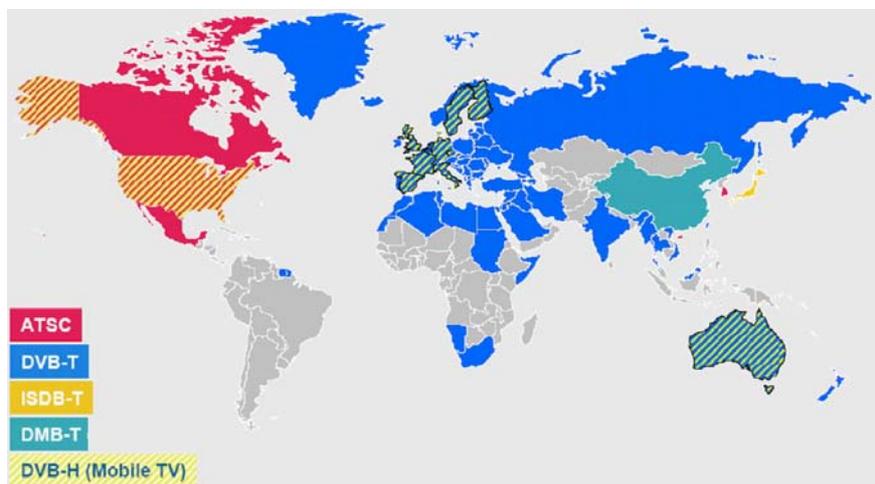


图 1-1 世界各国数字电视标准分布

对于一个数字电视接收系统，主要包括射频前端、数字后端和显示终端三个大的部分，如图 1-2 所示。其中射频前端部分用于将天线或电缆接收到的宽频带(50M-860MHz)电视信号进行放大、变频、转换等处理，得到低频的数字信号输出；数字后端部分根据不同的传输标准将信号解调还原，同时驱动显示终端；最后，电视影音信号在高清电视、手机、汽车、电脑等各种显示终端上显示出来。数字电视系统设计与集成的最大难点在于射频前端电视调谐器(RF TV Tuner)的设计。这是由于电视信号的频段宽而中心频率相对较低，并且对噪声、线性度等性能要求很高，这样就对单芯片 CMOS 集成的调谐器设计提出了挑战[4]。目前针对各种不同频段和标准的电视调谐器芯片都有研究和报道[5~9]，采用的工艺除了 CMOS 外，还有 Bipolar, BiCMOS 等[10~12]。另外，采用系统封装(SIP, System-In-a-Package)设计的研究也是一个热点[13]。

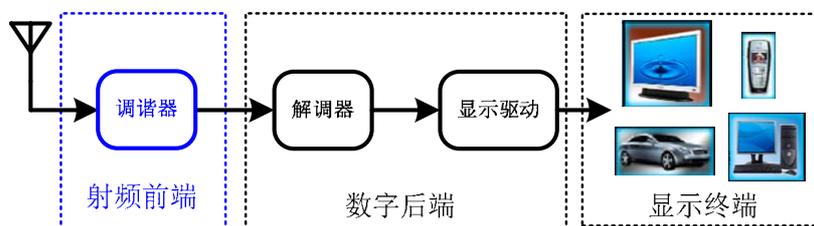


图 1-2 数字电视接收系统框图

一个射频电视调谐器系统主要包括低噪声放大器(LNA, Low-Noise Amplifier), 上变频混频器(Up-Mixer), 下变频混频器(Down-Mixer), 压控振荡器(VCO, Voltage-Controlled Oscillator), 频率综合器(Frequency Synthesizer, 或称锁相环 PLL)等模块。如图 1-3 为采用两次变频架构的低中频射频调谐器模块框图[14,15]。可以看到，天线接收到的宽带射频信号经片外滤波后，由调谐器系

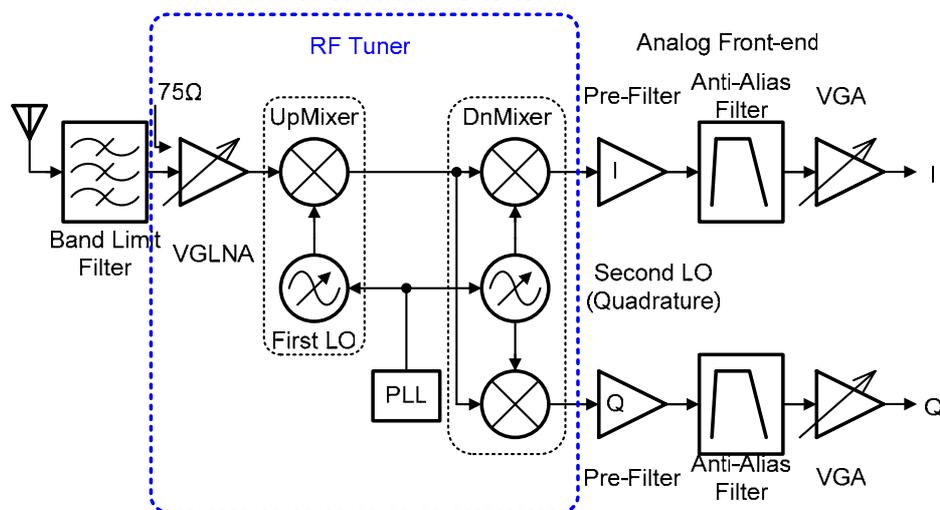


图 1-3 CMOS 射频数字调谐器系统架构

统进行处理。信号首先通过一个可变增益 LNA 放大，然后通过上变频和下变频两次变频后得到正交中频信号 I 和 Q 输出，本振信号由片上 PLL 环路产生。

根据实际应用的需要并结合系统级仿真，可得到射频电视调谐器系统的性能指标要求如表 1-1 所示[14,16]。

表 1-1 射频电视调谐器性能要求

频率范围	50MHz-860MHz
信道带宽	8MHz
最大增益	80dB
噪声系数 NF(@最大增益)	<8dB
灵敏度	-85dBm
三阶交调量 IIP3	+8.5dBm
二阶交调量 IIP2	+45dBm
信道选择性(8MHz带宽)	
@ 5.25MHz 偏移	29db
@ 5.75MHz 偏移	45dB
I/Q 匹配性	-45dBc
本振相位噪声	
1kHz-3.8MHz	-37dBc
LO1@10kHz, @100kHz	-86dBc/Hz, -107dBc/Hz
LO2@10kHz, @100kHz	-92dBc/Hz, -112dBc/Hz
功耗	<180mW@1.8V
芯片面积	<9mm <sup>2</sup> @ 0.18μm CMOS

## 1.2 低噪声放大器

对于几乎所有的射频接收机系统，都必不可少的一个模块就是低噪声放大器。低噪声放大器的最主要用途在于：1、系统接收到的射频信号幅度通常很弱，需要在接收前端先进行放大才能正确处理；2、在接收机前端采用一个放大器能够有效的缓解对后级模块的噪声性能要求，降低后级模块设计难度[17]。低噪声放大器在不同的系统中有不同的设计要求，通常根据应用频率的不同，可以分为窄带 LNA，多带 LNA 和宽带 LNA 三种类型。无论哪种类型的 LNA，其主要性能指标都包括阻抗匹配、噪声系数(NF, Noise Figure)、线性度(IIP3, IIP2, 1dB 压缩点)、功耗等。通常对于接收信号幅度很弱的系统(如 GSM)侧重于噪声系数的要求，而对于信号幅度较强的系统(如电视调谐器)则更强调线性度的要求。

具体而言，对于图 1-2 所示的射频电视调谐器系统，根据输入信号的特点和电视影音信号输出的要求，需要低噪声放大器的性能指标要求见表 1-2。从表中可以看到，电路设计的难点主要在于：

1、指标中对电路的线性度要求非常高，特别是要求 IIP3 大于 11dBm，采用传统的电路结构很难满足要求，这就需要深入研究电路非线性理论和新的电路

结构来达到设计目标；

2、由于输入信号的功率变化范围很大(-94.95~-3.75dBm)，因此要求 LNA 具有可变增益功能，以保证输出信号幅度始终在可处理范围内。

3、要求在整个频率范围内噪声系数小于 4dB。由于在低频下由于 MOS 管闪烁噪声的影响会使得电路噪声系数增加，而在高频下各种寄生效应也会导致电路噪声恶化，因此在设计时往往需要将最小噪声系数设计在中间频率位置附近，才能保证在整个频率范围内噪声系数满足要求。

表 1-2 宽带低噪声放大器性能要求

带宽	50M-860MHz
输入阻抗	全频带内匹配至 75Ω 特征阻抗
输出阻抗	不要求
最小输入功率	13.8 dBμV rms (4.90μV, -94.95dBm)
最大输入功率	105 dBμV (178mV, -3.75dBm)
增益	14dB 到-10dB 可调，调节步长 3dB
噪声系数 NF @最大增益	<4dB
二阶交调点 IIP2	>145dBμV (36.25dBm)
三阶交调点 IIP3	>120dBμV (11.25dBm)
功耗	<1.8V×5mA=9mW

### 1.3 论文研究内容及贡献

本论文着重研究用于射频电视调谐器的宽带低噪声放大器芯片设计，包括 MOS 管噪声模型与非线性模型的分析，各种低噪声放大器电路拓扑结构的研究与分析，窄带与宽带低噪声放大器的噪声分析与优化，具体电路设计和芯片测试验证等。具体内容和贡献包括：

1) 总结分析了 MOS 管噪声模型，包括沟道热噪声和栅感应噪声。并通过实际流片测试验证了噪声模型的准确性。

2) 研究分析了源极反馈窄带低噪声放大器的噪声推导、设计方法与噪声优化方法。

3) 研究了基于噪声抵消原理的宽带低噪声放大器设计过程。提出了噪声、增益、线性度和功耗的权衡关系，为各种采用噪声抵消原理的宽带低噪声放大器设计提供了理论指导。

4) 设计了用于射频电视调谐器的差分可变增益低噪声放大器。电路开创性的采用平衡-非平衡变压器(Balun)作为直流通路与信号差分耦合，提出了 Balun 作为源极反馈时的阻抗特点，并由此分析了该结构电路的噪声特点。此外，采用

了 NMOS 管做负载和噪声抵消，分析了该结构对线性度和增益的改善原理。

5) 通过两次实际流片验证了设计理论的正确性。

总之，本论文总结和完善了已有的基本噪声理论与低噪声放大器电路结构，在此基础上设计出了能够满足电视调谐器系统要求的宽带低噪声放大器电路。对低噪声放大器的阻抗匹配，噪声系数、线性度等关键性能做了深入研究与探讨，并提出了可行的设计方案。经过流片测试，验证了理论分析和电路设计的正确性。对各种低噪声放大器以及各种其它射频集成电路模块的设计都具有一定的参考价值。

## 1.4 论文组织结构

本论文针对数字电视调谐器系统应用的要求，分析了各种限制电路性能的原因并提出了相应的解决方法，设计出了满足应用要求的宽带可变增益低噪声放大器芯片。具体组织结构如下：

第二章介绍了最基本的 MOS 管噪声模型。

第三章介绍了传统的窄带低噪声放大器电路结构，噪声理论与优化方法。

第四章设计了一个采用噪声抵消原理的单端低噪声放大器电路。详细分析了电路设计思路，噪声抵消原理和噪声系数的计算过程。同时分析了该结构在线性度和功耗等方面的局限性。

第五章介绍了基于电容交叉耦合结构的差分可变增益低噪声放大器设计。该电路通过采用 Balun 做直流通路，NMOS 管做负载和正馈通路等手段，同时满足了低噪声、高线性度、低功耗等性能要求。另外，采用调节有效跨导和有效负载的方法实现了增益的 9 级可变，基本满足电视调谐器系统的实际应用要求。

第六章基于前两章的原理分析给出了两个具体芯片的设计实例。包括实际电路设计，版图设计考虑，芯片测试方法与结果分析等。

第七章对本文的所有设计工作做了一个简要的总结，同时对未来的工作提出了展望。

## 参考文献

- [1] 新华网，“数字电视三步走 2015年停止模拟电视播出”，  
<http://news.xinhuanet.com>.
- [2] 周致远，“陸地數位電視廣播系統調諧器射頻模組之研製”[D]，硕士学位论文，台湾国立中山大学，2004.
- [3] 北京凌讯华业科技有限公式，清华大学，“DMB-TH地面数字电视传输技术白

- 皮书”，第二版，<http://www.eetchina.com>.
- [4] I. Vassiliou, K. Vavelidis, N. Haralabidis et al., "CMOS Tuners for Mobile TV", *IEEE Communications Magazine*, pp. 118-125, Dec. 2006.
- [5] Y. Kim, J. Kim, V. N. Parkhomenko et al., "A Multi-Band Multi-Mode CMOS DirectConversion DVB-H Tuner", in *Proc. IEEE Int. Solid-State Circuits Conf.*, 2006, 33.2.
- [6] S. Azuma, H. Kawamura, et al., "A Digital Terrestrial Television (ISDB-T) Tuner for Mobile Applications", in *Proc. IEEE Int. Solid-State Circuits Conf.*, 2004, 15.6.
- [7] B. Kim, T. W. Kim Y. Cho, et al., "A 100mW Dual-Band CMOS Mobile-TV Tuner IC for T-DMB DAB and ISDB-T", in *Proc. IEEE Int. Solid-State Circuits Conf.*, 2006, 33.5.
- [8] A. Maxim, R. K. Poorfard, R. A. Johnson et al., "A Fully Integrated 0.13 um CMOS Low-IF DBS Satellite Tuner Using Automatic Signal-Path Gain and Bandwidth Calibration", *IEEE J. Solid-State Circuits*, vol. 42, pp. 897-921, Apr. 2007.
- [9] V. Veeresh Babu, S. Seth, A. N. Chandorkar, "Design of RF Tuner for Cable Modem Applications", in *Proc. of the 17<sup>th</sup> Int. Conf. on VLSI Design*, 2004.
- [10] K. Iizuka, H. Kawamura, T. Fujiwara, et al., "A 184 mW Fully Integrated DVB-H Tuner With a Linearized Variable Gain LNA and Quadrature Mixers Using Cross-Coupled Transconductor", *IEEE J. Solid-State Circuits*, vol. 42, pp. 862-871, Apr. 2007.
- [11] T. Sakai, S. Ito, N. Kaiki et al., "A Digital TV Receiver RF and BB Chipset with Adaptive Bias-Current Control for Mobile Applications", in *Proc. IEEE Int. Solid-State Circuits Conf.*, 2007, 11.4.
- [12] J. M. Stevenson, P. Hisayasu, A. Deiss et al., "A Multi-Standard Analog and Digital TV Tuner for Cable and Terrestrial Applications", in *Proc. IEEE Int. Solid-State Circuits Conf.*, 2007, 11.3.
- [13] V. Fillatre, J. R. Turrett, S. Amiot et al., "A SiP Tuner with Integrated LC Tracking Filter for both Cable and Terrestrial TV Reception", in *Proc. IEEE Int. Solid-State Circuits Conf.*, 2007, 11.2.
- [14] M. Dawkins, A. P. Burdett, and N. Cowley, "A Single-Chip Tuner for DVB-T," *IEEE J. Solid-State Circuits*, vol. 38, pp. 1307-1317, Aug. 2003.

- [15]D. Saias, et al., "A 0.12 $\mu$ m CMOS DVB-T tuner", in *Proc. IEEE Int. Solid-State Circuits Conf.*, 2005, pp. 430-431.
- [16]C. Y. Cha, J. K. Choi, H.S. Kwon, and S. G. Lee, "Radio specifications of double conversion tuner for cable modem", *IEEE Trans. on Consumer Electronics*, Vol. 49, pp. 1272-1278, Nov. 2003.
- [17]S. Lou and H. Luong, "A Wideband CMOS Variable-Gain Low-Noise Amplifier for Cable TV Tuners," in *IEEE Asian Solid-State Circuits Conf. (A-SSCC)*, 2005, pp. 181-184.

## 第二章 MOS 管噪声模型

### 2.1 沟道电流热噪声

对于任意一个电阻(或等效电阻) $R$ ，由于热载流子的不规则运动都会产生噪声，即热噪声，其功率谱可以表示为

$$\overline{i_{n,d}^2} / \Delta f = 4kT/R. \quad (2-1)$$

而对于一个 MOS 管而言，其沟道也可以等效为一个电阻，因此同样具有热噪声。根据详细的理论推导[1,2]，在饱和和工作时 MOS 管的沟道热噪声可表示为

$$\overline{i_{n,d}^2} / \Delta f = 4kT\gamma g_{d0}, \quad (2-2)$$

其中  $g_{d0}$  为漏源电压  $V_{ds} = 0$  时漏源之间的跨导， $\gamma$  为沟道热噪声系数，当  $V_{ds}$  为零时  $\gamma = 1$ 。对饱和长沟器件， $g_{d0} = g_m$ ， $\gamma = 2/3$ ；而在亚微米器件中， $g_{d0} / g_m > 1$ ， $\gamma > 1$ 。为简便起见，在后面的分析中通常假设  $g_{d0} = g_m$ ，并只考虑 1Hz 带宽内的噪声功率，这样可将沟道热噪声表示为

$$\overline{i_{n,d}^2} = 4kT\gamma g_m. \quad (2-3)$$

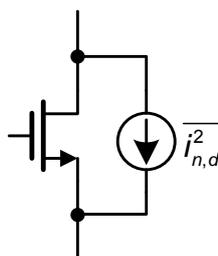


图 2-1 MOS 管沟道热噪声

### 2.2 栅噪声(准静态模型)

当 MOS 管栅极所加激励信号频率  $\omega$  远小于截止频率  $\omega_T$  时，栅极的输入阻抗呈纯容性，即栅极的信号电流在相位上比电压超前  $90^\circ$ ；当信号频率趋近于  $\omega_T$  时，沟道中载流子的响应速度开始跟不上输入信号的变化速度，信号电流和电压的关系与纯容性阻抗的情况相比出现滞后，在电路参数上表现为输入阻抗中出现了实部，这可以用一个电导  $g_g$  来表示：

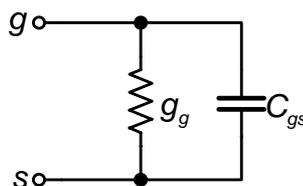


图 2-2 MOS 高频栅极电导模型

$$g_g = \frac{\omega^2 C_{gs}^2}{5g_{d0}} \quad (2-4)$$

注意，这个电导只是器件在高频特性下表现出来的电阻特性的量化，不是实际的物理电阻，因此是没有热噪声的。

在一定的偏置下，MOS 器件沟道反型，沟道内载流子的流动通过栅氧化层的耦合，会在栅极产生一个物理电流，称为栅极感应噪声电流(Induced Gate Noise, 或称漏致栅噪声)，可以表示为：

$$\overline{i_{n,g}^2} / \Delta f = 4kT\delta g_g, \quad (2-5)$$

其中  $\delta$  为栅噪声系数，长沟道饱和器件中其值为 4/3。

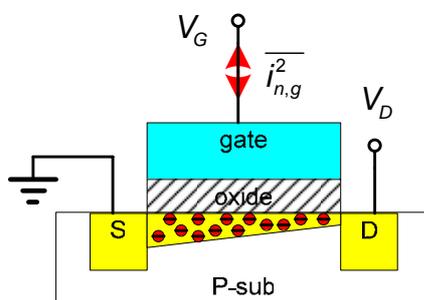


图 2-3 栅极感应噪声效应

这样，可以得到饱和和工作时 MOS 管栅噪声电路模型，如图 2-4 所示。其中

$$\begin{cases} \overline{i_{n,g}^2} / \Delta f = 4kT\delta g_g \\ g_g = \frac{\omega^2 C_{gs}^2}{5g_{d0}} \end{cases} \quad (2-6)$$

从这个等式中可以看到栅噪声的表达式中含有频率变量，这似乎可以得出结论：栅噪声的谱密度不是常数，而是正比于  $\omega^2$ ，随  $\omega$  增加而单调增加，因而栅噪声不是白噪声而是“蓝噪声”[3]。为什么栅噪声和沟道噪声起源相同，却表现出不同的噪声特性呢？实际上，这是人为引入的理解偏差。通过戴维宁定理，可以将上图转化为图 2-5 所示的电压源和电阻串连的形式，并且有

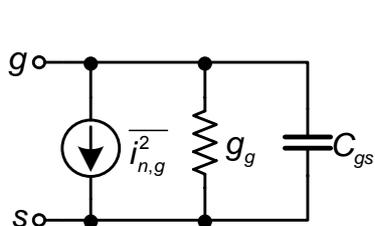


图 2-4 MOS 管饱和栅噪声模型

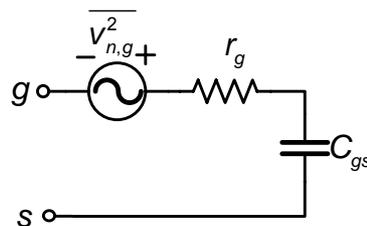


图 2-5 戴维宁等效模型

$$\begin{cases} r_g = \frac{1}{g_g} \frac{1}{Q^2 + 1} \approx \frac{1}{g_g} \frac{1}{Q^2} = \frac{1}{5g_{d0}} \\ \overline{v_{n,g}^2} / \Delta f = 4kT\delta r_g \end{cases} \quad (2-7)$$

在求  $r_g$  时假设栅源电容  $C_{gs}$  的  $Q$  值远大于 1, 即  $Q_{C_{gs}} = 5g_{d0} / \omega C_{gs} \gg 1$ , 也即:  $\omega \ll 5g_{d0} / C_{gs} = 5\omega_T / \alpha$ 。由于  $\alpha = g_m / g_{d0} \leq 1$ , 因此这个假设总是成立的。这样可以看到, 栅噪声  $\overline{v_{n,g}^2}$  也是与频率无关的, 即仍然属于白噪声。

### 2.3 栅噪声与沟道噪声的相关性

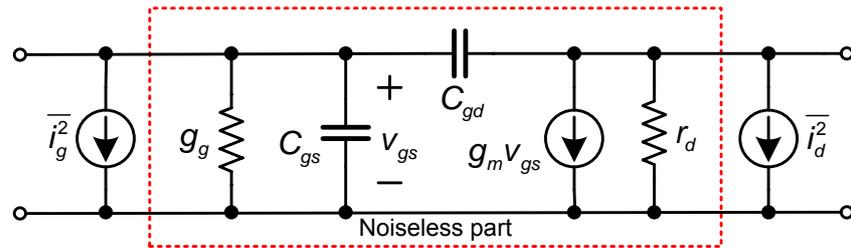
研究表明, 栅噪声和沟道噪声部分相关, 在长沟道条件下二者相关系数为[2]

$$c = \frac{\overline{i_g i_d^*}}{\sqrt{\overline{i_g i_g^*} \cdot \overline{i_d i_d^*}}} = \frac{\overline{i_g i_d^*}}{\sqrt{i_g^2 \cdot i_d^2}} \approx 0.395j. \quad (2-8)$$

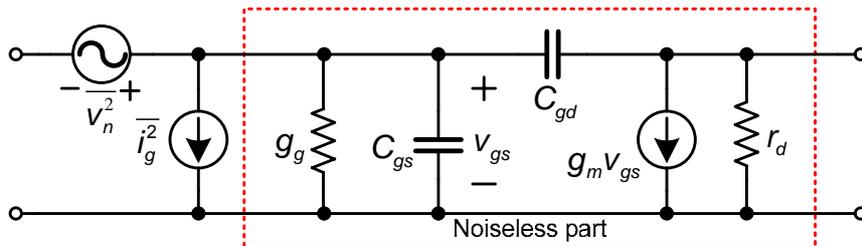
需要注意的是, 这里的相关系数符号与栅噪声电流的规定正方向有关, 如果图 2-4 中  $\overline{i_{n,g}^2}$  方向为由下往上(从 S 端到 G 端), 则  $c = -0.395j$ 。根据该定义, 将栅噪声电流  $i_g$  分为与沟道噪声电流相关和不相关的两部分  $i_{g,c}$  和  $i_{g,u}$ , 并有[4]

$$|c|^2 = \frac{[\overline{(i_{g,c} + i_{g,u}) i_d^*}]^2}{\overline{i_g^2} \overline{i_d^2}} = \frac{[\overline{i_{g,c} i_d^* + i_{g,u} i_d^*}]^2}{\overline{i_g^2} \overline{i_d^2}} = \frac{[\overline{i_{g,c} i_d^*}]^2}{\overline{i_g^2} \overline{i_d^2}} = \frac{\overline{i_{g,c}^2} \cdot \overline{i_d^2}}{\overline{i_g^2} \overline{i_d^2}} = \frac{\overline{i_{g,c}^2}}{\overline{i_g^2}}, \quad (2-9)$$

即:  $\overline{i_{g,c}^2} = \overline{i_g^2} |c|^2$ ,  $\overline{i_{g,u}^2} = \overline{i_g^2} (1 - |c|^2)$ 。这样, 可以将栅噪声表示为与沟道热噪声相关和不相关的两部分



(a) 完整模型



(b) 将噪声等效到输入端后的模型

图 2-6 MOS 管双端口网络噪声模型

$$\overline{i_{n,g}^2} = \overline{(i_{g,c} + i_{g,u})^2} = \overline{i_{g,c}^2} + \overline{i_{g,u}^2} = \underbrace{4kT\delta g_g |c|^2}_{\text{Correlated}} + \underbrace{4kT\delta g_g (1-|c|^2)}_{\text{Uncorrelated}}. \quad (2-10)$$

从而可以得到短沟道 MOS 器件的完整双端网络噪声模型如图 2-6 所示，模型中包括了栅漏间电容  $C_{gd}$  和沟道等效电阻  $r_d$ 。图中虚线框内为无噪声部分。

图 2-6(b)是将沟道噪声等效到输入端后的 MOS 管噪声模型。沟道噪声电流谱  $\overline{i_d^2}$  折算到输入端的噪声电压分量为： $\overline{v_{n,d}^2} = \overline{i_d^2} / g_m^2$ 。电流分量包括沟道噪声电流和栅噪声电流，由于二者的相关性，因此要先计算其电流幅值的叠加，然后再计算噪声功率。

由于从输入到输出的电流增益为  $g_m / j\omega C_{gs}$ ，因此沟道噪声电流  $i_d$  折算到输入端后值为： $i_d \cdot j\omega C_{gs} / g_m$ 。由此可以得到等效到输入端后的噪声电压电流表达式为

$$\begin{cases} \overline{v_n^2} = \frac{\overline{i_d^2}}{g_m^2} + \overline{v_g^2} \approx \frac{\overline{i_d^2}}{g_m^2} \\ \overline{i_n^2} = \overline{(i_{g,c} + i_d \cdot j\omega C_{gs} / g_m)^2} + 4kT\delta g_g (1-|c|^2) \end{cases}. \quad (2-11)$$

## 2.4 MOS 器件非线性模型

考虑速度饱和效应(Velocity Saturation Effect)，在饱和工作下 MOS 管的沟道电流可以表示为[5]

$$I_{ds} = WC_{ox} v_{sat} \frac{V_{od}^2 \mu_0}{V_{od} (\mu_0 + 2Lv_{sat}\theta) + 2Lv_{sat}}, \quad (2-12)$$

其中  $C_{ox}$  为单位面积栅氧电容， $v_{sat}$  为饱和速度，约  $1 \times 10^7 \text{ cm/s}$ ， $\mu_0$  为电子迁移率， $\theta$  为迁移率恶化因子， $V_{od} = V_{gs} - V_{th}$ 。

对于工作在弱非线性区的 MOS 器件，沟道电流可以表示成栅源电压的泰勒级数形式，即

$$i_{ds} = g_0 + g_1 v_{gs} + g_2 v_{gs}^2 + g_3 v_{gs}^3 + \dots, \quad (2-13)$$

这里

$$g_i = \frac{1}{i!} \frac{\partial^i I_{ds}}{\partial V_{od}^i}, \quad (2-14)$$

其中  $i = 1, 2, 3, \dots$ 。注意到  $g_1$  即为简约模型下的 MOS 管跨导  $g_m$ 。

根据文献[6]的推导，可以得到输入参考增益 1dB 压缩点为

$$A_{IP3} = \sqrt{0.145 \left| \frac{g_1}{g_3} \right|}, \quad (2-15)$$

输入参考三阶交调电压为

$$A_{IP3} = \sqrt{\frac{4}{3} \left| \frac{g_1}{g_3} \right|}. \quad (2-16)$$

在后面的低噪声放大器分析中，我们将会多次用到公式(2-3)和(2-16)进行噪声和三阶交调点的分析。

### 参考文献

- [1] A. van der Zial, "Thermal Noise in Field Effect Transistors," in *Proc. IEEE*, August 1962, pp. 1801-1812.
- [2] A. van der Zial, *Noise in Solid State Devices and Circuits*. New York: Wiley, 1986.
- [3] T. H. Lee, *The Design of CMOS Radio-Frequency Integrated Circuits*, Cambridge, U.K.: Cambridge Univ. Press, 1998.
- [4] D. K. Shaeffer and T. H. Lee, "A 1.5-V, 1.5-GHz CMOS Low Noise Amplifier," *IEEE J. Solid-State Circuits*, vol. 32, pp.745-759, May. 1997.
- [5] Chuanzhao Yu, J. S. Yuan, and Hong Yang, "MOSFET Linearity Performance Degradation Subject to Drain and Gate Voltage Stress", *IEEE Trans. on Device and Materials Reliability*, vol. 4, 2004, pp. 681-689.
- [6] B. Razavi, *RF Microelectronics*. New Jersey: Prentice-Hall, 1998. pp. 20.

## 第三章 窄带 LNA 电路设计与优化

### 3.1 四种基本窄带 LNA 结构及噪声分析

窄带 LNA 电路通常基于 MOS 管共源放大或共栅放大结构，再根据具体性能参数的要求加以设计和改进。由于 LNA 总是位于接收机系统的最前端，因此所有 LNA 都需要满足的首要条件是输入阻抗匹配至系统特征阻抗( $50\Omega$  或  $75\Omega$ )。其次才是针对系统的具体要求对增益、噪声系数、线性度等性能指标加以优化。这一章中将介绍四种较常见的窄带 LNA 结构[1]，并对各自的优缺点加以分析。重点介绍目前广泛采用的带源极电感反馈的共源 LNA 电路设计与噪声优化方法。

#### 3.1.1 栅极匹配电阻型共源结构

单独的共源放大结构能够比较容易的实现较大的增益和适当的噪声系数，但缺点是输入阻抗( $j\omega C_{gs}$ )是容性的，使得输入端阻抗匹配的要求难以满足。对于低频应用，直观的方法是通过在栅极接一个电阻  $R$  以实现输入阻抗匹配，如图 3-1 所示。但是，这种方法也有明显的缺点：

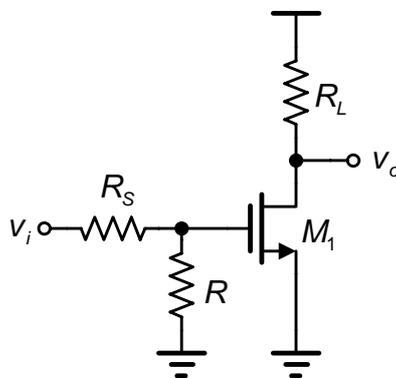


图 3-1 栅极匹配电阻共源放大 LNA

1) 电阻  $R$  的引入带来了额外的热噪声，使得电路 NF 变差。由于这个噪声源直接作用在 LNA 的输入端，因此对系统噪声性能的影响是很大的；

2) 电阻的引入使得输入信号被衰减。如果阻抗匹配，信号源输入的信号被源阻抗和输入阻抗分压，幅度衰减为原来的一半。这样不仅降低了增益，也会使 NF 进一步变差。

另外，共源放大通常很难实现  $0\text{dBm}$  以上的 IIP3，对于电视调谐器等线性度要求较高的应用，需要采用额外的提高线性度技术。

对图 3-1 所示电路，在输入阻抗匹配条件下，电路增益  $A_v = g_m R_L / 2$ 。这样

可以算得该电路的噪声系数为

$$\begin{aligned}
 F &= \frac{\overline{V_{n,out}^2}}{A_V^2 \cdot 4kTR_S} \\
 &= \frac{4kTR_S \cdot A_V^2 + 4kTR \cdot A_V^2 + 4kT\gamma g_m \cdot R_L^2 + 4kTR_L}{A_V^2 \cdot 4kTR_S} \\
 &\approx 2 + \frac{4\gamma}{g_m \cdot R_S}
 \end{aligned} \tag{3-1}$$

### 3.1.2 电阻反馈型共源结构

图 3-2 为采用电阻反馈的共源放大 LNA。在共源放大结构的基础上增加反馈电阻  $R_F$  后，电路的输入阻抗变成实阻抗  $Z_{in} = 1/g_m$ ，因此输入阻抗匹配将由  $g_m$  决定。当跨导管的直流工作点确定后， $g_m$  值得到确定，可以实现在较宽的频率范围内输入阻抗的匹配。因此这种结构也可用来实现宽带 LNA[2]。

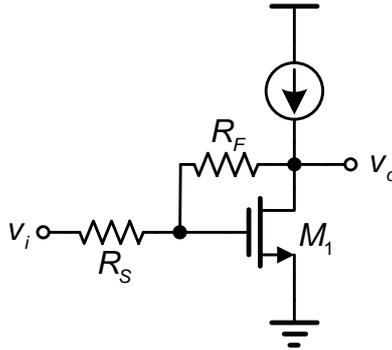


图 3-2 电阻反馈共源放大 LNA

电路增益为  $A_V = 1 - g_m R_F$ 。在输入阻抗匹配条件下，该电路的噪声系数为

$$\begin{aligned}
 F &= \frac{\overline{V_{n,out}^2}}{A_V^2 \cdot 4kTR_S} \\
 &= \frac{4kTR_S \cdot A_V^2 + (4kT\gamma g_m + 4kT/R_F) \cdot R_{out}^2}{A_V^2 \cdot 4kTR_S} \\
 &= 1 + \gamma + \frac{R_F}{(1 - g_m R_F)^2 R_S} \approx 1 + \gamma
 \end{aligned} \tag{3-2}$$

### 3.1.3 共栅放大结构

图 3-3 是基本的共栅放大电路。源极电感  $L$  为电路提供直流通路。通常  $L$  与源端的寄生电容谐振在所需要的工作频点上，因此电路的输入阻抗即为  $1/g_m$ ，电压增益  $A_V = g_m R_L$ 。在输入阻抗匹配时，电路噪声系数为

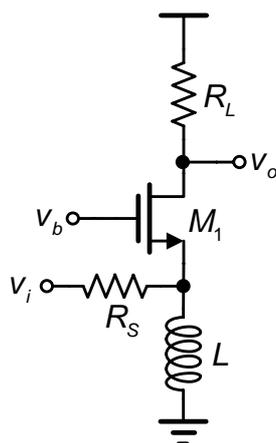


图 3-3 共栅放大 LNA

$$\begin{aligned}
 F &= \frac{\overline{V_{n,out}^2}}{A_V^2 \cdot 4kTR_S} \\
 &= 1 + \frac{(4kT\gamma \cdot g_m + 4kT/R_L) \cdot R_d^2}{A_V^2 \cdot 4kTR_S} \quad (3-3) \\
 &= 1 + \frac{\gamma}{g_m R_S} + \frac{1}{g_m^2 R_L R_S} \approx 1 + \gamma
 \end{aligned}$$

可见共栅放大结构 LNA 的噪声系数同样难以降到很低。但该电路的优点在于具有较高的线性度特性，因此常被用在一些对线性度要求较高的系统中[3]。另外，由于共栅放大结构具有很好的频率特性，通过良好的设计能够用于微波频段等超高频系统中[4]。

### 3.1.4 带源极电感反馈的共源结构

图 3-4 所示的源极电感反馈型共源电路是目前使用得最广泛的窄带 LNA 结构之一。其基本原理是利用源极电感  $L_s$  与 MOS 管的栅源电容  $C_{gs}$  谐振，从而得

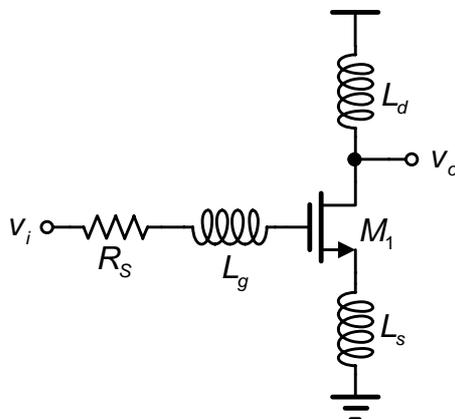


图 3-4 源极电感反馈型共源放大 LNA

到一个实阻抗以实现输入阻抗的匹配。由图 3-5 的小信号电路，可以计算得到该电路的输入阻抗为

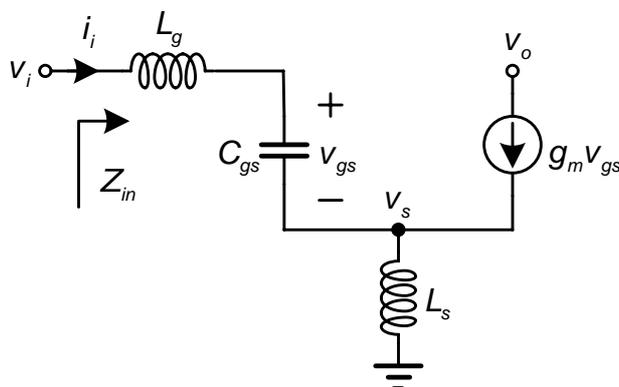


图 3-5 计算输入阻抗的小信号等效电路

$$Z_{in} = \frac{g_m L_s}{C_{gs}} + s(L_s + L_g) + \frac{1}{sC_{gs}}. \quad (3-4)$$

通过调整器件参数使得  $C_{gs}$  与  $(L_g + L_s)$  谐振，有

$$j \left( \omega(L_s + L_g) - \frac{1}{\omega C_{gs}} \right) = 0, \quad (3-5)$$

可得到谐振频率为

$$\omega_o = \frac{1}{\sqrt{C_{gs}(L_g + L_s)}}. \quad (3-6)$$

此时电路的输入阻抗为

$$Z_{in} = \frac{g_m L_s}{C_{gs}} = \omega_T L_s. \quad (3-7)$$

可以看到，当  $L_g$  和  $L_s$  选取恰当时，电路能够在谐振频率点上得到实数阻抗，满足输入阻抗匹配的要求。另外再通过一些优化方法可以得到理想的噪声系数[5]和线性度[6~8]。

## 3.2 源极电感反馈型 LNA 噪声分析

### 3.2.1 简约模型(忽略感应栅噪声)

所谓简约模型是指忽略感应栅噪声后的模型，即在计算噪声系数时只考虑电路中各器件(包括寄生电阻等)的热噪声，如图 3-6 所示。其中  $R_l$  和  $R_g$  分别为电感  $L_g$  和 MOS 管栅极的寄生电阻。

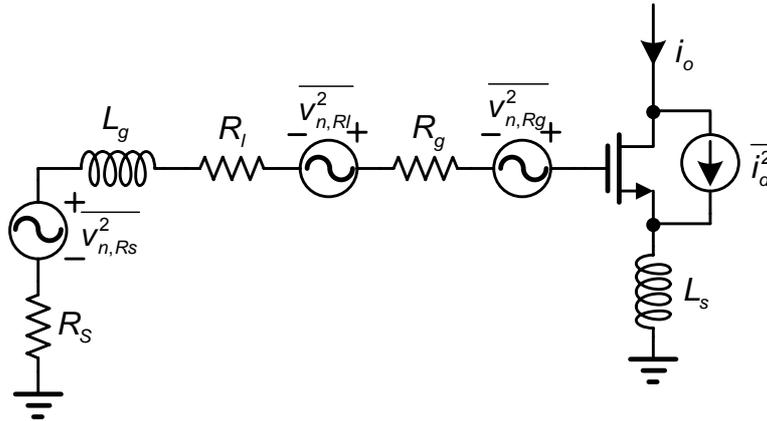


图 3-6 考虑寄生电阻的简约模型

下面分别计算  $R_s$ 、 $R_l$ 、 $R_g$  和  $i_d^2$  在输出端的噪声电流贡献：

1)  $R_s$  的噪声贡献

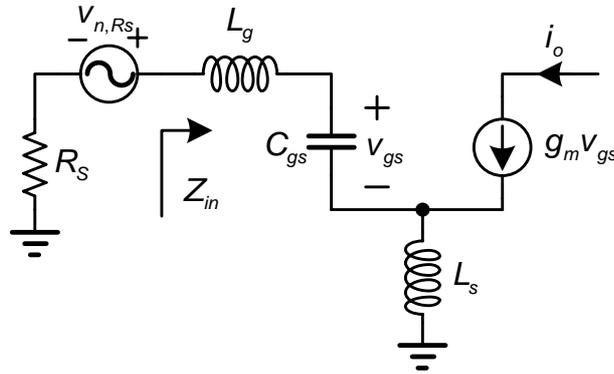


图 3-7 计算  $R_s$  噪声的小信号等效电路

由图 3-7 的小信号电路容易得到

$$\begin{cases} v_{n,R_s} \frac{1/sC_{gs}}{R_s + Z_{in}} = v_{gs} \\ i_o = g_m v_{gs} = \frac{g_m / sC_{gs}}{R_s + Z_{in}} v_{n,R_s} \end{cases} \quad (3-8)$$

在谐振频率  $\omega_o$  下， $Z_{in} = \omega_T L_s$ ，则

$$i_o = \frac{1}{j\omega_o} \frac{g_m / C_{gs}}{R_s + \omega_T L_s} v_{n,R_s} = \frac{1}{j\omega_o} \frac{\omega_T}{R_s + \omega_T L_s} v_{n,R_s} \quad (3-9)$$

这样， $R_s$  在输出端的噪声电流贡献为

$$\overline{i_{o,R_s,\omega_o}^2} = \left| \frac{1}{j\omega_o} \frac{\omega_T}{R_s + \omega_T L_s} \right|^2 \cdot \overline{v_{n,R_s}^2} = \frac{4kTR_s \omega_T^2}{\omega_o^2 (R_s + \omega_T L_s)^2} = \frac{4kT \omega_T^2}{\omega_o^2 R_s \left(1 + \frac{\omega_T L_s}{R_s}\right)^2} \quad (3-10)$$

2)  $R_l$  和  $R_g$  的噪声贡献

这两个寄生电阻在输出的噪声贡献与  $R_S$  类似，可以计算得到

$$\overline{i_{o,R_l,R_g,\omega_o}^2} = \frac{4kT(R_l + R_g)\omega_T^2}{\omega_o^2(R_s + \omega_T L_s)^2} = \frac{4kT(R_l + R_g)\omega_T^2}{\omega_o^2 R_s^2 (1 + \frac{\omega_T L_s}{R_s})^2} \quad (3-11)$$

## 3) MOS 管沟道噪声

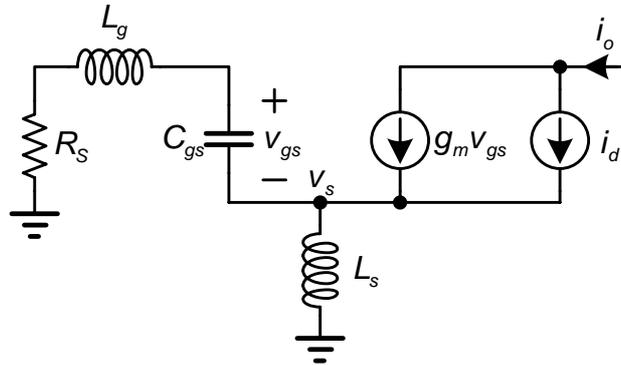


图 3-8 计算 MOS 管沟道噪声的小信号等效电路

图 3-8 为计算 MOS 管沟道噪声  $i_d$  作用下的输出电流  $i_o$  的小信号等效电路。由于  $R_l$  和  $R_g$  通常远小于源阻抗  $R_S$ ，因此在这里可以忽略。由图可得

$$\left. \begin{aligned} v_{gs} &= -v_s \frac{1/sC_{gs}}{R_s + sL_g + 1/sC_{gs}} \\ i_o &= g_m v_{gs} + i_d \\ i_o &= \frac{v_s}{sL_s} + \frac{v_s}{R_s + sL_g + 1/sC_{gs}} \end{aligned} \right\} \Rightarrow i_o = \frac{R_s + s(L_g + L_s) + 1/sC_{gs}}{R_s + s(L_g + L_s) + 1/sC_{gs} + g_m L_s / C_{gs}} i_d \quad (3-12)$$

在谐振频率下，有

$$i_o = \frac{R_s}{R_s + g_m L_s / C_{gs}} i_d = \frac{1}{1 + \frac{\omega_T L_s}{R_s}} i_d \quad (3-13)$$

注意到计算得到的输出噪声电流小于 MOS 管沟道热噪声电流，这是由于在  $i_d$  单独作用时  $v_{gs} < 0$ 。沟道热噪声  $i_d$  在输出端的噪声贡献为

$$\overline{i_{o,i_d,\omega_o}^2} = \frac{1}{\left(1 + \frac{\omega_T L_s}{R_s}\right)^2} \cdot \overline{i_d^2} = \frac{4kT\gamma g_m}{\left(1 + \frac{\omega_T L_s}{R_s}\right)^2} \quad (3-14)$$

## 4) 总的输出噪声

由噪声系数公式

$$F = \frac{\text{输出端总噪声}}{\text{源阻抗在输出端贡献的噪声}}, \quad (3-15)$$

综合上面 1), 2), 3)的结果, 可得到电路总的噪声系数为

$$\begin{aligned} F &= \frac{\overline{i_{o, R_s, \omega_0}^2} + \overline{i_{o, R_l, R_g, \omega_0}^2} + \overline{i_{o, i_d, \omega_0}^2}}{\overline{i_{o, R_s, \omega_0}^2}} \\ &= 1 + \frac{R_l + R_g}{R_s} + \frac{\gamma g_m R_s \omega_0^2}{\omega_T^2} \end{aligned} \quad (3-16)$$

从这个噪声系数的表达式, 可以得出几个结论:

1) 电路最主要的噪声源是 MOS 管沟道噪声(第三项), 该噪声正比于 MOS 管跨导  $g_m$ 。说明如果能在保持  $\omega_T$  不变的情况下减小  $g_m$ , 就可减小电路噪声系数, 同时减小功耗。这可以通过在保持 MOS 管直流工作点(即各端直流偏置电压)不变的情况下, 减小沟道宽度(长度不变)来实现。因为  $\omega_T$  只与器件直流工作点有关。

2) 当  $g_m$  减小时,  $C_{gs}$  随之减小, 要使输入回路的谐振频率保持不变,  $L_g$  必须相应的增加。这就需要  $L_g$  具有高电感值, 同时还要有较高的品质因素以避免寄生电阻的噪声贡献过大。

3) 噪声系数与  $\omega_T^2$  成反比。因此随着 CMOS 工艺的发展, 特征尺寸不断减小,  $\omega_T$  不断增高, 对降低电路噪声会有一些的好处。

### 3.2.2 完整模型(包括感应栅噪声)

考虑感应栅噪声后, 电路的小信号等效电路如图 3-9 所示[9~11]。图中  $\overline{i_{gc}^2}$  和  $\overline{i_{gu}^2}$  分别为与沟道噪声  $\overline{i_d^2}$  相关和不相关的感应栅噪声。电路的噪声系数分两步进行计算:

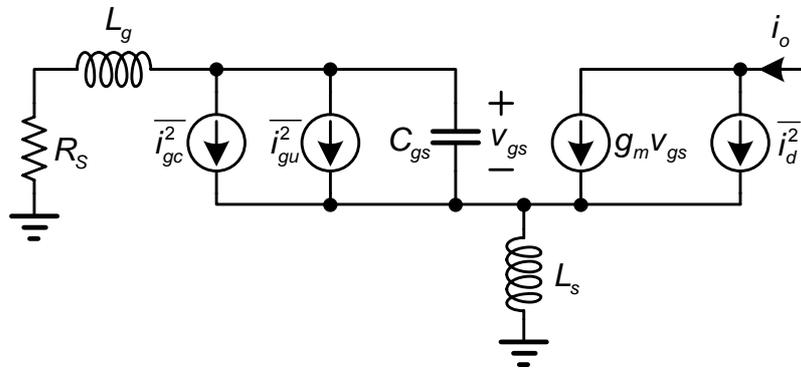


图 3-9 包含栅噪声和沟道噪声的 LNA 小信号模型

1) 先计算不相关部分  $\overline{i_{gu}^2}$  单独作用时, 在输出端的噪声贡献。计算采用的小信

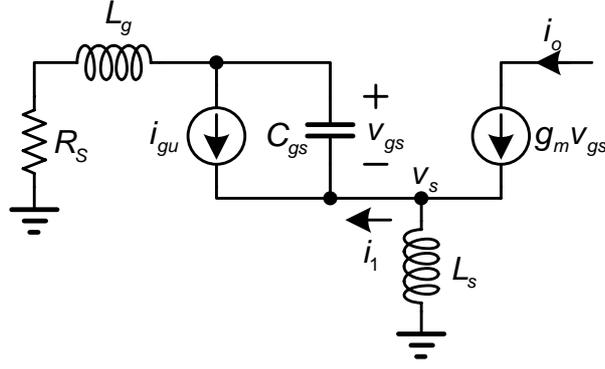


图 3-10 不相关噪声单独作用时的小信号模型

号电路见图 3-10。由图可得到方程组：

$$\begin{cases} i_o = g_m v_{gs} = -g_m (i_{gu} + i_1) / sC_{gs} \\ i_1 = i_o - \frac{v_s}{sL_s} \Rightarrow v_s = sL_s (i_o - i_1) \\ v_s + v_{gs} = i_1 (R_S + sL_g) \\ i_o + i_{gu} + v_{gs} sC_{gs} = \frac{v_s}{sL_s} \end{cases} \quad (3-17)$$

求解可得

$$i_o = -\frac{g_m (R_S + sL_g + sL_s)}{sC_{gs} (R_S + sL_g + sL_s + 1/sC_{gs}) + g_m sL_s} \cdot i_{gu} \quad (3-18)$$

在谐振条件下， $sL_g + sL_s + 1/sC_{gs} = 0$ ，因此

$$i_o = -\frac{g_m [R_S + j\omega_0 (L_g + L_s)]}{j\omega_0 (C_{gs} R_S + L_s g_m)} \cdot i_{gu} \quad (3-19)$$

而电路输入端的品质因素为

$$Q = \frac{\omega_0 (L_g + L_s)}{R_S} = \frac{1}{\omega_0 R_S C_{gs}} \quad (3-20)$$

因此输出噪声功率为

$$\begin{aligned} \overline{i_o^2} &= \left| \frac{g_m [R_S + j\omega_0 (L_g + L_s)]}{j\omega_0 (C_{gs} R_S + L_s g_m)} \cdot i_{gu} \right|^2 \\ &= \left| \frac{g_m R_S}{j\omega_0 (C_{gs} R_S + L_s g_m)} + \frac{g_m (L_g + L_s)}{C_{gs} R_S + L_s g_m} \right|^2 \cdot \overline{i_{gu}^2} \end{aligned}$$

$$\begin{aligned}
 &= \frac{(g_m R_S)^2 + [\omega_0 g_m (L_g + L_s)]^2}{[\omega_0 (C_{gs} R_S + L_s g_m)]^2} \cdot 4kT \delta g_g (1 - |c|^2) \\
 &= \frac{(g_m R_S)^2 + (g_m R_S Q)^2}{\omega_0^2 (C_{gs} R_S)^2 \left(1 + \frac{L_s g_m}{C_{gs} R_S}\right)^2} \cdot 4kT \delta g_g (1 - |c|^2) \\
 &= \frac{g_m^2 (1 + Q^2)}{\omega_0^2 C_{gs}^2 \left(1 + \frac{L_s \omega_T}{R_s}\right)^2} \cdot 4kT \delta g_g (1 - |c|^2) \\
 &= \frac{1 + Q^2}{\left(1 + \frac{L_s \omega_T}{R_s}\right)^2} \frac{g_m^2}{5g_{d0}} \cdot 4kT \delta (1 - |c|^2) \\
 &= \frac{4kT \gamma g_{d0}}{\left(1 + \frac{L_s \omega_T}{R_s}\right)^2} \xi
 \end{aligned} \tag{3-21}$$

其中  $\xi = \frac{\delta \alpha^2}{5\gamma} (1 + Q^2)(1 - |c|^2)$ ,  $\alpha = g_m / g_{d0}$ .

2) 计算  $\overline{i_d^2}$  和相关部分  $\overline{i_{gc}^2}$  作用时的噪声

计算  $\overline{i_{gc}^2}$  和  $\overline{i_d^2}$  同时作用时输出噪声的小信号模型见图 3-11。由于这两个噪声电流是相关的，所以应该先计算各电流幅值在输出端的叠加，再算电流功率(均方值)。注意到，这两个电流共同作用时，在输出端的贡献满足叠加定理，因此只需分别算出  $i_{gc}$  和  $i_d$  单独作用时的输出电流。而  $i_{gc}$  作用时的输出电流计算和前面  $i_{gu}$  作用时相同，可以直接给出结果：

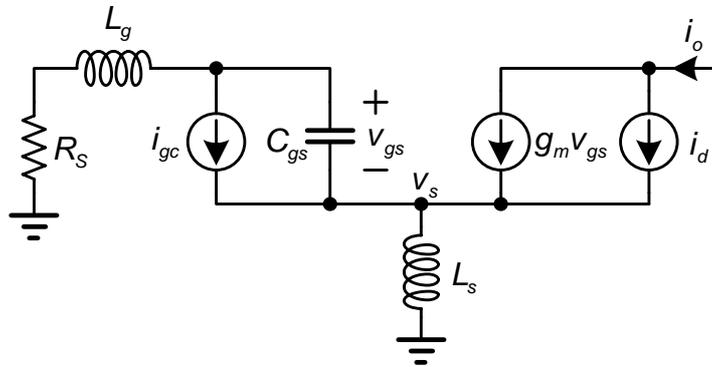


图 3-11  $\overline{i_d^2}$  和  $\overline{i_{gc}^2}$  共同作用时的小信号模型

$$\begin{aligned}
 i_{o,c} &= -\frac{g_m [R_S + j\omega_0(L_g + L_s)]}{j\omega_0(C_{gs}R_S + L_s g_m)} \cdot i_{gc} \\
 &= -\frac{g_m R_S (1 + jQ)}{j\omega_0(C_{gs}R_S + L_s g_m)} \cdot i_{gc} \\
 &= -\frac{g_m (1 + jQ)}{j\omega_0 C_{gs} \left(1 + \frac{L_s \omega_T}{R_S}\right)} \cdot i_{gc}
 \end{aligned} \tag{3-22}$$

$i_d$  单独作用时的输出电流在式(3-14)中已经给出。因此  $i_{gc}$  和  $i_d$  叠加后总的输出噪声电流为：

$$\begin{aligned}
 i_o &= i_{o,c} + i_{o,d} \\
 &= -\frac{g_m (1 + jQ)}{j\omega_0 C_{gs} \left(1 + \frac{L_s \omega_T}{R_S}\right)} \cdot i_{gc} + \frac{1}{1 + \frac{\omega_T L_s}{R_S}} \cdot i_d
 \end{aligned} \tag{3-23}$$

这样输出噪声功率为：

$$\begin{aligned}
 \overline{i_{o,d}^2} &= \left| -\frac{g_m (1 + jQ)}{j\omega_0 C_{gs} \left(1 + \frac{L_s \omega_T}{R_S}\right)} \cdot i_{gc} + \frac{1}{1 + \frac{L_s \omega_T}{R_S}} \cdot i_d \right|^2 \\
 &= \frac{\overline{i_d^2}}{\left(1 + \frac{L_s \omega_T}{R_S}\right)^2} \cdot \left| 1 - \frac{g_m (1 + jQ)}{j\omega_0 C_{gs}} \cdot \frac{i_{gc}}{i_d} \right|^2 \\
 &= \frac{\overline{i_d^2}}{\left(1 + \frac{L_s \omega_T}{R_S}\right)^2} \cdot \left| 1 - \frac{g_m Q}{\omega_0 C_{gs}} \cdot \frac{i_{gc}}{i_d} - \frac{g_m}{j\omega_0 C_{gs}} \cdot \frac{i_{gc}}{i_d} \right|^2
 \end{aligned} \tag{3-24}$$

由第二章的分析结果，有

$$\frac{i_{gc}}{i_d} = \frac{\overline{i_{gc} \cdot i_d^*}}{\overline{i_d \cdot i_d^*}} = \frac{\overline{(i_{gc} + i_{gu}) \cdot i_d^*}}{\overline{i_d^2}} = \frac{\overline{i_g \cdot i_d^*}}{\overline{i_d^2}} = \frac{\overline{i_g \cdot i_d^*}}{\sqrt{\overline{i_g^2} \cdot \overline{i_d^2}}} \cdot \sqrt{\frac{\overline{i_g^2}}{\overline{i_d^2}}} = c \sqrt{\frac{\overline{i_g^2}}{\overline{i_d^2}}} = j|c| \sqrt{\frac{\delta \alpha^2}{5\gamma}} \frac{\omega_0 C_{gs}}{g_m} \tag{3-25}$$

代入式(3-24)可得

$$\overline{i_{o,d}^2} = \frac{\overline{i_d^2}}{\left(1 + \frac{L_s \omega_T}{R_S}\right)^2} \cdot \left| 1 - \frac{g_m Q}{\omega_0 C_{gs}} \cdot j|c| \sqrt{\frac{\delta \alpha^2}{5\gamma}} \frac{\omega_0 C_{gs}}{g_m} - \frac{g_m}{j\omega_0 C_{gs}} \cdot j|c| \sqrt{\frac{\delta \alpha^2}{5\gamma}} \frac{\omega_0 C_{gs}}{g_m} \right|^2$$

$$\begin{aligned}
 &= \frac{\overline{i_d^2}}{\left(1 + \frac{L_s \omega_T}{R_s}\right)^2} \cdot \left[ \left(1 - |c| \sqrt{\frac{\delta \alpha^2}{5\gamma}}\right)^2 + \left(|c| Q \sqrt{\frac{\delta \alpha^2}{5\gamma}}\right)^2 \right] \\
 &= \frac{4kT\gamma g_{d0}}{\left(1 + \frac{L_s \omega_T}{R_s}\right)^2} \cdot \kappa
 \end{aligned} \tag{3-26}$$

$$\text{其中 } \kappa = \left(1 - |c| \sqrt{\frac{\delta \alpha^2}{5\gamma}}\right)^2 + \left(|c| Q \sqrt{\frac{\delta \alpha^2}{5\gamma}}\right)^2 = 1 - 2|c| \sqrt{\frac{\delta \alpha^2}{5\gamma}} + |c|^2 (1 + Q^2) \frac{\delta \alpha^2}{5\gamma}.$$

### 3) 包含栅噪声的噪声系数

由 1)、2) 两节, 并结合前面简约模型的结果, 可得到考虑漏致栅噪声后的噪声系数表达式为:

$$\begin{aligned}
 F &= \frac{\frac{4kT\omega_T^2}{\omega_o^2 R_s \left(1 + \frac{\omega_T L_s}{R_s}\right)^2} + \frac{4kT(R_l + R_g)\omega_T^2}{\omega_o^2 R_s^2 \left(1 + \frac{\omega_T L_s}{R_s}\right)^2} + \frac{4kT\gamma g_{d0}}{\left(1 + \frac{L_s \omega_T}{R_s}\right)^2} \xi + \frac{4kT\gamma g_{d0}}{\left(1 + \frac{L_s \omega_T}{R_s}\right)^2} \kappa}{\frac{4kT\omega_T^2}{\omega_o^2 R_s \left(1 + \frac{\omega_T L_s}{R_s}\right)^2}} \\
 &= 1 + \frac{R_l + R_g}{R_s} + \gamma g_{d0} R_s (\xi + \kappa) \frac{\omega_o^2}{\omega_T^2} \\
 &= 1 + \frac{R_l + R_g}{R_s} + \frac{\gamma (\xi + \kappa) \omega_o}{\alpha Q \omega_T}
 \end{aligned} \tag{3-27}$$

其中

$$\begin{aligned}
 \xi + \kappa &= \frac{\delta \alpha^2}{5\gamma} (1 + Q^2) (1 - |c|^2) + 1 - 2|c| \sqrt{\frac{\delta \alpha^2}{5\gamma}} + |c|^2 (1 + Q^2) \frac{\delta \alpha^2}{5\gamma} \\
 &= 1 - 2|c| \sqrt{\frac{\delta \alpha^2}{5\gamma}} + (1 + Q^2) \frac{\delta \alpha^2}{5\gamma}
 \end{aligned} \tag{3-28}$$

### 3.3 噪声优化

由噪声系数  $F$  的表达式(3-27)可以看到, 第三项展开后会同时包括  $Q$  和  $Q^{-1}$  项, 因此  $F$  和  $Q$  的关系不是单调的, 而是在  $Q$  的某个取值处, 可以得到  $F$  的最小值[9]。考虑漏源电流的二阶表达式

$$I_d = WC_{ox} V_{sat} \frac{V_{od}^2}{V_{od} + L\mathcal{E}_{sat}}, \tag{3-29}$$

其中  $v_{sat}$  是载流子饱和速度； $C_{ox}$  是单位面积栅氧化层电容； $V_{od} = V_{gs} - V_{th}$  是过驱动电压。对  $V_{gs}$  求导，可得到 MOS 管跨导为

$$g_m = \frac{\partial I_d}{\partial V_{gs}} = \mu_{eff} C_{ox} \frac{W}{L} V_{od} \left[ \frac{1 + \rho/2}{(1 + \rho)^2} \right], \quad (3-30)$$

其中  $\mu_{eff}$  为有效表面迁移率， $\rho = V_{od} / L \varepsilon_{sat}$ 。注意到方括号内的部分实际上就等于前面定义的  $\alpha$ ，而  $v_{sat} = \mu_{eff} \varepsilon_{sat} / 2$ 。

电路消耗的功耗为

$$P_D = V_{dd} I_d = V_{dd} W C_{ox} v_{sat} \frac{V_{od}^2}{V_{od} + L \varepsilon_{sat}} = V_{dd} W C_{ox} v_{sat} L \varepsilon_{sat} \frac{\rho^2}{1 + \rho}. \quad (3-31)$$

可见  $P_D$  与  $W$  成正比。而另一方面，(3-20) 式的品质因素表达式可以等效为

$$Q = \frac{1}{\omega_0 R_s C_{gs}} = \frac{1}{\omega_0 R_s \frac{2}{3} W L C_{ox}}, \quad \text{与 } W \text{ 成反比，两项相乘可以消掉 } W:$$

$$P_D Q = V_{dd} W C_{ox} v_{sat} L \varepsilon_{sat} \frac{\rho^2}{1 + \rho} \cdot \frac{1}{\omega_0 R_s \frac{2}{3} W L C_{ox}} = \frac{3}{2} \frac{V_{dd} v_{sat} \varepsilon_{sat}}{\omega_0 R_s} \frac{\rho^2}{1 + \rho}. \quad (3-32)$$

令：  $\frac{3}{2} \frac{V_{dd} v_{sat} \varepsilon_{sat}}{\omega_0 R_s} = P_0$ ，注意到在一定的设计要求 ( $V_{dd}, R_s, \omega_0$  等) 下， $P_0$  是一

个只与工艺相关的常数，可以将品质因素表示为

$$Q = \frac{P_0}{P_D} \frac{\rho^2}{1 + \rho}. \quad (3-33)$$

将  $\omega_T$  也用  $\rho$  表达：

$$\omega_T = \frac{g_m}{C_{gs}} = \frac{g_m}{\frac{2}{3} W L C_{gs}} = \frac{3}{2} \frac{\alpha \mu_{eff} V_{od}}{L^2} = \frac{3 \alpha \rho v_{sat}}{L}. \quad (3-34)$$

这样，可以得到新的噪声系数表达式为：

$$F = 1 + \frac{R_l + R_g}{R_s} + \frac{\gamma \omega_0 L}{3 v_{sat}} P(\rho, P_D), \quad (3-35)$$

其中：

$$P(\rho, P_D) = \frac{\frac{P_D}{P_0} P_1(\rho) + \frac{P_0}{P_D} P_2(\rho)}{\rho^3 (1 + \rho/2)^2 (1 + \rho)},$$

$$P_1(\rho) = (1+\rho)^6 - 2|c|\sqrt{\frac{\delta}{5\gamma}}\left(1+\frac{\rho}{2}\right)(1+\rho)^4 + \frac{\delta}{5\gamma}\left(1+\frac{\rho}{2}\right)^2(1+\rho)^2,$$

$$P_2(\rho) = \frac{\delta}{5\gamma}\left(1+\frac{\rho}{2}\right)^2\rho^4.$$

可以看到,  $F$ (或  $P(\rho, P_D)$ ) 是  $\rho$  (与过驱动电压相关) 和  $P_D$  (功耗) 的函数。因此假设其中一个参数为常数, 就能够得到最小噪声系数和另一个参数的关系了。

### 3.3.1 固定增益求最小噪声系数

将  $G_m$  用  $\rho$  表示, 可以得到

$$G_m = \frac{3V_{sat}}{2\omega_0 R_s L} \frac{\rho\left(1+\frac{\rho}{2}\right)}{(1+\rho)^2}. \quad (3-36)$$

假设  $G_m$  恒定, 即  $\rho$  恒定, 将  $P(\rho, P_D)$  对  $P_D$  求偏导, 即

$$\frac{\partial P(\rho, P_D)}{\partial P_D} = 0, \quad (3-37)$$

计算可得

$$P_{D,opt,Gm} = P_0 \frac{\rho^2}{(1+\rho)} \left[ 1 - 2|c|\sqrt{\frac{5\gamma}{\delta\alpha^2}} + \frac{5\gamma}{\delta\alpha^2} \right]^{-1/2}. \quad (3-38)$$

这就是在一定增益下要获得最低噪声系数的功耗表达式。注意, 这个表达式是假设输入阻抗匹配的前提下得到的。代入  $Q$  的表达式可得到

$$Q_{opt,Gm} = \sqrt{1 - 2|c|\sqrt{\frac{5\gamma}{\delta\alpha^2}} + \frac{5\gamma}{\delta\alpha^2}}. \quad (3-39)$$

即为得到最小噪声系数时的品质因素。

对长沟道器件, 假设  $\delta = 4/3, \gamma = 2/3, \alpha = 1$ , 可得

$$Q_{opt,Gm,LD} = \sqrt{1 - 2 \times 0.395 \sqrt{\frac{5}{2}} + \frac{5}{2}} = 1.5003. \quad (3-40)$$

对短沟道器件,  $\delta/\gamma$  关系未知,  $\alpha < 1$ ,  $Q$  值可能会有所增加。

这样, 可以求得最小噪声系数为(忽略  $R_g$  和  $R_l$  的影响, 下同)

$$F_{min,Gm} = 1 + \sqrt{\frac{4}{5}} \delta \gamma \left( \frac{\omega_0}{\omega_T} \right) \sqrt{1 - 2|c|\sqrt{\frac{\delta\alpha^2}{5\gamma}} + \frac{\delta\alpha^2}{5\gamma}}. \quad (3-41)$$

同样用长沟道假设, 可得

$$F_{\min, Gm, LD} = 1 + 0.8\omega_0 / \omega_T. \quad (3-42)$$

### 3.3.2 固定功耗求最小噪声系数

类似的，假设  $P_D$  为常数，将  $P(\rho, P_D)$  对  $\rho$  求偏导

$$\frac{\partial P(\rho, P_D)}{\partial \rho} = 0. \quad (3-43)$$

由前面的  $P(\rho, P_D)$  表达式可以看到这个偏导必定非常复杂！由于  $\rho \ll 1$ ，可以简化  $P(\rho, P_D)$  的表达式为

$$P(\rho, P_D) \approx \frac{\frac{P_D}{P_0} \left[ 1 - 2|c| \sqrt{\frac{\delta}{5\gamma} + \frac{\delta}{5\gamma}} \right] + \frac{P_0}{P_D} \frac{\delta}{5\gamma} \rho^4}{\rho^3}. \quad (3-44)$$

这样可以解得

$$\rho_{opt, Gm}^2 = \sqrt{3} \frac{P_D}{P_0} \sqrt{1 - 2|c| \sqrt{\frac{5\gamma}{\delta\alpha^2} + \frac{5\gamma}{\delta\alpha^2}}}. \quad (3-45)$$

代入 Q 表达式得

$$Q_{opt, P_D} = \sqrt{3} \cdot \sqrt{1 - 2|c| \sqrt{\frac{5\gamma}{\delta\alpha^2} + \frac{5\gamma}{\delta\alpha^2}}}. \quad (3-46)$$

用长沟道器件参数可计算得到  $Q_{opt, P_D, LD} \approx 2.598$ 。

这样噪声系数为

$$F_{\min, P_D} = 1 + \sqrt{\frac{16}{15} \delta\gamma} \left( \frac{\omega_0}{\omega_T} \right) \sqrt{1 - 2|c| \sqrt{\frac{\delta\alpha^2}{5\gamma} + \frac{\delta\alpha^2}{5\gamma}}}. \quad (3-47)$$

对长沟道器件，

$$F_{\min, P_D, LD} = 1 + 0.92\omega_0 / \omega_T. \quad (3-48)$$

由于：  $Q_{opt, P_D} = \frac{1}{\omega_0 R_s C_{gs}} = \frac{1}{\omega_0 R_s \frac{2}{3} W L C_{ox}}$ ，因此可以得到最优 MOS 管宽度

$$W_{opt, P_D} = \frac{1}{\omega_0 R_s \frac{2}{3} L C_{ox} Q_{opt, P_D}} \quad (3-49)$$

### 参考文献

- [1] F. Bruccoleri, E. A. M. Klumperink, and B. Nauta, "Generating All 2-MOS Transistors Amplifiers Leads To New Wide-Band LNAs," *IEEE J.*

- Solid-State Circuits*, vol. 36, pp. 1032–1040, July 2001.
- [2] F. Bruccoleri, E. A. M. Klumperink, and B. Nauta, "Wide-band CMOS Low-Noise Amplifier Exploiting Thermal Noise Canceling," *IEEE J. Solid-State Circuits*, vol. 39, pp. 275-281, Feb. 2004.
- [3] A. Liscidini, C. Ghezzi, E. Depaoli et al., "Common Gate Transformer Feedback LNA in a High IIP3 Current Mode RF CMOS Front-End", in *Proc. IEEE 2006 Custom Integrated Circuits Conf.*, pp. 25-28.
- [4] B. Razavi, "A 60-GHz CMOS Receiver Front-End", *IEEE J. Solid-State Circuits*, vol. 41, pp. 17-22, Jan. 2006.
- [5] J. Goo, H. Ahn, et al., "A Noise Optimization Technique for Integrated Low-Noise Amplifiers," *IEEE J. Solid-State Circuits*, vol. 37, pp. 994-1002, Aug. 2002.
- [6] S. Ganesan, E.S. Sinencio, and J. S. Martinez, "A Highly Linear Low-Noise Amplifier", *IEEE Trans. on Microwave Theory and Techniques*, Vol. 54, pp. 4079-4085, Dec. 2006.
- [7] T. W. Kim and B. Kim, "A 13-dB IIP3 Improved Low-Power CMOS RF Programmable Gain Amplifier Using Differential Circuit Transconductance Linearization For Various Terrestrial Mobile D-TV Applications," *IEEE J. Solid-State Circuits*, vol. 41, pp. 945-953, Apr. 2006.
- [8] Chunyu Xin, "Radio Frequency Circuits for Wireless Receiver Front-ends", Ph. D. Dissertation, Texas A&M Univ., Aug. 2004.
- [9] D. K. Shaeffer and T. H. Lee, "A 1.5-V, 1.5-GHz CMOS Low Noise Amplifier," *IEEE J. Solid-State Circuits*, vol. 32, pp. 745-759, May. 1997.
- [10] D. K. Shaeffer and T. H. Lee, "Corrections to 'A 1.5-V, 1.5-GHz CMOS Low Noise Amplifier'," *IEEE J. Solid-State Circuits*, vol. 40, pp. 1397-1398, June 2005.
- [11] D. K. Shaeffer and T. H. Lee, "Comment on Corrections to 'A 1.5-V, 1.5-GHz CMOS Low Noise Amplifier'," *IEEE J. Solid-State Circuits*, vol. 41, pp. 2359, Oct. 2006.

## 第四章 噪声抵消 LNA 的设计方法

第三章介绍的源极电感反馈型低噪声放大器虽然能够得到很低的噪声系数，但是对于宽带应用，特别是信号频谱范围接近 1GHz 的电视调谐器系统，目前的工艺还无法实现在整个频带范围内都性能均衡的片上电感。因此，针对调谐器系统的宽带 LNA 设计通常采用无电感结构。这样，为了实现输入阻抗匹配，可以采用带电阻负反馈的共源放大结构或共栅放大结构等[1]。本章主要介绍基于电阻负反馈的共源放大 LNA 设计；而下一章将介绍基于共栅放大结构的 LNA 设计。

### 4.1 噪声抵消原理

噪声抵消原理是指在保持电路的其它性能没有明显恶化的前提下，通过电路的方法，减小甚至完全消除电路中的主要噪声源在输出端的贡献，从而达到减小电路总噪声系数的目的。通常电路的主要噪声源都来自放大 MOS 管的沟道热噪声，因此电路设计的重点在于增加额外的通路，使得沟道热噪声经过不同的通路到达输出后能够相互抵消[2]。重新考虑带电阻反馈的共源放大电路，由前面的分析已经知道，该电路的噪声系数为

$$F_{\min} = 1 + \gamma + \frac{R_F}{(1 - g_m R_F)^2 R_S} \quad (4-1)$$

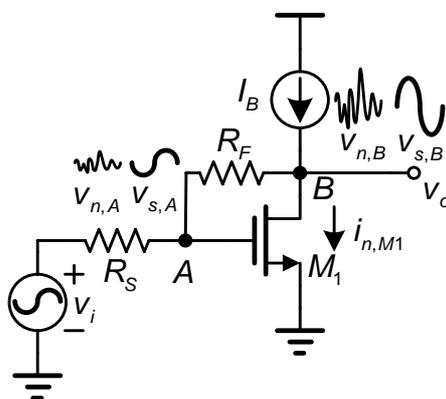


图 4-1 带电阻反馈的共源放大结构

可以看到，如果不采用额外的方法，该电路的理论最小噪声系数也大于  $1 + \gamma$ 。由于  $\gamma > 1$ ，因此最小噪声系数在 3dB 以上。仔细观察噪声系数(4-1)式可以看到，表达式中第一项“1”由源阻抗  $R_S$  贡献，第二项  $\gamma$  由 MOS 管  $M_1$  的沟道噪声贡献，最后一项由反馈电阻  $R_F$  贡献，其值可忽略不计。因此该电路的主要噪声源为  $M_1$  的沟道热噪声。这样，要想降低该电路的噪声，必须从降低  $M_1$  的沟道噪声入手。

分析  $M_1$  的沟道噪声电流  $i_{n,M1}$  可以看到, 该噪声电流流过反馈电阻  $R_F$  和  $R_S$ , 在  $M_1$  管的漏端和栅端分别产生两个相位相同但幅度不同的噪声; 而对输入信号而言, 在  $M_1$  管的栅端和漏端幅度不同且相位相反。这样, 如果通过一个额外的反向放大器将  $M_1$  管栅端的信号和噪声同时放大, 再与  $M_1$  漏端的信号和噪声相叠加, 就可以减小甚至完全消除  $M_1$  沟道噪声的影响, 而输入信号将被分别放大后叠加。

从图 4-2 的噪声抵消原理图可以看到, 只考虑  $M_1$  的沟道噪声电流  $i_{n,M1}$  的作用时, 将  $v_i$  看做短路,  $I_B$  看作开路。 $i_{n,M1}$  流过  $R_F$  和  $R_S$  串联回路到地, 在漏极 B 和栅极 A 产生相位相同而幅度不等的噪声电压  $v_{n,B}$  和  $v_{n,A}$ ; 而另一方面, 输入信号  $v_i$  由  $M_1$  放大后, 在 A 和 B 产生相位相反的信号  $v_{s,A}$  和  $v_{s,B}$ 。再通过一个增益为  $A_V$  的反向放大器将 A 点电压放大到 C, 这样 C 点的噪声  $v_{n,C}$  和 B 点相位相反, 而信号  $v_{n,C}$  和 B 点相位相同, 调节  $A_V$  的大小使得  $v_{n,C}$  和  $v_{n,B}$  幅度相同, 则将 B 点和 C 点电压相加后, 在输出端  $v_o$  将可以完全消除  $M_1$  沟道噪声的贡献。同时, 输出信号幅度也得到了提高。

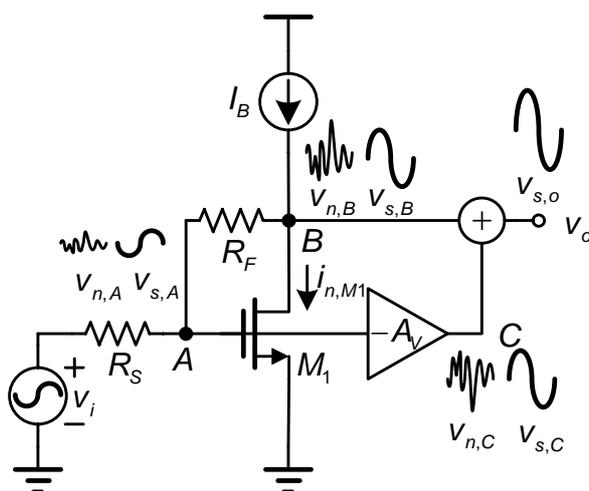


图 4-2 噪声抵消原理图

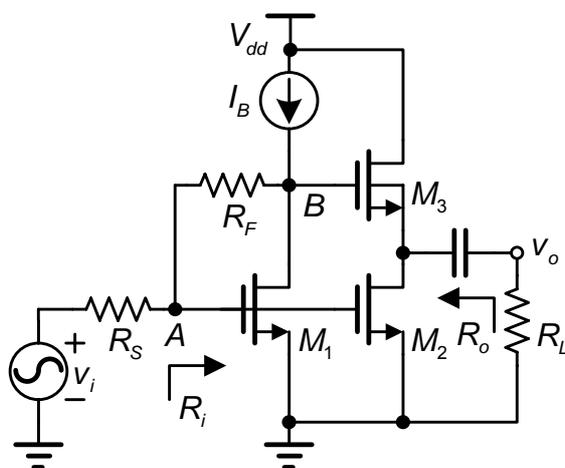


图 4-3 噪声抵消技术的电路实现

放大电路 $-A_V$ 和信号相加的功能通过两个 NMOS 管就可以实现,如图 4-3 所示。 $M_2$  管起共源放大作用;  $M_3$  管是  $M_2$  管的有源负载,同时起源极跟随器的作用将 B 点的信号传输到输出端,并与经  $M_2$  管放大后的信号相叠加;  $R_L$  为  $50\Omega$  负载阻抗。

输入 MOS 管  $M_1$  的沟道热噪声电流谱可以表示为

$$\overline{i_{n,M1}^2} = 4kT\gamma g_{m1}. \quad (4-2)$$

该电流在 B 点和 A 点产生的噪声电压  $v_{n,B}$  和  $v_{n,A}$  分别为

$$v_{n,B} = -i_{n,M1} \cdot (R_S + R_F), \quad (4-3)$$

$$v_{n,A} = -i_{n,M1} \cdot R_S. \quad (4-4)$$

而通过小信号分析容易得到 B 点信号电压为

$$v_{s,B} = (1 - g_{m1}R_F) \cdot v_{s,A}. \quad (4-5)$$

假设  $M_1$ 、 $M_2$  和  $M_3$  的输出电阻  $r_o$  均为无穷大,通过小信号电路分析可以得到电路的输入阻抗和输出阻抗分别为

$$R_i \approx 1/g_{m1}, \quad (4-6)$$

$$R_o \approx 1/g_{m3}. \quad (4-7)$$

其中  $g_{m3}$  为  $M_3$  管的跨导。当电路满足  $50\Omega$  阻抗匹配条件时( $R_S=R_F=50\Omega$ ,  $R_O=R_L=50\Omega$ ), 有

$$g_{m1} = g_{m3} = 1/R_S. \quad (4-8)$$

若  $M_2$  管的跨导为  $g_{M2}$ , 则辅助放大器的电压增益为

$$-A_V = -g_{m2}(R_L \parallel 1/g_{m3}) = -g_{m2}R_S/2. \quad (4-9)$$

忽略  $M_3$  管的衬偏效应, 可以计算得到源极跟随器  $M_3$  管的电压增益为

$$A_{V3} = g_{m3}R_L/(1 + g_{m3}R_L) = 1/2. \quad (4-10)$$

这样,  $M_1$  管的噪声电流在输出端贡献的噪声电压为

$$v_{n,o} = v_{n,A} \cdot (-A_V) + v_{n,B} \cdot A_{V3} = -i_{n,M1} \cdot [R_S \cdot (-g_{m2}R_S/2) + (R_F + R_S)/2]. \quad (4-11)$$

要使该噪声电压为零, 即  $v_{n,o}=0$ , 则有

$$g_{m2} = (1 + R_F/R_S)/R_S. \quad (4-12)$$

称(4-12)式为“噪声抵消条件”。在满足噪声抵消条件时, (4-9)式可表示为

$$-A_V = -(1 + R_F/R_S)/2, \quad (4-13)$$

输出端的信号电压为

$$\begin{aligned} v_{s,o} &= v_{s,A} \cdot (-A_V) + v_{s,B} \cdot A_{V3} \\ &= -v_{s,A} \cdot [(1 + R_F/R_S)/2 - (1 - g_{M1}R_F)/2] \\ &= -v_{s,A} \cdot R_F/R_S \end{aligned} \quad (4-14)$$

因此电路总电压增益为

$$A_{VF} = v_{s,o}/v_{s,A} = -R_F/R_S. \quad (4-15)$$

## 4.2 噪声系数计算

计算噪声系数时,可以先分别计算出电路中每个独立噪声源在输出端的噪声电压贡献,然后根据这些噪声源的无关性,将它们直接相加得到输出端总的噪声电压功率,再等效到输入端从而得到电路总的噪声系数[3]。图 4-3 电路的噪声系数可以表示为

$$NF = \frac{\overline{V_{n,o,total}^2}}{A_{VF}^2 \cdot 4kTR_S} = 1 + \frac{\overline{V_{n,M1}^2} + \overline{V_{n,RF}^2} + \overline{V_{n,M2,M3}^2} + \overline{V_{n,RL}^2}}{A_{VF}^2 \cdot 4kTR_S}, \quad (4-16)$$

其中  $\overline{V_{n,M1}^2}$ ,  $\overline{V_{n,RF}^2}$ ,  $\overline{V_{n,M2,M3}^2}$  和  $\overline{V_{n,RL}^2}$  分别表示  $M_1$  管, 电阻  $R_F$ ,  $M_2$  和  $M_3$  管以及电阻  $R_L$  在输出端贡献的噪声电压功率。

### 1) MOS 管 $M_1$ 的噪声贡献

式(4-11)即为 MOS 管  $M_1$  在输出端的噪声电压分量。在满足噪声抵消条件(4-12)的情况下,  $M_1$  管的噪声被完全抵消, 因此

$$\overline{V_{n,M1}^2} = 0. \quad (4-17)$$

### 2) 电阻 $R_F$ 的噪声贡献

电阻  $R_F$  的噪声电流可以表示为

$$\overline{i_{n,RF}^2} = 4kT/R_F. \quad (4-18)$$

该噪声电流分别作用于 A 点和 B 点, 流入 B 点的噪声电流与  $M_1$  管的漏源噪声电流类似, 在噪声抵消条件下可以被完全抵消, 因此只需考虑流入 A 点的噪声电流作用。该电流通过  $R_S$  到地, 在 A 点产生的噪声电压功率

$$\overline{V_{n,RF,A}^2} = \overline{i_{n,RF}^2} \cdot R_S^2 = 4kTR_S^2/R_F, \quad (4-19)$$

因此  $R_F$  在输出端贡献的噪声电压功率为

$$\overline{V_{n,RF}^2} = \overline{V_{n,RF,A}^2} \cdot A_{VF}^2 = 4kTR_F. \quad (4-20)$$

### 3) MOS 管 $M_2$ 和 $M_3$ 的噪声贡献

MOS 管  $M_2$  和  $M_3$  的噪声电流直接贡献在输出端, 与输出端的等效阻抗相乘即可得到相应的噪声电压。而输出端到地的等效阻抗  $R_o^* = R_L \parallel 1/g_{M3} = R_S/2$ , 因此  $M_2$  和  $M_3$  两管在输出端贡献的噪声电压功率为

$$\overline{V_{n,M2,M3}^2} = 4kT\gamma(g_{m2} + g_{m3}) \cdot (R_o^*)^2 = kT\gamma(g_{m2} + g_{m3})R_S^2. \quad (4-21)$$

代入式(4-8)和(4-12), 可得

$$\overline{V_{n,M2,M3}^2} = kT\gamma \left[ (1 + R_F/R_S)/R_S + 1/R_S \right] R_S^2 = kT\gamma(2R_S + R_F). \quad (4-22)$$

### 4) 电阻 $R_L$ 的噪声贡献

电阻  $R_L$  在输出端贡献的噪声电压功率为

$$\overline{V_{n,RL}^2} = 4kTR_L. \quad (4-23)$$

将式子(4-16), (4-20), (4-22), (4-23)以及(4-15)代入式子(4-16), 可以得到

在满足阻抗匹配和噪声抵消条件情况下电路的噪声系数为

$$F = 1 + \frac{R_F + \gamma(2R_S + R_F)/4 + R_L}{(R_F/R_S)^2 R_S} \quad (4-24)$$

$$= 1 + \frac{R_S}{R_F} + \frac{\gamma}{4} \frac{R_S}{R_F} \left( \frac{2R_S}{R_F} + 1 \right) + \left( \frac{R_S}{R_F} \right)^2$$

### 4.3 线性度分析

只考虑 MOS 管跨导平方律的一阶非线性，在弱反型条件下， $M_1$  和  $M_2$  管的沟道电流可以分别表示为：

$$i_{d1} = g_{1,1}v_A + g_{1,2}v_A^2 + g_{1,3}v_A^3, \quad (4-25)$$

$$i_{d2} = g_{2,1}v_A + g_{2,2}v_A^2 + g_{2,3}v_A^3 \quad (4-26)$$

$$= n(g_{1,1}v_A + g_{1,2}v_A^2 + g_{1,3}v_A^3)$$

这里忽略了三阶以上非线性的影响， $g_{i,j}(i=1,2,j=1,2,3)$ 表示 MOS 管  $M_i$  的  $j$  阶失真， $n=g_{M2}/g_{M1}=1+R_F/R_S$ 。则节点 B 的电压可以表示为

$$v_B = (1 - g_{1,1}R_F)v_A - g_{1,2}R_Fv_A^2 - g_{1,3}R_Fv_A^3. \quad (4-27)$$

根据线性度的计算公式[3]，则  $M_1$  级的 IP3 电压可表示

$$A_{IP3,M1} = \sqrt{\frac{4}{3} \left| \frac{1 - g_{1,1}R_F}{g_{1,3}R_F} \right|} = \sqrt{\frac{4}{3} \left| \frac{g_{1,1}}{g_{1,3}} - \frac{1}{g_{1,3}R_F} \right|}. \quad (4-28)$$

绝对值中第一项是由共源结构  $M_1$  引入的非线性，而后一项是由反馈电阻  $R_F$  引入的。通常在  $M_1$  饱和工作的情况下  $g_{1,3} < 0$ ，因此由于  $R_F$  的引入导致三阶交调电压有所下降。

由于  $M_3$  的过驱动电压设置的很大( $V_{gs3} > 1V$ )，因此  $M_3$  管引入的非线性可以忽略，这样考虑  $M_1$  和  $M_2$  的非线性后，输入电压表示为

$$v_o = - \left[ (nR_S g_{1,1} + R_F g_{1,1} - 1)v_A + (nR_S + R_F)g_{1,2}v_A^2 + (nR_S + R_F)g_{1,3}v_A^3 \right] / 2. \quad (4-29)$$

从而可以得到电路总的三阶交调电压为

$$A_{IP3,total} = \sqrt{\frac{4}{3} \left| \frac{nR_S g_{1,1} + R_F g_{1,1} - 1}{(nR_S + R_F)g_{1,3}} \right|} = \sqrt{\frac{4}{3} \left| \frac{g_{1,1}}{g_{1,3}} - \frac{1}{(R_S + 2R_F)g_{1,3}} \right|}. \quad (4-30)$$

### 4.4 各参数间的权衡关系

由式(4-15)，(4-24)和(4-30)可以看到，电路的增益，噪声系数和 IIP3 都是且只是反馈电阻  $R_F$  的函数。如果  $R_F$  取值足够大，则可以同时获得高增益，低噪

声系数和高线性度。但是需要注意，如果  $R_F$  取值很大，则为了满足噪声抵消条件(4-12)，需要  $M_2$  的跨导  $g_{m2}$  很大，这样会导致电路功耗过大。因此实际电路设计时必须考虑功耗和电路性能之间的权衡关系(trade-off)，选取适当的  $R_F$  值。图 4-5 给出了根据 SMIC 0.18 $\mu\text{m}$  射频工艺仿真得到的电路参数与反馈电阻  $R_F$  的关系曲线[4]。

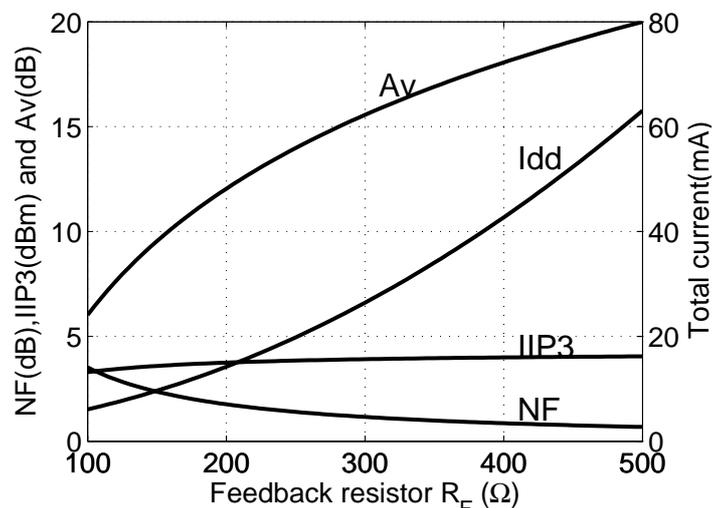


图 4-4 电路参数与反馈电阻关系

从该曲线可以看到，反馈电阻  $R_F$  取 300 $\Omega$  时，可以得到 16dB 的增益，4dBm 的 IIP3 和小于 3dB 的噪声系数，然而消耗的电流在 25mA 以上，难以满足实际应用需要。因此在具体的设计时还需要进一步权衡各种参数之间的关系，选取折衷的、适当的设计方案。

## 参考文献

- [1] F. Bruccoleri, E. A. M. Klumperink, and B. Nauta, "Generating All 2-MOS Transistors Amplifiers Leads To New Wide-Band LNAs," *IEEE J. Solid-State Circuits*, vol. 36, pp. 1032–1040, July 2001.
- [2] F. Bruccoleri, E. A. M. Klumperink, and B. Nauta, "Wide-band CMOS Low-Noise Amplifier Exploiting Thermal Noise Canceling," *IEEE J. Solid-State Circuits*, vol. 39, pp. 275-281, Feb. 2004.
- [3] B. Razavi, *RF Microelectronics*. New Jersey: Prentice-Hall, 1998. pp. 20.
- [4] Youchun Liao, Zhangwen Tang and Hao Min, "A Wide-band CMOS Low-Noise Amplifier for TV Tuner Application," in *Proc. of Asian Solid-State Circuit Conf. (A-SSCC)*, Nov. 2006, Hangzhou, China.

## 第五章 差分可变增益 LNA 设计

对于实际应用于电视调谐器的宽带低噪声放大器，除了要求具有很低的噪声系数以外，还需要有很高的线性度。这是因为任何非线性都会带来信号的失真，从而导致电视影音信号显示质量的降低。另外，由于电视信号幅度的变化特性，需要 LNA 具有增益可变功能，变化范围要求在 20dB 以上。

第四章中介绍的基于共源结构的 LNA 具有很低的噪声，然而线性度难以得到更大的提高，而且增益可变功能的实现较为复杂[1]。为完全满足系统性能要求，在这一章，将主要介绍基于电容交叉耦合结构[2,3]的高线性可变增益 LNA 设计。

### 5.1 电容交叉耦合 LNA 基本结构

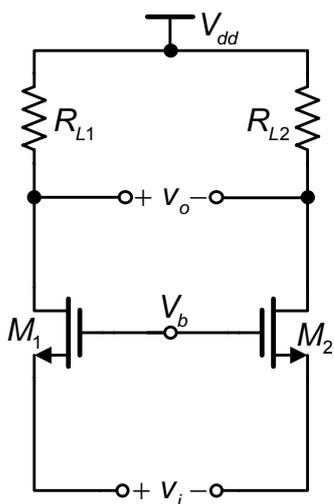


图 5-1 全差分共栅放大器

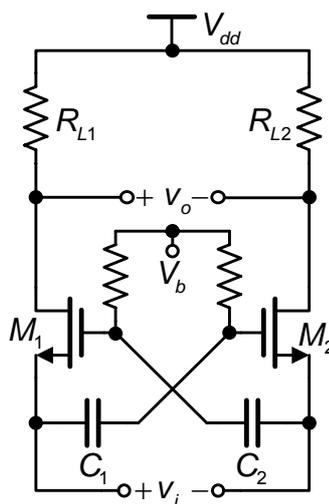


图 5-2 电容交叉耦合 LNA

图 5-1 为简单的全差分共栅放大电路。不考虑跨导管的衬偏效应时，其电压增益为

$$A_V = g_m R_L \quad (5-1)$$

通过推导可得到在输入阻抗匹配条件下，其噪声系数为

$$F \approx 1 + \gamma \quad (5-2)$$

为了在不提高功耗的情况下增加器件的有效跨导，实际的射频电路中通常采用图 5-2 所示的电容交叉耦合结构。这种结构是在全差分共栅放大电路的基础上，增加两个耦合电容  $C_1$  和  $C_2$  将差分输入信号分别耦合到  $M_2$  和  $M_1$  的栅极，

这样，如果忽略电容耦合的损耗，则加在跨导管上的小信号电压相比图 5-1 增加了一倍，从而使得有效跨导增加了一倍。下面简单计算电路的主要参数：

### 1) 输入阻抗

假设  $M_1$  和  $M_2$  的跨导均为  $g_m$ ，由上面的分析容易知道，单端输入阻抗为

$$Z_{i,s} = 1/2g_m, \quad (5-3)$$

因此差分输入阻抗为

$$Z_i = 1/g_m. \quad (5-4)$$

### 2) 电压增益计算

交流小信号等效电路如图 5-3。由图容易得到

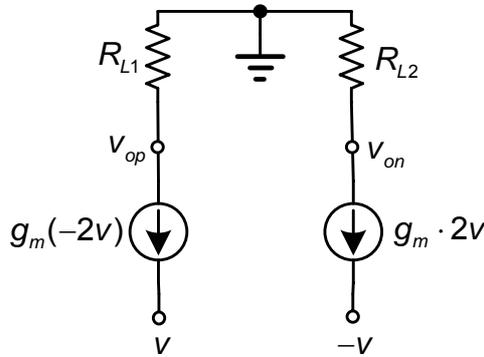


图 5-3 计算增益的小信号等效电路

$$\begin{cases} V_{op} = 2g_m R_{L1} v \\ V_{on} = -2g_m R_{L2} v \end{cases} \quad (5-5)$$

因此电压增益

$$A_v = \frac{V_{op} - V_{on}}{v - (-v)} = 2g_m R_{L1}. \quad (5-6)$$

### 3) 噪声系数计算

考虑 MOS 管沟道热噪声和负载电阻的沟道热噪声，电路总的噪声系数为

$$F = 1 + \frac{2 \cdot 4kT\gamma g_m R_L^2 + 2 \cdot 4kTR_L}{4kTR_S \cdot (2g_m R_L)^2} = 1 + \frac{\gamma}{2g_m R_S} + \frac{1}{2g_m R_S \cdot g_m R_L}. \quad (5-7)$$

在输入阻抗匹配条件下， $g_m R_S = 1$ ，因此

$$F = 1 + \frac{\gamma}{2} + \frac{1}{2g_m R_L} \approx 1 + \frac{\gamma}{2}. \quad (5-8)$$

可以看到，采用电容交叉耦合结构后的噪声系数比普通差分共栅放大电路的噪声系数(式 5-2)有了较大的降低。

## 5.2 输入端设计

在实际的电路设计中,图 5-1 和 5-2 电路的输入端需要有一个直流通路到地,同时要保证交流信号的正确输入。对于窄带电路,通常的解决方法是在差分输入端分别接一个电感[2],如图 5-4(a);而对宽带电路,则只能接电阻(图 5-4(b))或有源器件(MOS 管)[3]。但是在输入端接电阻或 MOS 管后,由于其噪声直接作用在输入端,对整个电路的噪声贡献很大,这会导致电路的理论最小噪声系数在 3dB 以上,难以满足系统要求。

而另一方面,考虑到从天线接收到的射频信号都是单端信号,因此在输入端需要一个电路或模块来实现单端转差分的功能。

基于上面两点考虑,本文提出了在输入端接一个宽带的片外平衡-非平衡变压器(Balun)的方案[4,5],如图 5-4(c)所示。为了分析 Balun 对电路性能的影响,首先需要对 Balun 的特性做详细的分析。

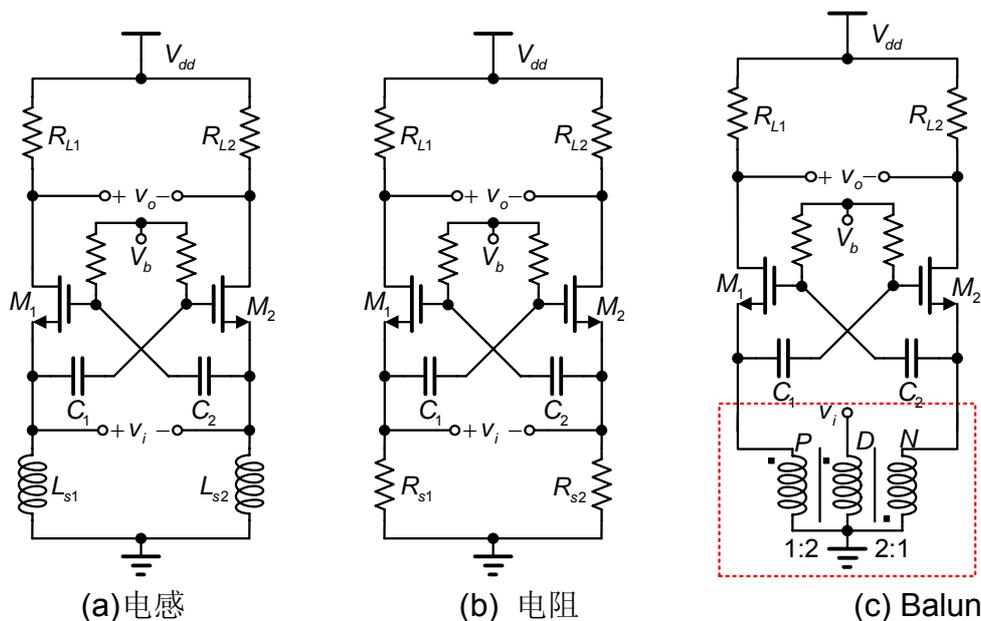


图 5-4 输入端可选方案

## 5.3 理想 Balun 特性

所谓理想 Balun 是指在信号传递过程中所有能量均能够从激励端传送到输出端而无能量损耗。对于变压器耦合型的 Balun,唯一不变的特性是变压器两边的电压比:若变压器线圈比为  $n:1$ ,则电压比一定为  $n:1$ [6,7]。而变压器的电流特性却与实际应用条件相关:当信号源从单端激励差分输出,或从两个差分端同时激励从单端输出时,主次线圈的电流比为  $1:n$ ;而当信号源从差分端的一端激励而从另一差分端和单端输出时,由于电路的不对称关系,电流不再满足这种比例关系。下面将分别分析这两种情况。

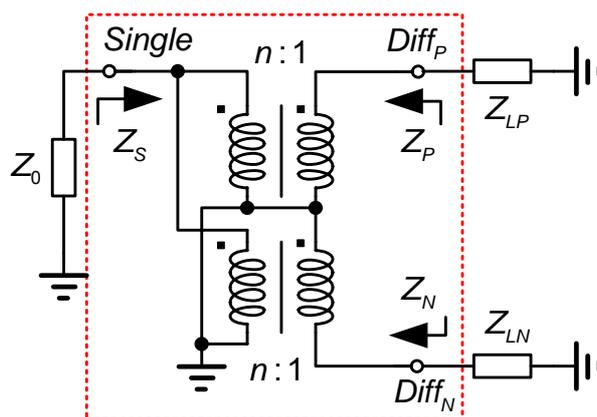


图 5-5 Balun 原理图

1) 信号从单端到差分端传输时，差分负载相同的情况。

由变压器匝数比为  $n:1$  可知，线圈上电压比也为  $n:1$ 。假设 Balun 无能量损耗，则根据能量守恒定律，有

$$\frac{(n)^2}{Z_0} = \frac{1}{Z_{LP}} + \frac{1}{Z_{LN}}. \quad (5-9)$$

因此变压器两边所接的阻抗必须满足

$$Z_{LP} = Z_{LN} = \frac{2Z_0}{n^2}. \quad (5-10)$$

对于常见的 1:1 Balun(一般 Balun 的规格书上标注的比例都是指阻抗比，即单端到差分端的阻抗)，其线圈比为 2:1( $n=2$ )，因此有  $Z_0 = 2Z_L$ 。或者说对于这种 Balun，要得到输入阻抗匹配，两差分端所接负载必须都是源阻抗的一半，才能使得从单端看入的阻抗与源阻抗相同。

2) 信号从差分端的一端(Diffp)输入，从另一差分端(Diffn)和单端(Single)输出时的情况。

同样根据能量守恒定律，有

$$\frac{1}{Z_P} = \frac{1}{Z_{LN}} + \frac{n^2}{Z_0}. \quad (5-11)$$

如果考虑 1:1 的 Balun，并根据输入阻抗匹配要求将差分端的负载取为  $Z_0/2$ ，则从 Diffp 看入的阻抗为

$$Z_P = \frac{1}{\frac{n^2}{2Z_0} + \frac{n^2}{Z_0}} = \frac{2Z_0}{3n^2} = \frac{Z_0}{6}. \quad (5-12)$$

即这时需要 Diffp 的源阻抗  $Z_{LP} = Z_0 / 6$ ，才满足 Diffp 端的输入阻抗匹配条件。

要计算在这种工作条件下另一差分端 Diffn 的阻抗情况，需要采用图 5-6 所示的 Balun 电路等效模型来推导[8]，图中将 Balun 的单端画成单个电感的形式以简化分析。

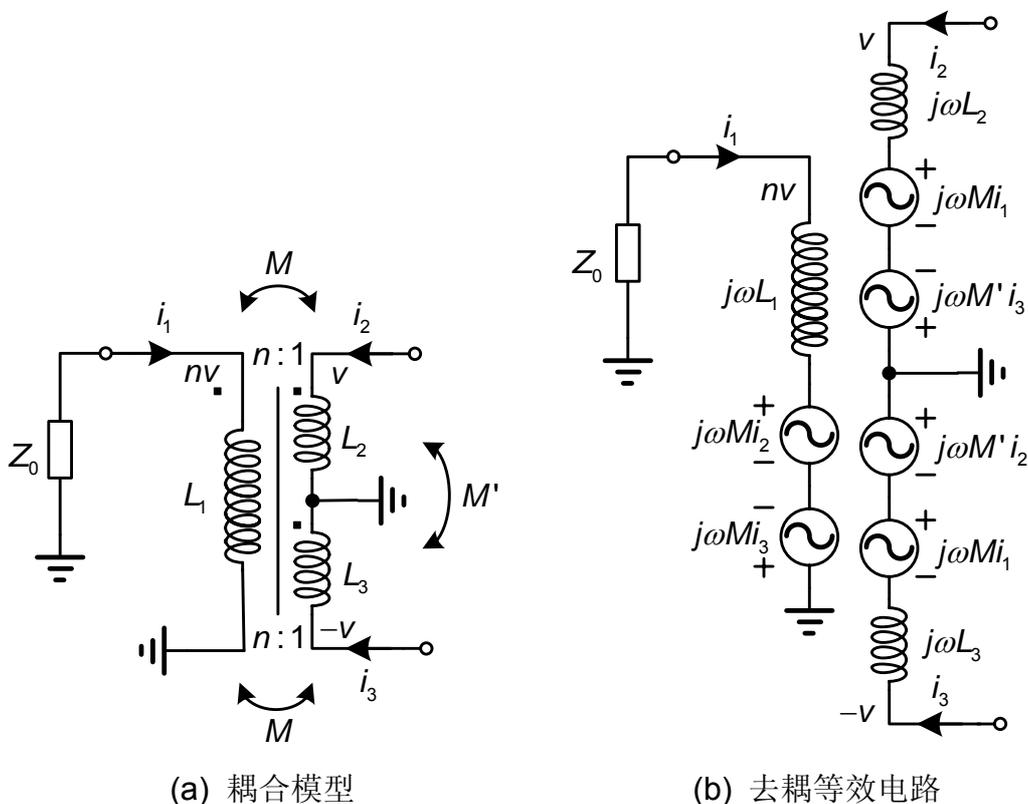


图 5-6 Balun 电路模型

图 5-6(a) 所示 Balun 耦合模型中各电感值关系为： $L_1 = n^2 L_2$ ， $L_2 = L_3$ 。假设各电感之间都为全耦合(耦合系数  $k=1$ )，则相互之间的互感为

$$M = \sqrt{L_1 L_2} = n L_2, \quad (5-13)$$

$$M' = \sqrt{L_2 L_3} = L_2. \quad (5-14)$$

由此可以得到 Balun 的去耦等效电路如图 5-6(b)所示。由图可以得到单端与两个平衡端的回路方程为

$$\begin{cases} j\omega L_1 i_1 + j\omega M i_2 - j\omega M i_3 = nv \\ j\omega M i_1 + j\omega L_2 i_2 - j\omega M' i_3 = v \\ -j\omega M i_1 - j\omega M' i_2 + j\omega L_3 i_3 = -v \end{cases} \quad (5-15)$$

由于  $L_2 = L_3$ ， $M' = \sqrt{L_2 L_3} = L_2$ ，因此式(5-15)中的后两式是等效的。

而根据图中单端回路有关系式： $nv = -Z_0 i_1$ ，即  $i_1 = -nv / Z_0$ 。代入式(5-15)可得到

$$\begin{cases} j\omega Mi_2 - j\omega Mi_3 = nv + j\omega L_1 nv / Z_0 \\ j\omega L_2 i_2 - j\omega M' i_3 = v + j\omega Mnv / Z_0 \end{cases} \quad (5-16)$$

再代入  $M$  和  $M'$  的表达式(5-13)和(5-14)后将发现, 式(5-16)的两个等式也是等效的。可以得到

$$i_2 - i_3 = \frac{1 + j\omega L_1 / Z_0}{j\omega M} nv = \left( \frac{1}{j\omega L_2} + \frac{n^2}{Z_0} \right) v. \quad (5-17)$$

对于理想 Balun, 电感值为无穷大, 因此等式(5-17)的第一项约为 0, 从而可到两差分端的电流关系为

$$i_2 - i_3 = \frac{n^2}{Z_0} v. \quad (5-18)$$

对于阻抗比为 1:1 的 Balun,  $n=2$ , 因此有

$$i_2 - i_3 = \frac{4}{Z_0} v. \quad (5-19)$$

代入式(5-12), 可以得到此时从另一差分端 Diffn 看入的阻抗为

$$Z_N = -\frac{Z_0}{2}. \quad (5-20)$$

式(5-12)和(5-20)得出的阻抗特性结论对于后面分析电路的噪声时将具有重要的意义。

## 5.4 负载设计

通常的宽带 LNA 均采用电阻负载, 这是因为线性电阻能够带来较为平坦的增益曲线。但是对于电容交叉耦合的 LNA 而言, 一方面需要较小的电阻(小于  $300\Omega$ )来得到适当的增益, 而另一方面, 由于电阻较小, 使得输出共模电压很高, 不利于与下一级的 Mixer 直接耦合, 并且事实上由于输出共模电压靠近电源电压, 使得电路线性度并不十分理想。因此, 本电路设计时考虑使用 NMOS 管作为负载。

电压放大器采用 NMOS 管做负载是提高线性度的一种有效方法, 特别是在 1GHz 以下频率。如图 5-7 所示, 此时整个电路可以看作两个非线性电路级联, 即输入级为一个电压-电流(V/I)转换器, 负载级为一个电流-电压(I/V)转换器。如果 V/I 转换器的传递函数为  $I_{out} = f(V_{in})$ , I/V 转换器的传递函数为  $V_{out} = f^{-1}(I_{in})$ , 那么输入到输出的传递函数将是一个线性函数, 可以简单的理解为负载级“校正”了输入级的非线性。这就是所谓的“后校正”技术[9]。

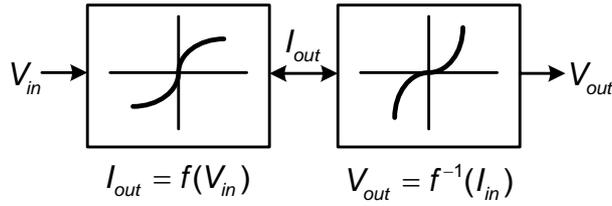


图 5-7 输入级与负载级的级联模型

如图 5-8，采用两个 Deep N-well NMOS 管  $M_3$  和  $M_4$  作为负载， $M_3$  和  $M_4$  的栅极直流电压为电源电压，从而由输出端看到的负载为  $1/g_{m3,4}$ ；采用两个额外的耦合电容  $C_3$  和  $C_4$  将输入信号交流耦合到  $M_3$  和  $M_4$  的栅极，并跟随至输出端。引入  $C_3$  和  $C_4$  正馈通路的优点在于：一方面可以提高增益，理想情况下比没有正馈通路时的增益大 1；另一方面可以抵消部分跨导管  $M_1$  和  $M_2$  的噪声[10]。

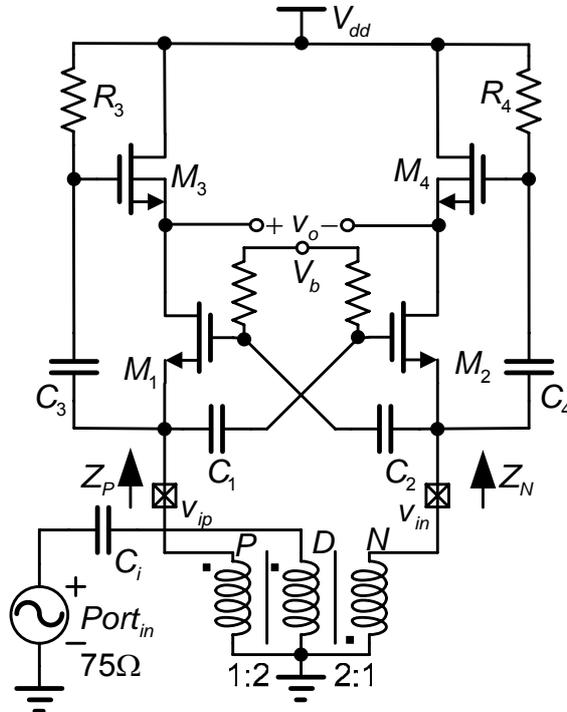


图 5-8 负载采用 NMOS 的 LNA 电路

## 5.5 电路参数计算

### 5.5.1 增益

通过简单的分析即可得到电路的增益。首先不考虑  $C_3$ - $R_3$  和  $C_4$ - $R_4$  带来的额外正馈通路，差分放大结构的电压增益为

$$A_{V1} = 2g_{m1}/g_{m3} \quad (5-21)$$

而  $C_3$ - $R_3$  和  $C_4$ - $R_4$  将输入信号直接耦合到  $M_3$  和  $M_4$  的栅极，不考虑  $M_3$  和  $M_4$  的

衬偏效应，即输入信号直接跟随至输出，因此电路总电压增益为

$$A_V = 1 + A_{V1} = 1 + 2g_{m1}/g_{m3} \quad (5-22)$$

通过小信号分析可以得到相同的结果。这意味则如果希望得到 14dB 的增益，即  $A_V=5$ ，只需要  $g_{m3} = g_{m1}/2$ 。而事实上  $M_3$  和  $M_4$  的衬偏效应总是存在的，源极跟随的增益小于 1，所以在实际设计时  $g_{m3}$  应该取得稍小一些。

### 5.5.2 噪声系数

#### 1) 跨导管 $M_1$ 和 $M_2$ 的噪声贡献

如图 5-9 为计算  $M_1$  管沟道热噪声在输出端贡献的小信号等效电路。由前面的分析已经知道，对于一个阻抗比为 1:1 的 Balun，当信号从差分的一端激励时，在该差分端和另一差分端的输入阻抗分别为  $Z_0/6$  和  $-Z_0/2$ ，其中  $Z_0$  是单端所接的负载，在这里是  $75\Omega$ 。

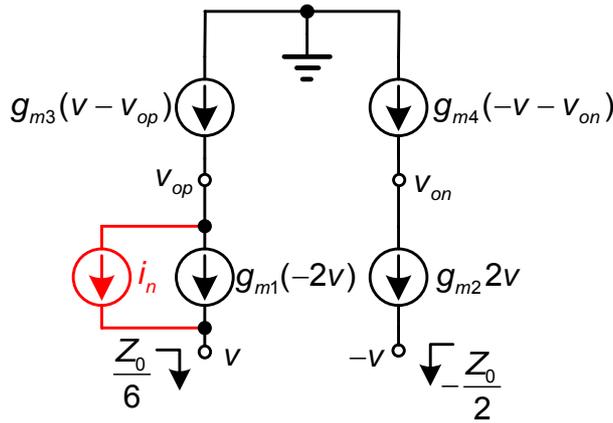


图 5-9 跨导管噪声贡献分析

这样，在输入节点  $v$  的电流方程为

$$i_n - 2g_{m1}v = \frac{v}{Z_0/6} \Rightarrow v = \frac{i_n}{6/Z_0 + 2g_{m1}}, \quad (5-23)$$

而在输出节点  $v_{op}$  和  $v_{on}$  的电流方程为

$$\begin{cases} g_{m3}(v - v_{op}) = \frac{v}{Z_0/6} \\ g_{m4}(-v - v_{on}) = 2g_{m2}v \end{cases} \Rightarrow \begin{cases} v_{op} = \left(1 - \frac{6}{g_{m3}Z_0}\right)v \\ v_{on} = -\left(1 + \frac{2g_{m2}}{g_{m4}}\right)v \end{cases} \quad (5-24)$$

代入式(5-23)，并考虑输入阻抗匹配条件  $g_{m1}Z_0 = g_{m2}Z_0 = 1$ ，有

$$\begin{cases} v_{op} = \left( \frac{Z_0}{8} - \frac{3}{4g_{m3}} \right) i_n \\ v_{on} = \left( -\frac{Z_0}{8} - \frac{1}{4g_{m3}} \right) i_n \end{cases} \quad (5-25)$$

可以看到，由于正馈通路的引入，跨导管的沟道噪声在两输出端的电压值更近了。这样可以得到  $M_1$  和  $M_2$  的噪声贡献为

$$\overline{V_{n,M1,M2}^2} = (v_{op} - v_{on})^2 = \left( \frac{Z_0}{4} - \frac{1}{2g_{m3}} \right)^2 4kT\gamma g_{m1}. \quad (5-26)$$

### 2) 负载管 $M_3$ 和 $M_4$ 的噪声贡献

由于负载管  $M_3$  和  $M_4$  的噪声电压直接作用在输出端，因此其贡献为

$$\overline{V_{n,M3,M4}^2} = 4kT\gamma / g_{m3}. \quad (5-27)$$

### 3) 电路总噪声系数

由 1) 和 2)，可以得到电路的噪声系数为

$$\begin{aligned} F &= \frac{\overline{V_{n,out}^2}}{(A_V)^2 \cdot 4kTZ_0} \\ &= 1 + \frac{2 \cdot \left( \frac{Z_0}{4} - \frac{1}{2g_{m3}} \right)^2 4kT\gamma g_{m1}}{(1 + 2g_{m1}/g_{m3})^2 \cdot 4kTZ_0} + \frac{2 \cdot 4kT\gamma / g_{m3}}{(1 + 2g_{m1}/g_{m3})^2 \cdot 4kTZ_0} \end{aligned} \quad (5-28)$$

考虑到输入阻抗匹配条件  $g_{m1}Z_0 = 1$ ，并且假设增益为 14dB，即  $g_{m3} = g_{m1}/2$ ，可得

$$F = 1 + \frac{2 \cdot \left( \frac{Z_0}{4} - Z_0 \right)^2 \gamma \frac{1}{Z_0}}{5^2 \cdot Z_0} + \frac{2 \cdot \gamma \cdot 2Z_0}{5^2 \cdot Z_0} = 1 + \frac{9}{200} \gamma + \frac{4}{25} \gamma. \quad (5-29)$$

若  $\gamma = 4/3$ ，则噪声系数为  $F \approx 1 + 0.2\gamma = 1.27$ ，约为 1dB。

## 5.5.3 线性度

考虑跨导管的三阶非线性，可将其传递函数表示为

$$i = g_{m1,1}(-2v) + g_{m1,3}(-2v)^3, \quad (5-30)$$

这里  $g_{m1,3}$  表示  $M_1$  管的三阶非线性量。

由于负载管  $M_3$  和  $M_4$  过驱动电压很大 ( $V_{GST} \approx 400mV$ )，因此其非线性可以忽略。这样，在输出端  $v_{op}$  的电流方程为

$$g_{m3}(v - v_{op}) = g_{m1,1}(-2v) + g_{m1,3}(-2v)^3, \quad (5-31)$$

求解可得

$$v_{op} = \left(1 + \frac{2g_{m1,1}}{g_{m3}}\right)v + \frac{8g_{m1,3}}{g_{m3}}v^3. \quad (5-32)$$

从而三阶交调电压为

$$A_{IP3} = \sqrt{\frac{4}{3} \left| \frac{1 + \frac{2g_{m1,1}}{g_{m3}}}{\frac{8g_{m1,3}}{g_{m3}}} \right|} = \sqrt{\frac{1}{6} \left| \frac{g_{m3} + 2g_{m1,1}}{g_{m1,3}} \right|}. \quad (5-33)$$

## 5.6 可变增益 LNA 设计

由增益表达式(5-22)可以看到, 电路的增益与跨导管的跨导和负载阻抗相关。因此可以通过改变有效跨导或(和)改变负载来实现增益的可调。需要注意的是: 电路的跨导决定输入阻抗的匹配, 因此改变跨导时必须保持电路输入阻抗恒定; 而改变电路负载时, 必须尽量保证输出端直流电平的稳定。在本电路设计中, 同时采用了这两种方法来实现增益可调, 如图 5-10 所示。

### 1) 调节有效跨导

为保证在电路跨导变化时从输入端看到的阻抗保持不变, 需要流过输入端的直流电流保持恒定, 而流过输出端的电流可变。为实现这种要求, 首先将每个输入跨导管分成三个大小不等的管子, 如将  $M_1$  分为  $M_1, M_{11}$  和  $M_{12}$ 。再将其中一个的漏极直接连接到输出, 始终保持导通放大状态, 另外两个管子的漏极采用开关管切换到输出端或电源端。这样, 通过选通信号 E1、E2 就可以切换输出电流, 而保证输入端的电流不变, 实现在电路有效跨导(增益)可控的同时, 保证输入阻抗恒定。

### 2) 调节负载

由于负载 NMOS 的阻抗变化范围较小, 很难实现负的增益, 因此需要加入额外的电阻作为低增益时的负载, 如图中的  $R_{31} \sim R_{32}, R_{41} \sim R_{42}$ 。负载电阻通过选通信号 E3、E4 控制。另外, 如果直接将电阻及控制 MOS 管接在电源和输出之间, 会导致输出端的直流电平很高, 线性度降低, 在电路设计时, 采用两个 PMOS 管  $M_{3P}, M_{4P}$  和电阻  $R_{30}, R_{40}$  组成共模反馈电路, 用来稳定输出直流电平和跨导管的工作点。

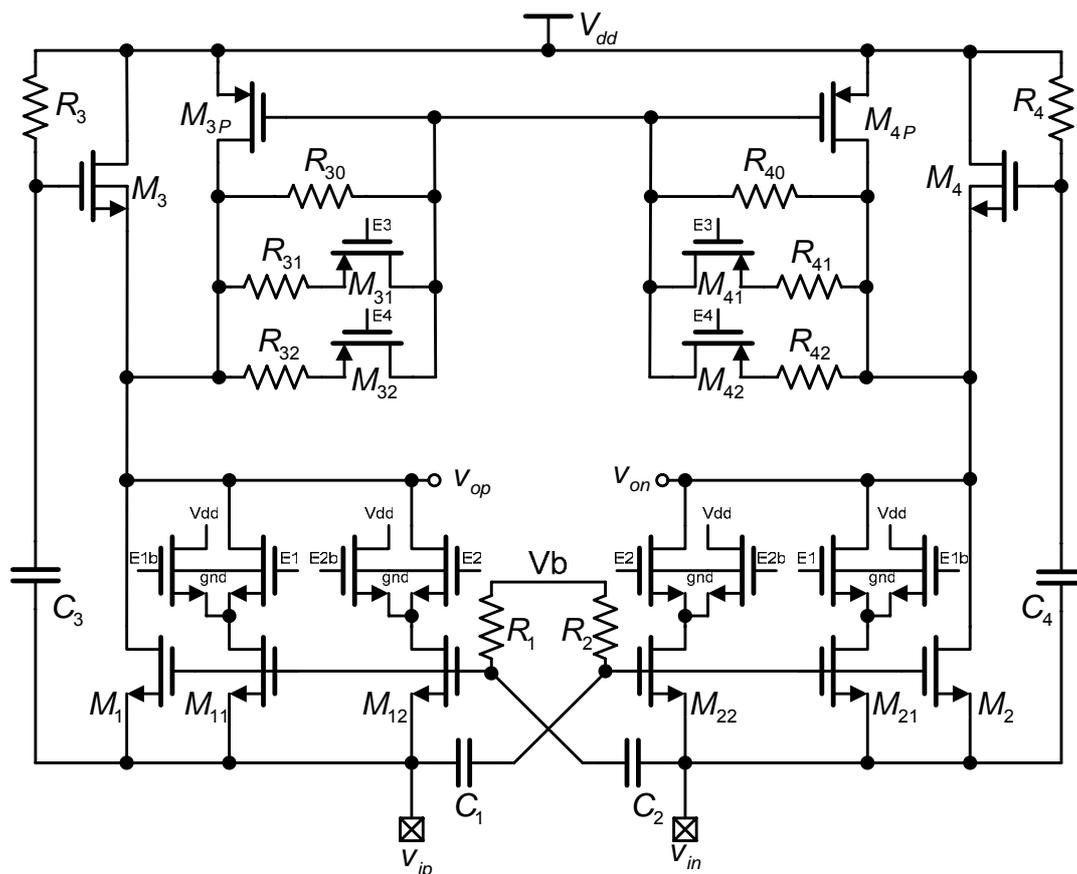


图 5-10 具有增益控制功能的全差分 LNA

## 参考文献

- [1] M. Gupta, S. Lerstaveesin, D. Kang and B. Song, "A 48-to-860MHz CMOS Direct-Conversion TV Tuner", in *Proc. IEEE Int. Solid-State Circuits Conf.*, 2007, pp. 206-208.
- [2] W. Zhuo, S. Embabi, J. Pineda de Gyvez, and E. Sanchez-Sinencio, "Using Capacitive Cross-Coupling Technique In RF Low Noise Amplifiers and Down-Conversion Mixer Design," in *Proc. 26th Eur. Solid-State Circuits Conf.*, Sep. 2000, pp.116-119.
- [3] T. Cho, et al, "A Single-Chip CMOS Direct-Conversion Transceiver for 900MHz Spread-Spectrum Digital Cordless Phones", in *Proc. IEEE Int. Solid-State Circuits Conf.*, Feb 1999, pp. 228-229.
- [4] Jianghong Xiao, I. Mehr, and Jose Silva-Martinez, "A High Dynamic Range CMOS Variable Gain Amplifier for Mobile DTV Tuner", *IEEE J. Solid-State Circuits*, vol. 42, pp. 292-301, Feb. 2007.

- [5] P. Antoine, P. Bauser, H. Beaulaton, et al., "A Direct-Conversion Receiver for DVB-H", *IEEE J. Solid-State Circuits*, vol. 40, pp. 2536-2546, Dec. 2005.
- [6] Macom, "RF Balun Transformers", <http://www.macom.com>.
- [7] Mini-Circuits, "How RF Transformers Work", <http://www.mini-circuits.com>.
- [8] 李瀚荪. 电路分析基础[M], 第三版。北京: 高等教育出版社, 1993: 210.
- [9] B. Razavi, *Design of Analog CMOS Integrated Circuits*, U.S.:McGraw-Hill, 2001.
- [10] F. Bruccoleri, E. A. M. Klumperink, and B. Nauta, "Generating All 2-MOS Transistors Amplifiers Leads To New Wide-Band LNAs," *IEEE J. Solid-State Circuits*, vol. 36, pp. 1032–1040, July 2001.

## 第六章 芯片设计与测试实例

根据前两章的理论分析,我们通过了两次实际的流片测试来验证电路设计理论的正确性。第一次流片在 TSMC 0.25 $\mu\text{m}$  RF CMOS 工艺上实现了一个采用噪声抵消技术的单端宽带低噪声放大器芯片;第二次采用 SMIC 0.18 $\mu\text{m}$  MMRF CMOS 工艺实现了两块芯片:一个固定增益宽带差分 LNA 用于单独测试,以及一个可变增益宽带差分 LNA 用于 Tuner 系统的拼接。

表 6-1 流片情况

芯片编号	流片时间	工艺	结构	增益	带宽/MHz
1#	2005.6	TSMC 0.25 $\mu\text{m}$ CMOS RF	单端噪声 抵消	固定	50-860
2#	2006.11	SMIC 0.18 $\mu\text{m}$ CMOS MSRF	差分电容 交叉耦合	固定	
3#				可变	

### 6.1 噪声抵消宽带 LNA 设计

#### 6.1.1 电路实现

图 6-1 是采用噪声抵消技术的宽带 LNA 具体电路实现[1]。图中红色虚线框内为片外器件。电路的输入级采用 NMOS 和 PMOS 互补管形式,PMOS 管  $M_{1B}$  的作用是通过电流复用技术增加输入级的跨导,从而降低电路功耗;另外为了降低电源电压抖动对电路增益和输入阻抗的影响,提高电源抑制比,采用了 PMOS 管  $M_4$  和  $M_5$  组成的电流镜为输入级提供直流偏置电流,通过调节片外电阻  $R_x$  以得到合适的电流偏置;电容  $C_1$  是  $M_{1B}$  管的源极交流旁路电容,能有效滤除直流偏置电路引入的噪声。

第一级和第二级之间采用交流耦合,设计时  $R_2$  取值较大,既能保证第一级信号有效传输到第二级,又能提供足够大的交流阻抗以保证第一级的电压增益不受影响。Cascode 管  $M_{2B}$  用于提高电路的反向隔离( $S_{12}$ )性能,其直流偏置电压由  $M_6$ - $M_8$  支路提供;电容  $C_3$  用于滤除偏置电路引入的噪声。 $M_3$  和  $M_{2B}$  管采用深 N 阱(Deep N-Well)NMOS 器件,其衬底直接与各自的源端相连以消除衬偏效应。

根据具体性能指标的要求,电路中各器件参数计算过程如下:

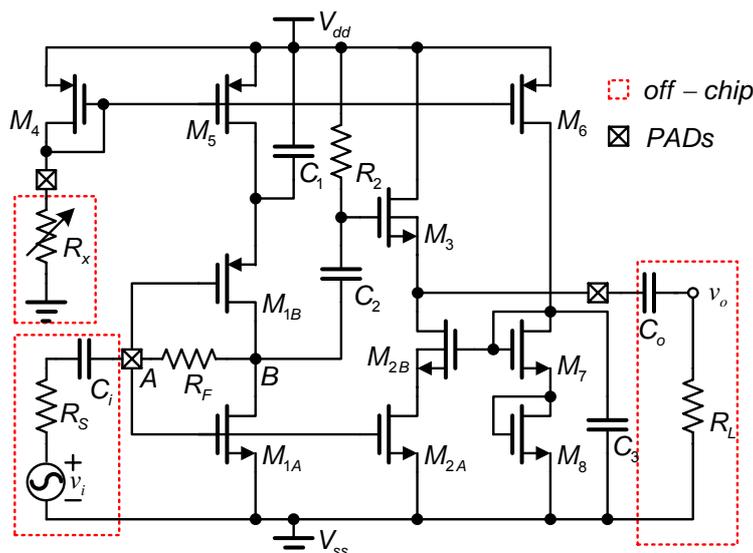


图 6-1 采用噪声抵消技术的低噪声放大器

1) 虽然电视调谐器系统特征阻抗为  $75\Omega$ ，但由于各种测试仪器均为  $50\Omega$ ，为了能够方便的验证电路的各项性能，简化测试环节并得到准确的测试结果，在第一次流片时电路参数设计仍然采用  $50\Omega$  特征阻抗。这样根据输入和输出阻抗都匹配到  $50\Omega$  特征阻抗的要求， $M_1$  和  $M_2$  管的跨导必须满足

$$g_{M1A} + g_{M1B} = 1/R_S = 0.02S, \quad (6-1)$$

$M_3$  管的跨导满足

$$g_{M3} = 1/R_L = 0.02S. \quad (6-2)$$

2) 考虑到噪声系数和功耗的权衡关系，设计时取  $R_F=400\Omega$ 。可以算得电压增益

$$|A_{VF}| = R_F/R_S = 8 \approx 18dB. \quad (6-3)$$

3) 由于 MOS 管输出阻抗的影响，使得实际电路的电压增益比计算值小。

由噪声抵消条件式(4-20)可以算出  $M_2$  管的跨导

$$g_{M2} = g_{M3} (1 + R_F/R_S) = 0.18S. \quad (6-4)$$

但在实际电路设计时考虑到功耗的限制，取  $g_{M2}=0.08S$ 。 $g_{M2}$  取值低于计算值会导致辅助放大器- $A_V$ 以及电路总电压增益的减小，还会导致噪声抵消条件发生偏移，使得实际电路的噪声系数比理论值大。

### 6.1.2 版图设计

在 TSMC  $0.25\mu\text{m}$  RF CMOS 工艺中提供了射频 MOS 管模型，但是由于射频管的尺寸只能在几个固定值中选取，不利于灵活设计电路及版图，因此实际设计时全部采用的普通 MOS 器件。另外，为了减小衬底噪声的影响，除直流偏置管外的所有 NMOS 管均采用了 Deep N-Well 模型，做在单独的阱里。

工艺中提供了 MIM 电容，但由于设计中所需要的电容精度要求都不高，因此只有耦合电容  $C_2$  采用了 MIM 电容模型，其它用于滤除噪声的电容都采用了单位面积容值更大的 MOS 管电容。

如图 6-2 为最终芯片的版图。信号从左边输入，右边输出。第二级由于电流较大，采用了尽量宽的布线(最小线宽 $>10\mu\text{m}$ )和多层金属并联，以保证芯片的可靠性。

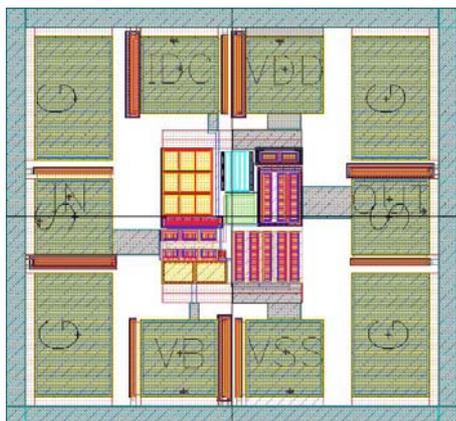


图 6-2 噪声抵消 LNA 版图

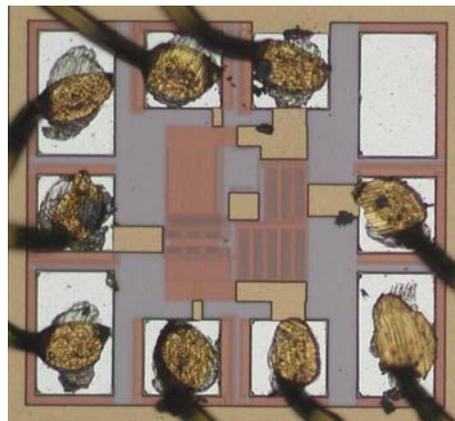


图 6-3 芯片显微照片

### 6.1.3 芯片实现及测试结果

如图 6-3 为键合后的芯片照片，LNA 核心部分尺寸为  $0.15 \times 0.18 \text{mm}^2$ ，包括焊盘的芯片整体尺寸为  $0.47 \times 0.44 \text{mm}^2$ 。键合时将接地端  $V_{SS}$  采用四根连线引出以减小寄生电感的影响[2]。

图 6-4 是测试用的 PCB 板照片，所有 RF 信号输入和输出的  $50\Omega$  匹配线宽均根据板材参数(Roges 4235)采用 ADS LineCal 软件计算得到；片外隔直电容  $C_i$  和  $C_o$  取值均为  $1 \text{nF}$ 。在第一版(左图) PCB 上制作了用于去嵌入校准的三条通路，分别是开路、直通和短路；第二版(右图)采用金属屏蔽罩以减小外部射频信号对芯片的干扰。在  $2.5 \text{V}$  直流电源供电情况下，芯片消耗的直流电流为  $12 \text{mA}$ 。

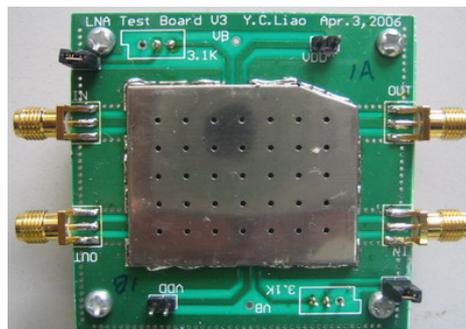
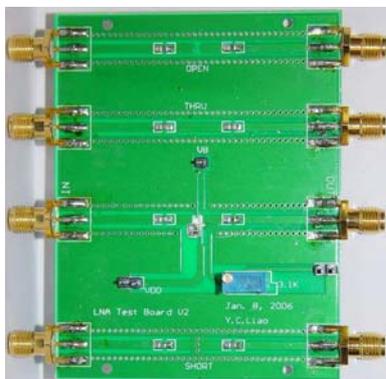


图 6-4 测试 PCB 板。

芯片测试结果:

### 1) S 参数

由于输入输出阻抗都设计为与仪器匹配的  $50\Omega$ ，因此在测试 S 参数的时候只需要直接将输入和输出端分别连接到网络分析仪的两端即可。采用的仪器是 Agilent E5071B 矢量网络分析仪，输入信号源功率设置为  $-30\text{dBm}$ ，采用双端口网络校准完成后直接与 PCB 板连接即可得到测试结果，如图 6-5 所示。在  $50\text{MHz}$ - $1\text{GHz}$  频率范围内，电压增益  $S_{21}$  约为  $13.4\text{dB}$ ，测试结果比仿真小  $0.5\text{dB}$  左右。增益  $3\text{dB}$  带宽范围为  $1\text{MHz}$ - $1.3\text{GHz}$ 。输入匹配  $S_{11}$  从  $-16\text{dB}$  到  $-9\text{dB}$ ，输出匹配  $S_{22}$  在  $-10\text{dB}$  以下，反向隔离度  $S_{12}$  小于  $-19\text{dB}$ 。

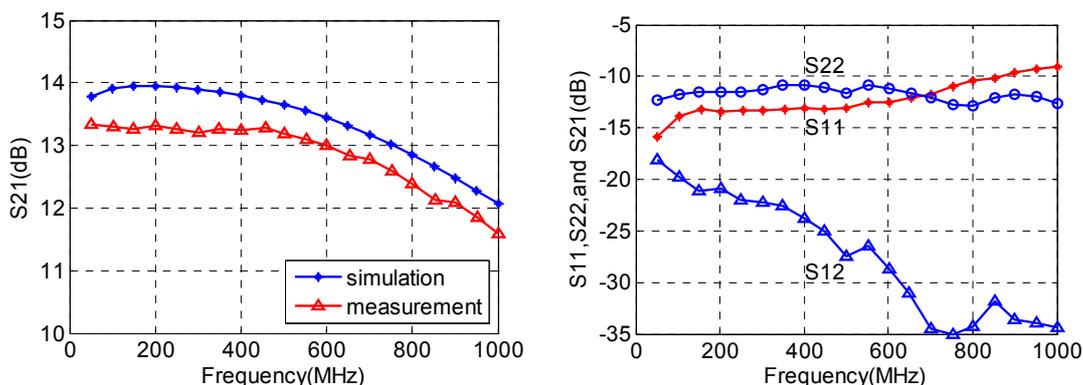


图 6-5 S 参数仿真与测量结果

### 2) 噪声系数 NF

采用 Agilent N8975A 噪声分析仪测试噪声系数，仿真和测试结果如图 6-6 所示。在  $50\text{MHz}$ - $1\text{GHz}$  频率范围内，噪声系数小于  $3.5\text{dB}$ ，最小值约为  $2.4\text{dB}$  左右。测量得到的噪声系数最小值在频率  $400\text{MHz}$  附近，在低频下噪声系数变差的主要原因是由于 MOS 管  $1/f$  噪声的影响，而高频下噪声系数的恶化主要是由于输入端的寄生电容影响导致噪声抵消点条件发生偏移。

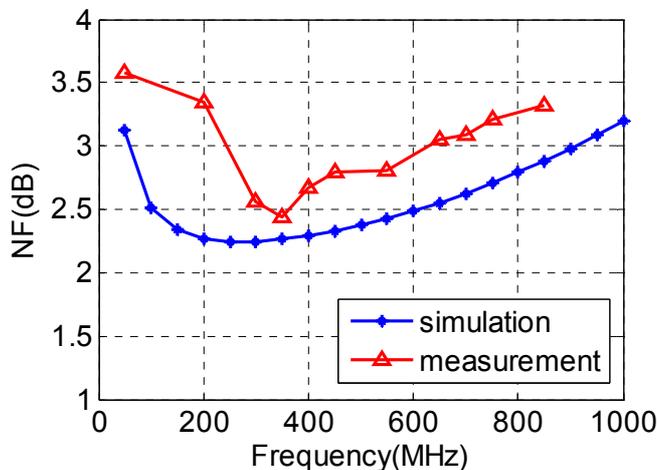


图 6-6 噪声系数仿真与测量结果

### 3) 增益 1dB 压缩点

增益 1dB 压缩点的测量使用的信号源和功率计分别是 Agilent E8251A 和 E4419B。图 6-7 中实线为输入信号频率为 500MHz 时, 改变输入信号功率得到的输出功率曲线, 虚线为测试得到的输出功率减 1dB 后外推的直线。外推直线与输出功率曲线的交点即为 1dB 压缩点, 约为 -6.7dBm。

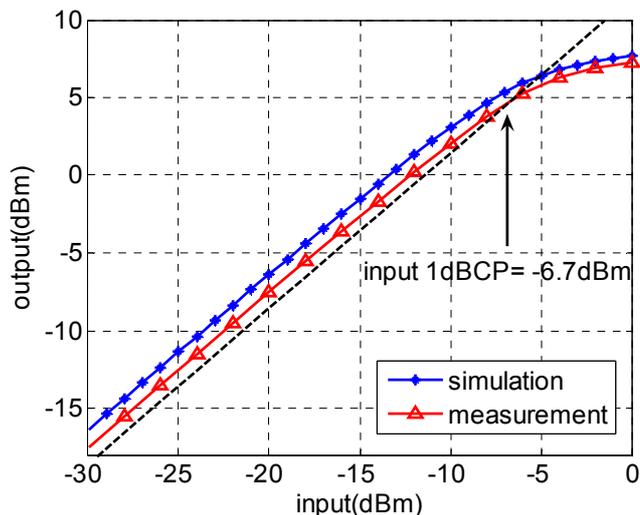


图 6-7 功率 1dB 压缩点仿真与测量结果

### 4) 三阶交调点 IIP3

三阶交调点的测试采用的是 Agilent E4437B 和 E4406A, 前者用于产生 two-tone 信号, 后者用于对输出功率频谱分析。记录对应不同输入功率的输出一次谐波和三次谐波的功率值, 通过外推法就可以得到三阶交调点。在图 6-8 中, 输入频率为 500MHz 和 502MHz 时, 三阶交调点约为 3.3dBm。

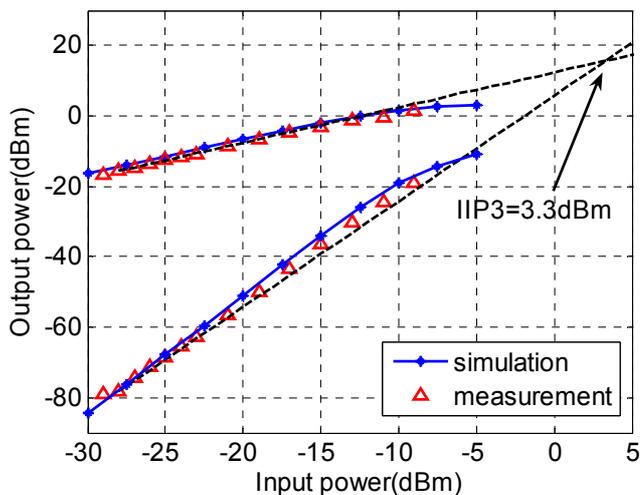


图 6-8 三阶交调点仿真与测量结果

表 6-2 总结了所设计的宽带 LNA 电路的测试结果以及近期文献中的其他 CMOS 宽带 LNA 设计结果。从表中可以看到，本文电路的输入、输出匹配和电压增益等参数与其他电路基本相同，线性度 IIP3 有了一定的提高，功耗有所下降，总体性能较为平衡。在 50-860MHz 工作频率范围内，性能指标已经基本满足射频电视调谐器的应用需要。

表 6-2 测试结果总结及比较

作者	Ma D.[3]	S.B.T.[4]	F. B.[5]	F. B.[6]	本设计
工艺尺寸	0.35 $\mu$ m SiGe	0.13 $\mu$ m	0.35 $\mu$ m	0.25 $\mu$ m	0.25 $\mu$ m
频率范围	100-1000MHz	100-930MHz	50-900MHz	150-2000MHz	50-860MHz
S <sub>11</sub>	-9	-10dB	N/A	-8dB	-9dB
S <sub>21</sub> (增益)	18.8dB	13dB	11dB	13.7dB	13.4dB
S <sub>12</sub>	N/A	-20dB	-30dB	-36dB	-19dB
S <sub>22</sub>	N/A	-10dB	N/A	-12	-10dB
NF	5dB	4dB	4.4dB	1.8-2.8dB	2.4-3.5dB
1dBCP	-2dBm	-18dBm	-6dBm	-9dBm	-6.7dBm
IIP3	(8dBm)	-10.2dBm	14.7dBm	0dBm	3.3dBm
功耗	24mA×5V	0.6mA×1.2V	1.5mA×3.3V	14mA×2.5V	12mA×2.5V

#### 6.1.4 设计小结

本设计详细分析了噪声抵消技术的原理和电路实现方法，并介绍了一个采用噪声抵消技术的宽带 CMOS 低噪声放大器芯片的设计过程和测试结果。对电路的电压增益和噪声系数等参数进行了详细的分析，并给出了电路设计和参数计算的具体过程。流片测试结果表明，采用该技术的宽带低噪声放大器能够在宽的工作频率范围内得到较低的噪声系数、良好的阻抗匹配、适当的增益和较高线性度等特性，仿真结果与测试非常接近。但对于实际射频电视调谐器的应用而言，还需要进一步提高线性度，降低功耗。

## 6.2 差分电容交叉耦合 LNA

### 6.2.1 完整电路实现

图 6-9 为一个采用电容交叉耦合结构的全差分低噪声放大器完整电路。输入端与片外 Balun 直接相连，Balun 阻抗比为 1:1；而输出端的设计较为复杂：由于输出阻抗并未匹配到 50 $\Omega$  的仪器特征阻抗，因此在测量增益和噪声系数等参数时，需要接两个开漏的 NMOS 管作为缓冲(Buffer)输出，在输出端通过两个 Bias-Tee(或 50 $\Omega$  电阻)和一个 1:2 的 Balun 耦合成单端信号后送入测试仪器。而

在测量线性度(1dB 压缩点、IIP3 等)时, 由于输出 Buffer 限制了器件的线性度, 因此在 Buffer 前面, 即电路的直接输出端  $v_{op}$  和  $v_{on}$ , 也设计了两个 PAD 用于将信号交流耦合后接 Balun, 这样虽然会降低输出功率, 但对线性度的影响较小。

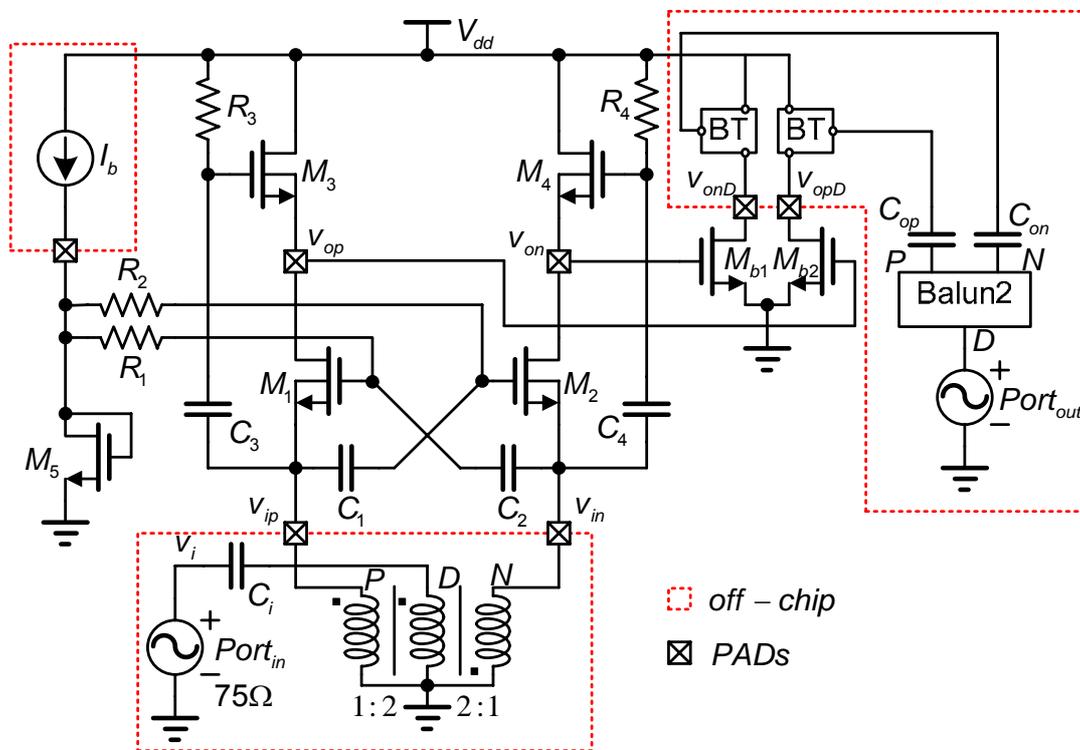


图 6-9 差分电容交叉耦合 LNA 完整电路

### 1) 输入管设计

根据输入阻抗匹配要求, 假设采用阻抗比 1:1 的 Balun, 则阻抗匹配条件为

$$Z_i = 1/g_{m1,2} = 75\Omega. \quad (6-5)$$

因此  $M_1$  和  $M_2$  的跨导为

$$g_{m1,2} = 13.3\text{mS}. \quad (6-6)$$

这样, 根据电流要求和直流偏置电压的大小就可以确定输入管尺寸。需要注意的是, 在满足上式的跨导条件下, 考虑到在低频下 MOS 管闪烁噪声的贡献,  $M_1$  和  $M_2$  的面积应该选取的尽量大一些。最终选取的宽长比为  $110\mu\text{m}/0.4\mu\text{m}$ , 过驱动电压  $V_{od} = 176\text{mV}$ 。

### 2) 负载管设计

负载管  $M_3$  和  $M_4$  由于直流工作点确定, 只需通过增益的要求即可确定其跨导, 进而确定宽长比。在 14dB 的增益要求下, 有

$$g_{m3,4} = g_{m1,2}/2 = 6.7\text{mS}. \quad (6-7)$$

同样,  $M_3$  和  $M_4$  的沟道长度也应该选取的稍大以减小闪烁噪声。最终选取的

宽长比为  $60\mu\text{m}/1\mu\text{m}$ .

### 6.2.2 版图设计

图 6-10 为采用 SMIC  $0.18\mu\text{m}$  CMOS MSRF 工艺设计的包含所有 PAD 的版图。与 6.1 节的设计考虑相同，所有 NMOS 管均采用 Deep-N Well 器件模型，并将每个器件做在独立的深 N 阱中以防止衬底噪声及相互之间的耦合。耦合电容  $C_1\sim C_4$  均采用 MIM 电容模型。信号从下部的 INP 和 INN 两个 PAD 输入，左右的 PAD 分别为 Buffer 前后的差分输出端。

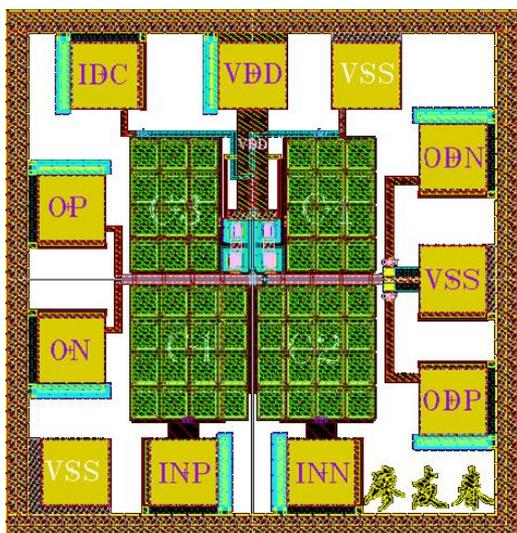


图 6-10 差分 LNA 版图

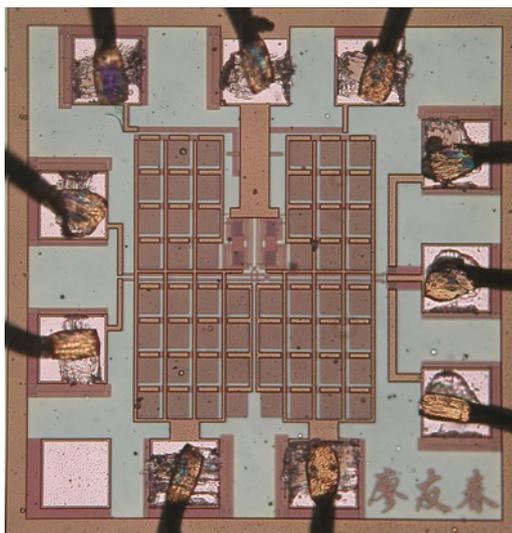


图 6-11 芯片显微照片

### 6.2.3 芯片实现及测试结果

图 6-11 为最终芯片照片。包括所有 PAD 的芯片总面积为  $0.52\times 0.54\text{mm}^2$ ，LNA 核心部分尺寸为  $0.25\times 0.3\text{mm}^2$ 。测试 PCB 板如图 6-12 所示。

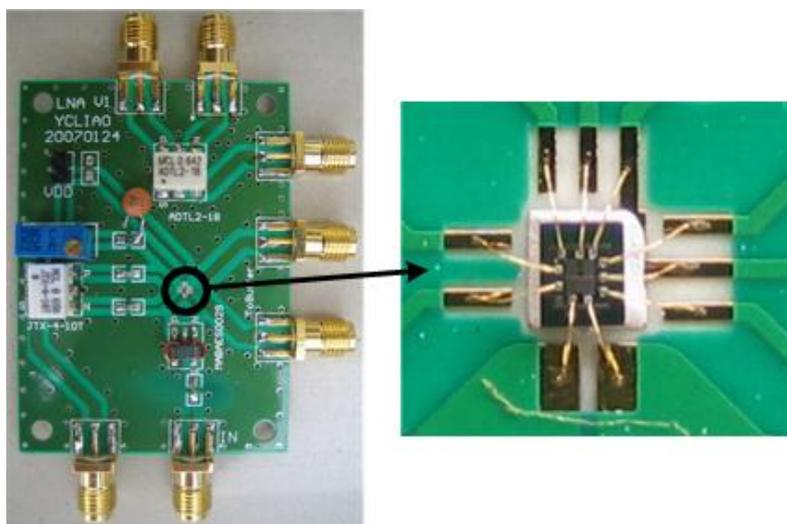


图 6-12 测试 PCB 板和 COB 芯片

电路参数测试与仿真结果如下：

### 1) 电压增益

图 6-13 为电压增益的仿真与测试结果。仿真得到的增益约为 14dB 左右，在 50-860MHz 频带范围内增益变化约为 1dB；测试得到的增益约为 14.8dB，且在整个频率范围内较为平坦。这是由于测试时直流电流比设定值大，使得跨导增加，从而增大了增益。

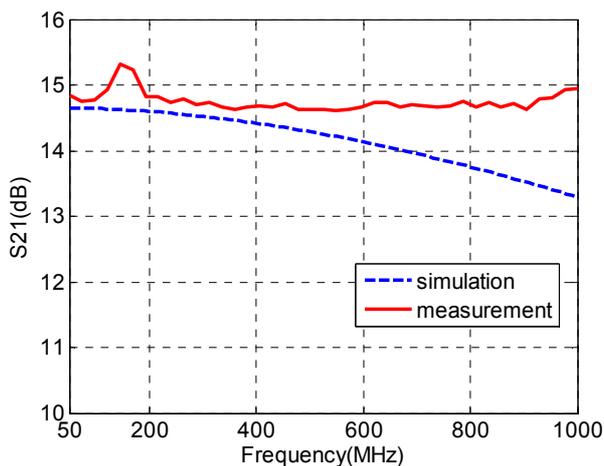


图 6-13 电压增益仿真结果

### 2) 输入匹配 S11

测试时采用 50Ω 特征阻抗的网络分析仪，通过一个 1:1.5 的 balun 转化为 75Ω 特征阻抗输入芯片。图 6-14 是仿真与测试的 S11 值，测得的 S11 值在 50-860MHz 频率范围内小于 -22dB。由于测试时寄生参数的影响，使得仿真和测试的 S11 最小值频率有所偏移。

另外也可采用 75Ω 特征阻抗的网络分析仪测试 S11，此时需要将 PCB 板上输入端的 SMA 头改为 75Ω 阻抗的 F 头连接。

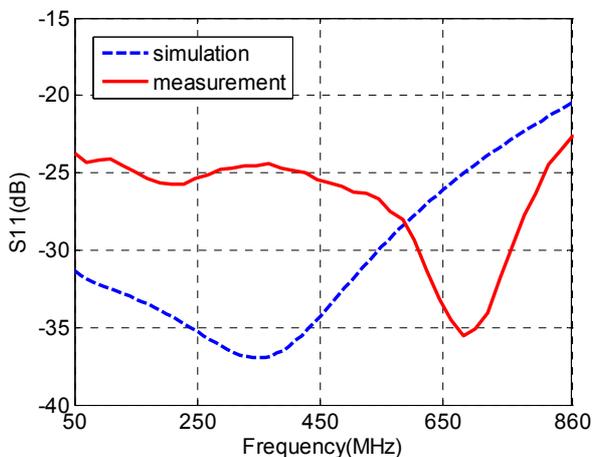


图 6-14 S11 仿真与测试结果

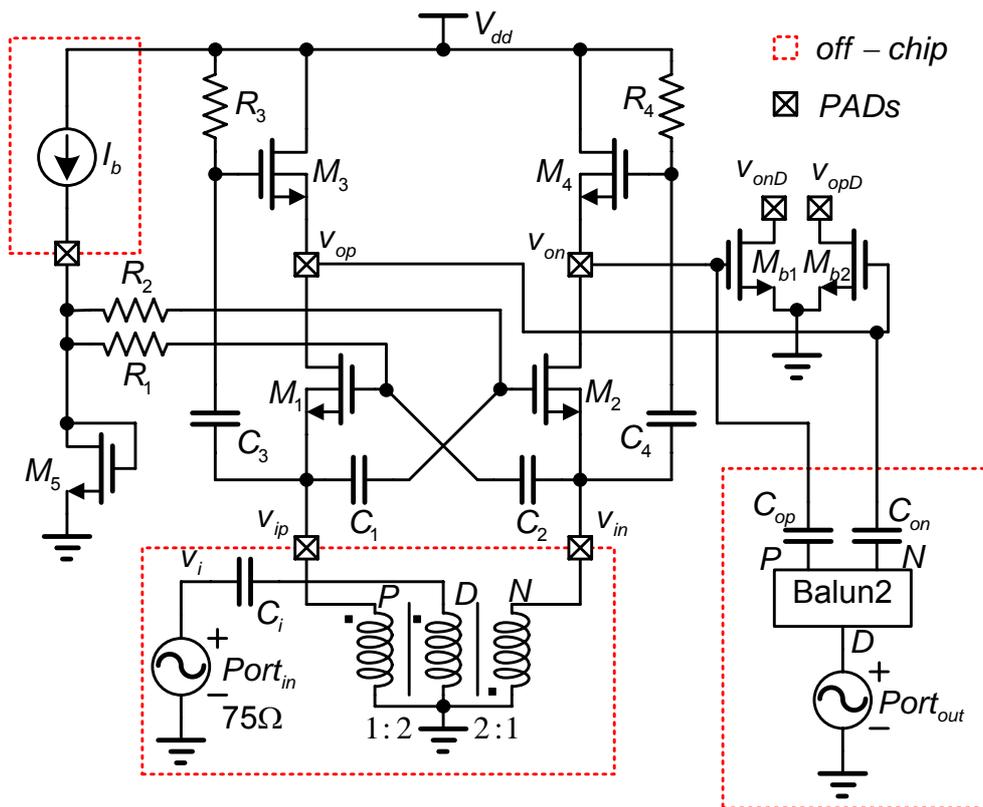


图 6-15 噪声系数与线性度测试 Testbench

### 3) 噪声系数

测试噪声系数和线性度的 Testbench 如图 6-15 所示。图 6-16 是噪声系数的仿真和测试结果。由于输入 Balun 的功率损耗典型值为 1dB，因此测得的 NF 数据需要减 1dB。另外，由于测试时采用的是 50Ω 特征阻抗噪声源，需要将测试结果转化到 75Ω，转化公式为

$$F_{75\Omega} = 10 \cdot \log_{10}(1 + (10^{F_{50\Omega}/10} - 1) \cdot 50/75). \quad (6-8)$$

为了减小片外干扰信号的影响，将整个测试 PCB 板连同直流电源放入一个

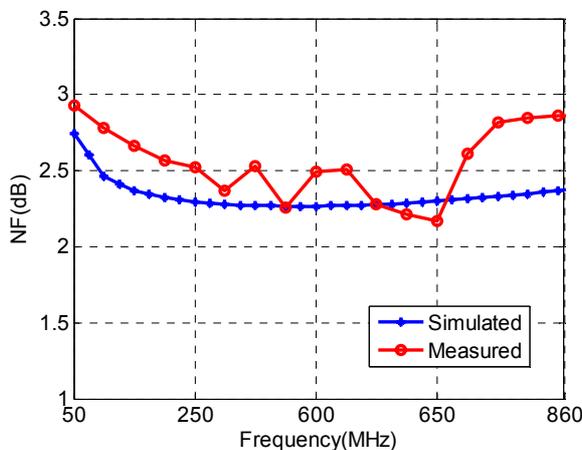


图 6-15 噪声系数仿真与测试结果

屏蔽箱中进行 NF 测试。从图中可以看到测试得到的噪声系数与仿真拟合较好。

#### 4) IIP3

其中输入  $Port_{in}$  设置为双音(2-tone), 频率间隔设为 2MHz。输出端在 Buffer 前通过 Balun 直接转换成单端信号。在电路仿真时发现一个现象: 如果输出端的 Balun 两差分端存在相互耦合, 例如变压器型的 Balun, 则仿真得到得 IIP3 约为 13dBm, 而当输出端不接 Balun 或接一个差分端没有相互耦合的 Balun 时, 仿真得到的 IIP3 约为 7dBm。在实际测试时采用的是有耦合的 Balun。

测试结果如图 6-17 所示, 测试得到的 IIP3 为 8.3dBm。注意这个结果同样是在  $50\Omega$  特征阻抗下得到的, 输入双音信号为 500MHz 和 502MHz。作为对比, 图中给出了在同样条件下的仿真结果。

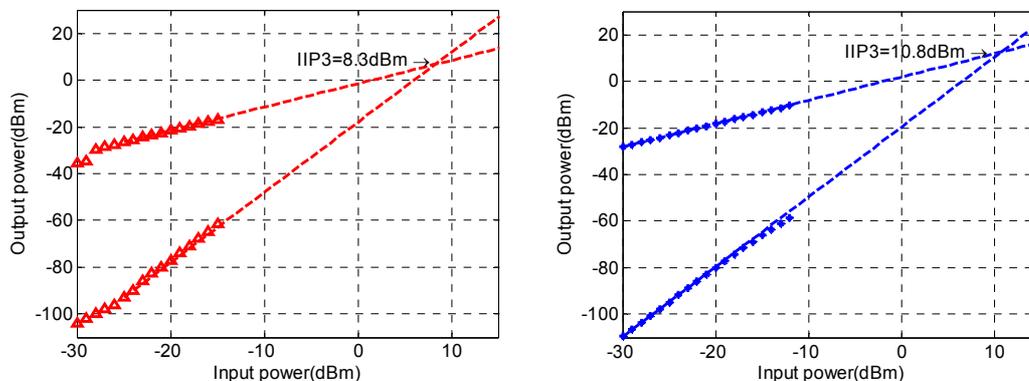


图 6-17 IIP3 测试(左)与仿真(右)结果

#### 5) IIP2

IIP2 的仿真方法与 IIP3 类似, 图 3-18 为在输入频率 200MHz 和 250MHz 下测试得到的 IIP2 结果, 测试得到的 IIP2 为 28dBm。测试得到的 IIP2 与仿真存在一定的差距, 主要是由于芯片内部存在的不匹配以及 PCB 板上的非理想因素造成的。

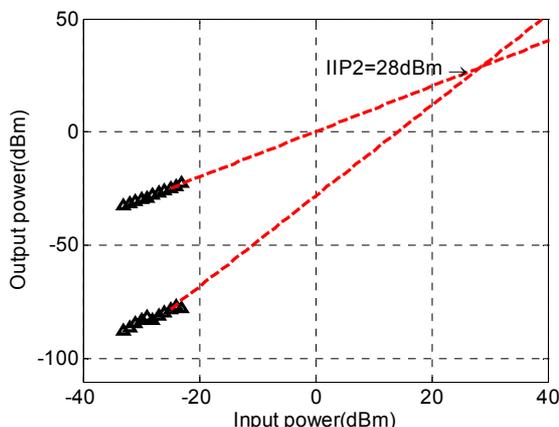


图 6-18 IIP2 测试结果

## 6) 增益 1dB 压缩点

如图 6-19 为输入信号频率 500MHz 时测试得到的增益 1dB 压缩点, 由图可得到输入参考 1dB 压缩点为 4.9dBm。

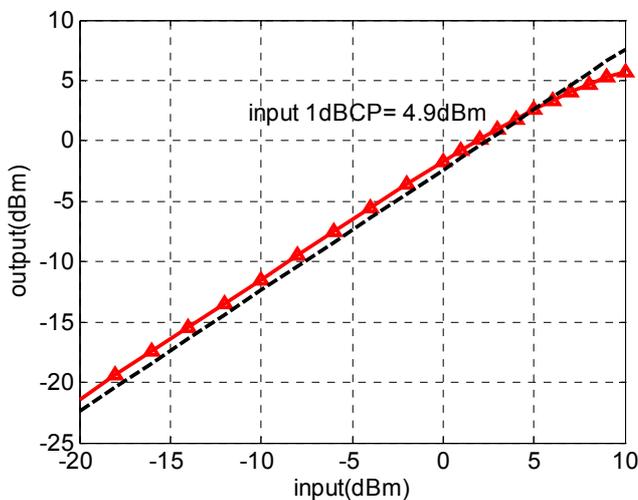


图 6-19 1dB 压缩点测试结果

## 7) FOM

为了更好的比较宽带低噪声放大器的设计性能, 引入了一个 FOM(Figure of Merit)对各种主要参数进行计算。该 FOM 由[7]提出, 这里做了一个小的改进, 即将带宽(BW)改为带宽与中心频率的比值(BW/ $f_c$ )以更好的衡量设计的难度。

$$\text{FOM} = \frac{\text{Gain}(\text{abs}) \cdot \text{IIP3}(\text{mw}) \cdot \text{BW}}{P_{dc}(\text{mw}) \cdot (F-1)(\text{abs}) \cdot f_c} \quad (6-9)$$

其中增益 Gain 和噪声系数 F 为绝对值, IIP3 和直流功耗  $P_{dc}$  单位为毫瓦。可以算得本设计 LNA 的 FOM 为 12.08。

## 6.2.4 测试结果小结

从上面的测试结果可以看到, 本设计的测试难点主要在于:

1) 电路输入阻抗设计为  $75\Omega$ , 而测试仪器均为  $50\Omega$  特征阻抗, 因此对输入阻抗的测试存在一定误差; 另外, 噪声系数、线性度等的测试结果也需要校正;

2) 测试增益时采用开漏 NMOS 输出, 输出端采用 Bias-Tee 或  $50\Omega$  电阻等方法均存在一定程度的功率衰减, 宽带匹配网络的设计有一定难度。

测试结果显示电路的噪声系数、线性度等参数的测量与仿真结果较为接近, 表 6-3 总结了芯片测试结果, 并与其他类似芯片的比较。从表中可以看到, 本设计的各项指标都达到了较高的水平。特别是 FOM 值比其他芯片高出许多, 表明了本设计在各方面综合指标的优良。

表 6-3 测试结果总结及比较

作者	W.Z.[8]	D.S.[9]	T.W.K[10]	J.X.[11]	本设计
工艺尺寸	0.5 $\mu\text{m}$	0.12 $\mu\text{m}$	0.18 $\mu\text{m}$	0.18 $\mu\text{m}$	0.18 $\mu\text{m}$
频率范围	900MHz	48-862MHz	470-860MHz	470-870MHz	50-860MHz
$S_{11}$	N/A	N/A	N/A	-11dB	-12dB
$S_{21}$ (增益)	12.2dB	17dB	10dB	16dB	15dB
NF	4.4dB	3dB	5.7dB	4.3dB	2.5dB
1dBBCP	-7dBm	N/A	N/A	-9dBm	4.9dBm
IIP3	6.7dBm	5.5dBm	10dBm	-1.5dBm	8.3dBm
功耗	7.4mA $\times$ 2.7V	23mA $\times$ 2.5V	5.2mA $\times$ 1.8V	12mA $\times$ 1.8V	4mA $\times$ 1.8V
FOM	N/A	0.79	0.73	0.072	12.08

## 6.3 差分可变增益 LNA

### 6.3.1 版图与芯片

可变增益 LNA 的最终版图和芯片照片如图 6-20 所示。图中最下面为差分信号输入端，与 PAD 相连引出。左边中间为四位控制端，连接片上数字模块。最上面中间为 VDD，两个差分输出端分别位于 VDD 左右。直流电流和 VSS 分别左上角和右上角连出。芯片尺寸为  $0.26\times 0.3\text{mm}^2$ 。

图 6-21 为包括可变增益 LNA 的整个电视调谐器系统的芯片显微照片。由于差分可变增益 LNA 在芯片中直接与后级的 Mixer 相连，输出端没有单独的测试 PAD，也不需要额外的用于测试的 Buffer。增益四位控制信号由片上数字模块 I<sup>2</sup>C 总线提供，位于芯片右下角。

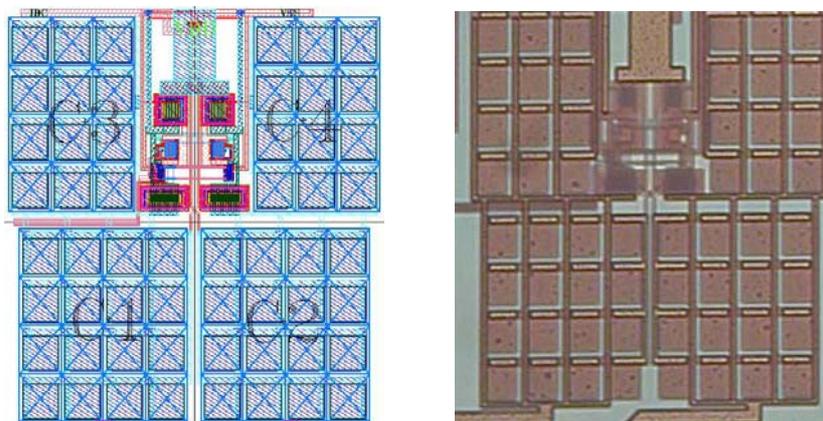


图 6-20 差分可变增益 LNA 版图与芯片照片

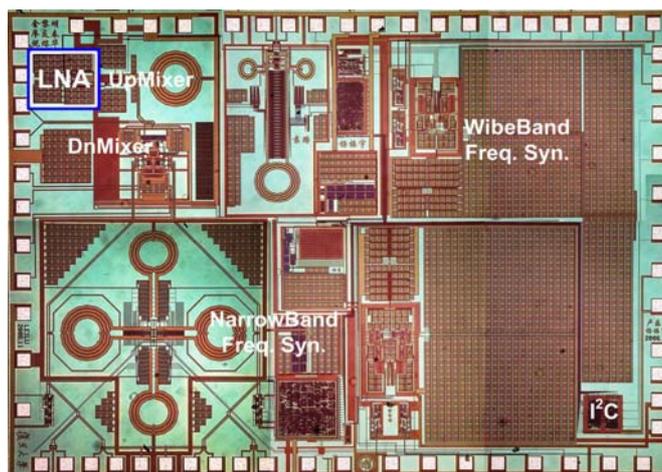


图 6-21 电视调谐器系统芯片显微照片(LNA 位于左上角)

### 6.3.2 仿真(测试)结果

在不同的控制位下电路增益的仿真结果见图 6-22。对应于不同的增益的噪声系数仿真结果如图 6-23 所示。

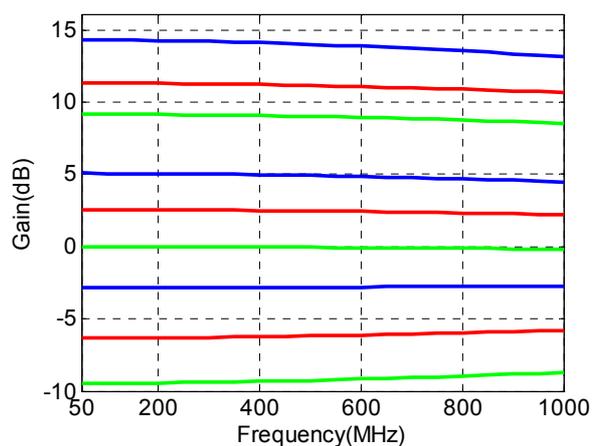


图 6-22 仿真得到的 9 级增益

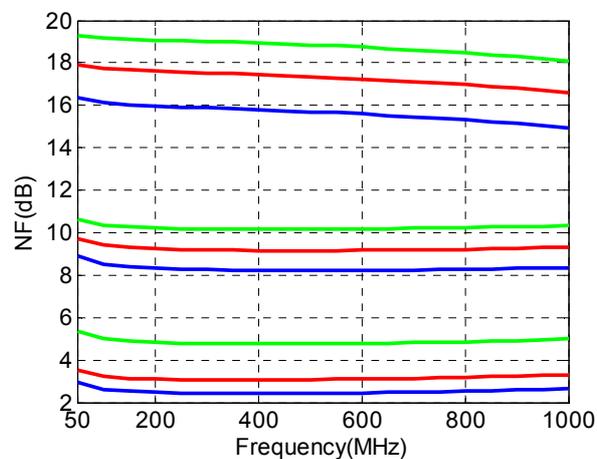


图 6-23 对应 9 级增益的噪声系数

表 6-3 总结了可变增益 LNA 仿真结果与器件参数及控制位设置情况。从表中可以看到，在一定的跨导(输入管尺寸)下，电路的噪声系数随着有效负载降低而升高，变化幅度较小；而当电路的跨导降低时，噪声系数的恶化较为明显。这是由于当改变有效负载时，对噪声系数的影响仅来源于负载电阻的噪声贡献部分。而减小跨导管尺寸后，基于 Balun 耦合的 MOS 管热噪声抵消条件发生了偏移，使得热噪声的贡献开始变大；另一方面，减小 MOS 管面积使得闪烁噪声(Flick Noise)的贡献明显增加。

表 6-4 九级增益与噪声系数仿真结果

有效跨导管 宽度( $\mu\text{m}$ , $L=0.4\mu\text{m}$ )	有效负载 ( $\mu\text{m}$ 或 $\Omega$ )	增益(dB) (50M-860MHz, 500MHz)	NF(dB) (50M- 860MHz)	控制位 E1E2E3E4
110	NMOS(60/1)	14.4-13.5(14)	2.7-3.6	1111
110	RL=160	11-10.6(11)	3.4-4.2	1101
80	RL=160	8.8-8.3(8.6)	5.3-6.3	0101
40	RL=160	4.4-4(4.3)	9-10	1001
40	80	1.9-1.6(1.8)	9.8-10.8	1010
40	160  80	-9~-1(-1)	10.9-11.6	1000
10	RL=160	-4~-3.7(-3.8)	16.1-17.4	0001
10	80	-7.4~-7(-7.3)	17.6-18.8	0010
10	160  80	-10.7~-10.1(-10.5)	19-20.1	0000

## 参考文献

- [1] 廖友春, 唐长文, 闵昊, “一种用于电视调谐器的宽带低噪声放大器设计”[J], 半导体学报, 2006, 28(11):126.
- [2] P. Sivonen and A. Parssinen, "Analysis and Optimization of Packaged Inductively Degenerated Common-Source Low-Noise Amplifiers With ESD Protection", *IEEE Trans. on Microwave Theory and Techniques*, Vol. 53, pp. 1304-1313, Apr. 2005.
- [3] Ma Desheng, Shi Yin, and Dai Fa Foster, "A Wide-Band Low Noise Amplifier for Terrestrial and Cable Receptions", *Chinese J. of Semiconductors*, Vol. 27, pp. 970-975, Jun. 2006.
- [4] Stanley B.T. Wang, A.M. Niknejad, and R.W. Brodersen, "Design of a Sub-mW 960-MHz UWB CMOS LNA", *IEEE J. Solid-State Circuits*, vol. 41, pp. 2449-2456, Nov. 2006.
- [5] F. Brucoleri, E. A. M. Klumperink, and B. Nauta, "Generating All 2-MOS

- Transistors Amplifiers Leads To New Wide-Band LNAs," *IEEE J. Solid-State Circuits*, vol. 36, pp. 1032–1040, July 2001.
- [6] F. Bruccoleri, E. A. M. Klumperink, and B. Nauta, "Wide-band CMOS Low-Noise Amplifier Exploiting Thermal Noise Canceling," *IEEE J. Solid-State Circuits*, vol. 39, pp. 275-281, Feb. 2004.
- [7] A. Amer, E. Hegazi, and H. Ragai, "A Low-Power Wideband CMOS LNA for WiMAX", *IEEE Tran. on Circuit and Systems-II: Express Briefs*, vol. 54, pp. 4-8, Jan. 2007.
- [8] W. Zhuo, S. Embabi, J. Pineda de Gyvez, and E. Sanchez-Sinencio, "Using Capacitive Cross-Coupling Technique In RF Low Noise Amplifiers and Down-Conversion Mixer Design," in *Proc. 26th Eur. Solid-State Circuits Conf.*, Sep. 2000, pp.116-119.
- [9] D. Saias, et al., "A 0.12 $\mu$ m CMOS DVB-T Tuner", in *Proc. IEEE Int. Solid-State Circuits Conf.*, 2005, pp. 430-431.
- [10] T. W. Kim and B. Kim, "A 13-dB IIP3 Improved Low-Power CMOS RF Programmable Gain Amplifier Using Differential Circuit Transconductance Linearization For Various Terrestrial Mobile D-TV Applications," *IEEE J. Solid-State Circuits*, vol. 41, pp. 945-953, Apr. 2006.
- [11] Jianghong Xiao, I. Mehr, and Jose Silva-Martinez, "A High Dynamic Range CMOS Variable Gain Amplifier for Mobile DTV Tuner", *IEEE J. Solid-State Circuits*, vol. 42, pp. 292-301, Feb. 2007.

## 第七章 总结与展望

### 7.1 成果总结

本论文针对电视调谐器的实际应用需求,研究了宽带低噪声放大器设计的各种基础理论与设计细节。从基础的 MOS 管噪声机理入手,研究了器件的噪声模型和非线性因素;接着,以成熟的窄带低噪声放大器设计为例,详细分析了在 LNA 电路中的噪声系数计算方法和噪声优化方法,为宽带 LNA 的设计打下了基础。论文的重点为两种实用的宽带 LNA 的设计,深入分析了基本的共源放大和共栅放大电路,找出限制噪声和线性度等性能的主要因素,通过电路创新与参数优化等手段,实现了较好的电路性能。最后,通过实际的流片测试,验证了设计理论的正确性。所设计的具有增益增益控制功能的差分 LNA 芯片在输入阻抗匹配,噪声系数,线性度,增益,功耗等各项性能指标都已经能够基本满足电视调谐器系统的要求。论文研究成果对于各种射频频段的低噪声放大器,混频器等电路设计都具有一定的理论指导意义和参考借鉴价值。

### 7.2 展望与进一步研究

虽然目前设计的 LNA 已经基本满足了电视调谐器系统的要求,但是对于系统的进一步集成与整合而言,低噪声放大器电路还可以做如下两点改进:

1) 采用内部的单端转差分电路代替目前片外采用的 Balun。目前的结构中输入端接片外 Balun 虽然很容易的实现了将天线接收到的单端射频信号转为差分信号的要求,但是不利于整个系统的单芯片集成,导致在实际应用中增加了成本和面积。因此,需要采用片内的有源模块来实现将单端信号转为差分信号的功能,从而去掉片外 Balun[1]。

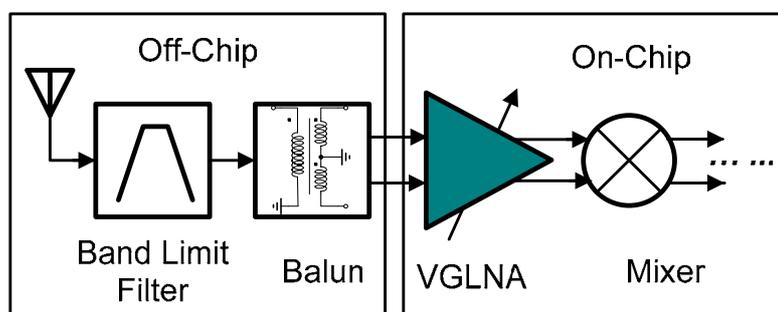


图 7-1 目前广泛采用的 Tuner 架构

2) 对于电视调谐器系统,需要在输入信号幅度很强时能够进行衰减,防止信号饱和,这时候对系统的线性度要求非常高。由级联系统的线性度理论[2]可

以知道, 当各级模块增益均为正时, 系统的线性度由最后一级决定, 从前到后线性度要求逐渐增加; 而如果第一级增益为负, 则第一级的线性度将起决定性作用, 限制整个系统的线性度。但对于第五章中介绍的可变增益 LNA, 随着增益的降低其自身的线性度并没有明显升高, 因此在衰减模式下将会制约整个系统的线性度, 导致电视信号出现失真。一个解决方案是在差分射频 LNA 前面增加一个具有很高线性度的可变增益模块, 这样, 当输入信号幅度很强需要衰减时, 前级模块增益为负, 能够释放对射频 LNA 的线性度要求[3,4]。

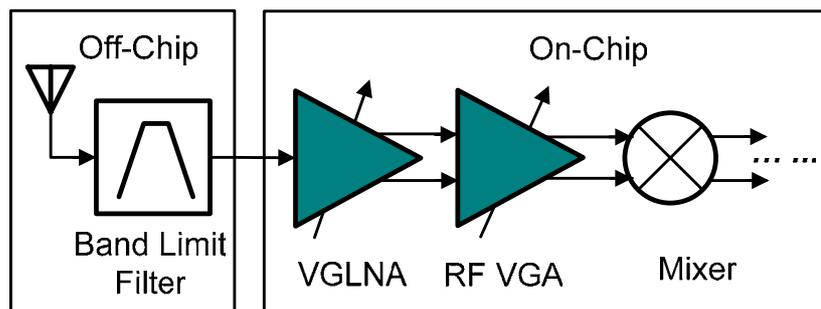


图 7-2 无需外部 Balun 的高线性全集成架构

综合 1)、2) 的考虑, 可以在芯片的最前端设计一个 VGLNA 模块, 如图 7.2 所示。该模块结构为单端输入, 差分输出; 同时具有增益控制能力, 且自身的线性度非常高。该方案可行的原因在于 VGLNA 模块的噪声性能要求很低, 这是因为只有当输入信号幅度很弱时, 系统对噪声性能要求才很高, 而在此时 VGLNA 可以通过开关切换至关闭状态, 即信号直接输入到噪声系数很低的 RF VGA 模块。而当信号幅度很强时, 输入信噪比很高, 系统对电路的噪声要求下降, 而对线性度要求升高, 这时增益为负且线性度很高的 VGLNA 模块能够为整个系统提供很好的线性度。

## 参考文献

- [1] S. Chehrazi, A. Mirzaei, R. Bagheri, and A.A. Abidi, "A 6.5 GHz Wideband CMOS Low Noise Amplifier for Multi-band Use", in *Proc. IEEE 2005 Custom Integrated Circuits Conf.*, pp. 801-804.
- [2] B. Razavi, *RF Microelectronics*. New Jersey: Prentice-Hall, 1998. pp. 20.
- [3] T.W. Kim and B. Kim, "A 13-dB IIP3 Improved Low-Power CMOS RF Programmable Gain Amplifier Using Differential Circuit Transconductance Linearization For Various Terrestrial Mobile D-TV Applications," *IEEE J. Solid-State Circuits*, vol. 41, pp. 945-953, Apr. 2006.

- [4] M. Gupta, S. Lerstaveesin, D. Kang and B. Song, "A 48-to-860MHz CMOS Direct-Conversion TV Tuner", in *Proc. IEEE Int. Solid-State Circuits Conf.*, 2007, pp. 206-208.

## 致 谢

在三年的硕士阶段结束之际，首先无疑要感谢我的导师唐长文博士，唐老师严谨的治学态度和对学术研究的热忱与执着深深影响了我，使我能够不断奋发向上。唐老师在科研上对我的悉心指点，在学习生活中对我的照顾都让我难以释怀。

感谢闵昊教授在科研工作和论文工作中给予的宝贵指导，感谢王俊宇老师、张皓老师一直以来的帮助和支持。

感谢所有关心我、支持我的朋友们。感谢实验室所有陪我度过这三年美好时光的同学们，是你们让我的研究生生活如此丰富多彩。尤其是要感谢 TV Tuner 组的金黎明，杨振宇，卢磊，袁路等同学给予的许多有益的建议和讨论。衷心祝愿我们的 Tuner 芯片能够早日研发成功！

感谢我的父母亲对我的养育和关爱。感谢我的哥哥多年来对我生活的关心。

最后，我要感谢我的未婚妻，感谢你对我的理解与信任，感谢你这些年来的默默支持与奉献，感谢你陪我分享所有的欢乐与忧伤。你的体贴是我心灵的港湾，你的期许是我奋斗的动力，你的爱是我力量的源泉！谨以此文献给你。

## 论文独创性声明

本论文是我个人在导师指导下进行的研究工作及取得的研究成果。论文中除了特别加以标注和致谢的地方外，不包含其他人或其它机构已经发表或撰写过的研究成果。其他同志对本研究的启发和所做的贡献均已在论文中作了明确的声明并表示了谢意。

作者签名：\_\_\_\_\_ 日期：\_\_\_\_\_

## 论文使用授权声明

本人完全了解复旦大学有关保留、使用学位论文的规定，即：学校有权保留送交论文的复印件，允许论文被查阅和借阅；学校可以公布论文的全部或部分内容，可以采用影印、缩印或其它复制手段保存论文。保密的论文在解密后遵守此规定。

作者签名：\_\_\_\_\_ 导师签名：\_\_\_\_\_ 日期：\_\_\_\_\_