

学校代码: 10246

学 号: 10210720188

復旦大學

硕 士 学 位 论 文

CMOS 工艺数字电视调谐器中校正技术的实现

院	系:	信息科学与技术
专	业:	集成电路工程
姓	名:	卓晨飞
指 导 教 师:		唐长文
完 成 日 期:		2012 年 5 月 1 日

目录

图目录	III
表目录	V
摘要	VI
Abstract	VII
第一章 概述	1
1.1 研究背景	1
1.2 研究动机	1
1.3 论文结构	2
参考文献	2
第二章 器件的偏差与失配	5
2.1 偏差的来源	5
2.1.1 系统偏差	5
2.1.2 工艺偏差	7
2.1.3 随机偏差	7
2.2 温度和老化	8
2.2.1 温度对器件的影响	8
2.2.2 老化的影响	9
2.3 器件的匹配	10
2.3.1 MOS 管的匹配	11
2.3.2 运放直流失调的计算方法	16
2.3.3 电容的匹配	19
2.3.4 电阻的匹配	20
参考文献	21
第三章 滤波器的分析与设计	23
3.1 滤波器原理	23
3.1.1 理想滤波器和实际滤波器	23
3.1.2 常见函数的对比	25
3.1.3 函数类型的选择	29
3.2 滤波器的实现	31
3.2.1 滤波器实现方式的对比	31
3.2.2 Active-RC 和 Gm-C 积分器	32

3.3 低阶有源滤波器的实现	35
3.3.1 Sallen-Key 滤波器	36
3.3.2 Tow-Thomas 滤波器	37
3.3.3 零点的作用	38
3.4 高阶有源滤波器的实现	39
3.5 用于多模数字电视接收机的 6 阶低通滤波器	40
3.5.1 系统要求	41
3.5.2 有传输零点的 Tow-Thomas Biquad	42
3.5.3 截止频率和增益的配置	44
3.5.4 Biquad 级联问题	45
参考文献	48
第四章 工艺偏差的校正	49
4.1 前言	49
4.2 电阻电容偏差的检测与校正	50
4.2.1 偏差检测	51
4.2.2 滤波器频率的校正	52
4.2.3 电流基准的校正	53
4.3 电路设计	54
4.3.1 模拟部分	54
4.3.2 数字逻辑部分	55
4.4 仿真结果	57
4.4.1 电阻电容偏差检测电路的仿真结果	57
4.4.2 校正结果对比	58
4.5 电路性能总结分析	61
参考文献	62
第五章 总结与展望	63
5.1 总结	63
5.2 展望	63
致谢	65

图目录

图 2-1	二维效应导致器件实际尺寸不同于版图掩膜.....	5
图 2-2	离子注入时由于离子散射导致阱边缘上的邻近效应.....	6
图 2-3	STI 应力影响周围的器件参数.....	6
图 2-4	p 管输入的简单两级运放.....	10
图 2-5	有参数偏差的 MOS 管及其小信号等效电路.....	12
图 2-6	电压偏置的晶体管——电流镜.....	12
图 2-7	简单的 NMOS 差分对管.....	13
图 2-8	偏置电流相等的 MOS 管.....	14
图 2-9	跨导电流比 g_m/I_{DS} 和过驱动电压 $V_{GS}-V_T$ 的关系[12].....	15
图 2-10	尺寸为 $0.25\mu\text{m}/0.25\mu\text{m}$ 的 NMOS 管的电流失配[12].....	16
图 2-11	尺寸为 $0.25\mu\text{m}/0.25\mu\text{m}$ 的 NMOS 管的栅-源电压失配[12].....	16
图 2-12	全差分跨导运算放大器.....	17
图 2-13	全差分 OTA 参数偏差的小信号等效电路.....	18
图 3-1	理想低通滤波器的频率响应.....	23
图 3-2	实际低通滤波器的频率响应及指标.....	24
图 3-3	5 阶巴特沃斯滤波器的幅频响应和相频响应.....	24
图 3-4	巴特沃斯滤波器的极点分布.....	26
图 3-5	切比雪夫与巴特沃斯极点的相对位置.....	27
图 3-6	反切比雪夫滤波器的零极点分布.....	28
图 3-7	贝塞尔滤波器的极点分布.....	28
图 3-8	椭圆滤波器的零极点分布.....	29
图 3-9	5 种函数的 5 阶低通滤波器幅频响应对比.....	30
图 3-10	不同频率的应用中选择不同类型的滤波器.....	31
图 3-11	滤波器的实现方式.....	32
图 3-12	Active-RC 积分/求和电路.....	33
图 3-13	线性区 MOS 管代替电阻.....	34
图 3-14	Gm-C 积分和求和电路.....	34
图 3-15	一阶有源低通滤波器.....	35
图 3-16	Sallen-Key 二阶低通滤波器.....	36
图 3-17	Tow-Thomas Biquad 电路原理图.....	37
图 3-18	二阶低通滤波器添加零点后的零极点分布.....	39

图 3-19	二阶低通滤波器添加零点后的幅频响应曲线.....	39
图 3-20	5 阶无源 LC 阶梯滤波器.....	40
图 3-21	无源 LC 网络综合得到的 5 阶有源滤波器.....	40
图 3-22	Biquad 级联的高阶滤波器.....	40
图 3-23	零中频数字电视接收机结构图.....	41
图 3-24	Tow-Thomas Biquad 的一种结构.....	42
图 3-25	差分形式的 Tow-Thomas Biquad.....	44
图 3-26	截止频率的配置方案示意图.....	45
图 3-27	电阻电容阵列.....	45
图 3-28	零极点不同的配对方式.....	46
图 3-29	Biquad 按 Q 值递增排列.....	47
图 4-1	使用片内电阻的 V2I 电路.....	49
图 4-2	Master-Slave 校正的框图.....	50
图 4-3	检测电阻电容偏差的电路原理图.....	51
图 4-4	电阻电容偏差检测电路实现.....	54
图 4-5	校正电路工作的流程图.....	56
图 4-6	n bit 二进制除法流程图.....	56
图 4-7	V2I 的反馈环路特性.....	57
图 4-8	电容充电过程的瞬态仿真.....	58
图 4-9	滤波器在各工艺角下未校正的幅频响应.....	59
图 4-10	滤波器在各工艺角下经过校正的幅频响应.....	59
图 4-11	V2I 在各工艺角下输出的电流基准.....	60
图 4-12	V2I 在各工艺角下校正后输出的电流基准.....	60

表目录

表 2-1	TSMC 工艺无源器件的工艺误差	7
表 3-1	多模数字电视接收机支持的电视标准及信号带宽.....	41
表 4-1	滤波器频率校正结果对比	58
表 4-2	V2I 基准电流校正前后对比.....	61

摘要

随着数字电视的逐步普及，数字电视接收机在世界各地的应用越来越广泛。由于全球许多国家和地区制定了不同的电视标准，集成多种标准的多模数字电视接收机成为一个研究方向。本文对多模数字电视接收机中的滤波器进行了研究，解决了滤波器在多模应用中频率调配和频率校准问题。

首先，总结了 CMOS 工艺中各种偏差的来源，包括工艺偏差、系统偏差和随机偏差；阐述了温度和老化对器件的影响；分析了降低器件失配的方法。

其次，回顾了滤波器的基本原理和常见的实现方式；设计了 6 阶椭圆 Active-RC 有源滤波器的频率和增益调节方案，以满足滤波器截止频率和增益可调的要求；并对高阶滤波器中 Biquad 级联的问题进行了研究，包括零极点的配对、Biquad 级联的顺序和各级增益的分配。

最后，为解决器件参数偏差对电路功能的影响，设计了频率校正电路，用于校正因工艺偏差和温度等引起的频率偏移，并将该电路用于校正电压电流转换电路产生的基准电流。本文对该电路的设计考虑进行分析后，进行了仿真验证。

校正前后的仿真结果显示：校正前截止频率和基准电流的最大偏差发生在 FF 工艺角，分别为 36%和 15%，校正后的偏差减小到 1%和 1.9%以下，达到了较好的校正效果。

关键词：射频接收机，数字电视，滤波器，自动频率校正，工艺偏差，失配

中图分类号：TN4

Abstract

With the popularization of Digital Television (DTV), DTV receiver is applied widely around the world. Different TV standards being formulated in many countries and regions make multi-mode multi-standard DTV receiver become a research topic. Filter in multi-mode DTV tuner is studied in this thesis, solving the problems of cut-off frequency adjusting and tuning.

Firstly, origins of variations in CMOS technology, including process variation, systematic variation and random variation, are concluded. The influence of temperature and aging on devices is presented. In terms of the device mismatch, several methods of optimizing mismatch are analyzed.

Secondly, fundamental principles and regular implementations of filter are reviewed. To satisfy the requirements of adjustable frequency, programmable gain and high stopband rejection, a sixth order elliptic Active-RC LPF is presented. The cascade connection of biquads is discussed, including pole-zero pairing, biquad cascade sequence and gain distribution.

Finally, a frequency tuning circuit is proposed for calibrating the frequency shift of filter caused by process and temperature variations. The tuning circuit is also used for calibrating the reference current shift. The design considerations during realization of the circuit are discussed. Simulations are implemented for the design, to compare the differences between tuned and untuned circuit.

The results are given: the maximum variation of untuned cut-off frequency and reference current is 36% and 3.1% respectively, when process corner is FF; the variation of the tuned ones is reduced to less than 1% and 1.9%, achieving good tuning effects.

Key Words: RF receiver, Digital TV, Filter, Automatic Frequency Tuning, Process Variation, Mismatch

第一章 概述

1.1 研究背景

近年来数字电视正在慢慢取代模拟电视，有的国家已经关闭模拟电视信号，许多国家和地区纷纷部署了数字移动电视，电视接收成为多媒体手持设备上的一个常见功能。由于不同数字电视标准在各地的应用，电视接收机有了支持多标准的需求。

在地面(Terrestrial)广播电视标准中，主要有欧洲的 DVB-T 标准和日本/巴西的 ISDB-T 标准，这两个都是基于正交频分复用(OFDM, Orthogonal Frequency Division Multiplexing) 调制；还有美国的基于 8-VSB(Vestigial Sideband)调制的 ATSC 标准[1]。

在移动手持(Mobile/Handheld)电视中，走在技术前沿的是欧洲标准 DVB-H。它作为 DVB-T 的增强版[2]，主要特点有：一、以降低分辨率为代价，使用时间分片技术(Time Slicing Technology)实现 1:10 的开/关时间，降低功耗；二、使用错误纠正码，可以使移动操作中的多普勒性能更可靠。而且 DVB-H 的频率设定在 UHF 频带的 470~750MHz 范围内，在欧洲它可以和 900MHz 的 GSM 频带共存。韩国标准 T-DMB 也是基于 OFDM 调制，将 DAB 的物理层用在移动电视中。在日本，移动版本低带宽的 ISDB-T 标准使用 430kHz 的频道带宽，部署在 UHF 频带内。另外，移动手机电视标准还有中国的 CMMB 标准和美国的 ATSC-M/H 标准。

为了达到节省成本、提高应用的灵活性和实现硬件多方案复用的目标，现在的芯片集成度越来越高。一方面体现在集成的晶体管越来越多，另一方面则是功能的集成和兼容。因此，支持多标准和多频带的数字电视调谐器(DTV Tuner)有了市场需求。

1.2 研究动机

要让数字电视接收机支持不同标准和频带，则要使接收机满足各种电视标准中要求的性能。由于不同电视标准之间对频道带宽的分配和使用情况不相同，为了覆盖这些标准，数字电视接收机中用于信道选择和抗混迭作用的低通滤波器必须有可配置的截止频率。

无线通信领域的迅猛发展，频率带宽资源越来越紧张，这就导致了在电子通信中对滤波器的性能要求越来越严格[3]。比如说，为了提高频带利用率，相邻

频道之间的间距通常很小，此时滤波器的选频能力对无线系统的重要性越发明显。从滤波器频率响应看，主要表现为陡峭的过渡带和高的阻带抑制。这意味着滤波器必须具有高的阶数和高的 Q 值，同时还要对器件参数不敏感[4]。

然而，CMOS 工艺制造时的工艺波动会导致集成元件的参数值产生偏差。器件参数的变化影响电路的工作，尤其是电路的性能与器件参数的值成绝对关系而非比例的关系时，器件参数波动会使制造生产出来的电路性能偏离设计值。例如 RC 滤波器的截止频率，与 RC 常数直接相关，因此对 RC 参数的变化十分敏感。

针对上述问题，本文从器件偏差的研究入手，对器件偏差的校正电路进行了设计。并根据多模滤波器的要求，对滤波器的结构以及带宽调节方案进行了设计。

1.3 论文结构

针对多模数字电视调谐器中的滤波器频率和增益可调、以及高的频率衰减的要求，本文设计了 6 阶椭圆 Active-RC 有源滤波器的频率和增益调节方案，并对 Biquad 级联的问题进行了研究；本文还设计了自动频率校正(AFT, Automatic Frequency Tuning)电路，用于校正因工艺偏差、温度等引起的频率偏移。具体的组织结构如下：

第二章研究了 CMOS 工艺中影响电路设计的非理想性因素，包括系统偏差、工艺偏差和随机偏差的来源，同时对器件失配进行了研究，总结了降低失配的方法。

第三章针对多模数字电视接收机对滤波器频率和增益可调、以及高的频率衰减的要求，对高阶有源滤波器的设计做了一定的研究，重点分析了 Biquad 级联的高阶滤波器设计时的问题，包括零极点的配对、Biquad 级联的顺序、各级增益的分配。

第四章设计了滤波器的自动频率校正电路，同时该校正电路也用于电压电流转换电路(V2I, Voltage to Current)基准电流的校正。本章先介绍了电路的工作原理，并对该电路的设计考虑进行研究。最后，通过仿真验证，对比分析了滤波器频率校正以及 V2I 电流校正前后的结果。

第五章为论文的总结与展望。

参考文献

- [1] Iason Vassiliou et al., "A 65 nm CMOS Multistandard, Multiband TV Tuner for Mobile and Multimedia Applications," IEEE J. Solid-State Circuits, vol. 43, no. 7, pp. 1522–1533, July. 2008.
- [2] G. Faria et al., "DVB-H: Digital broadcast services to handheld devices,"

- Proc. IEEE, vol. 94, no. 1, pp. 198–209, Jan. 2006.
- [3] T. Deliyannis, Y. Sun and J. K. Fidler, Continuous-Time Active Filter Design, CRC Press, USA, January 1999.
- [4] Yichuang Sun, Design of high frequency integrated analogue filters, The Institution of Electrical Engineers, London, United Kingdom, 2002.

第二章 器件的偏差与失配

2.1 偏差的来源

Equation Section 2 当集成电路在制造的时候，有很多因素会导致器件的有效尺寸和电学特性不同于电路设计人员所设计的值。这些因素可以分成以下几类：系统偏差(Systematic variations)、工艺偏差(Process variations)和随机偏差(Random variations)。系统偏差是那些即使电路大批量生产，也都会重复发生的固有的偏差。工艺偏差是由于制造条件(工艺步骤的温度、杂质浓度和离子浓度等)无法精确地保持一致，而导致的器件参数不一致。随机偏差是按统计规律地出现在每个器件上的参数偏差。

2.1.1 系统偏差

在芯片制造时，光刻技术的二维效应会导致器件的有效尺寸和掩膜版上的不同。如图 2-1 所示是两个例子：图(a)是杂质的横向扩散导致实际的阱区域比掩膜上的尺寸大。这是因为杂质的扩散不仅仅在离子注入的过程中发生，还发生在之后的高温工序中，例如退火；图(b)是过刻蚀(Over-etching)的情况，在 SiO_2 保护层下面的多晶硅边缘被过度腐蚀，从而导致了多晶硅层比相应的掩膜层要小。

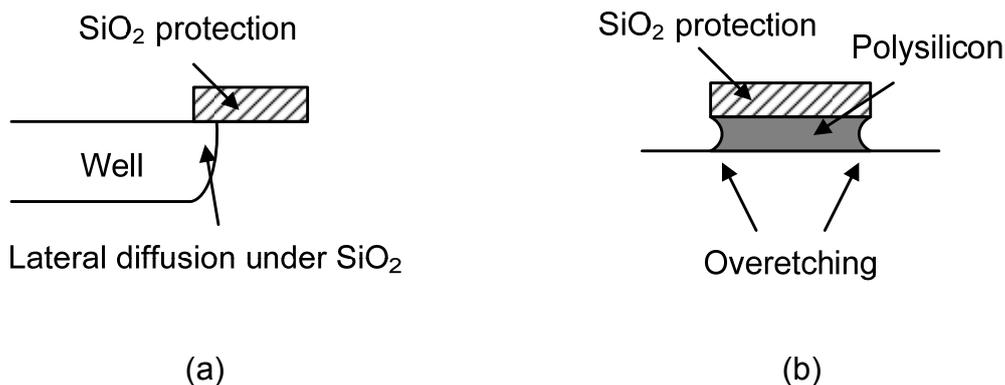


图 2-1 二维效应导致器件实际尺寸不同于版图掩膜

上面两种情况都是工艺步骤对器件尺寸的影响，然而，器件所处的位置和周围的环境，也将影响其电学特性，比如相互靠近的电阻之间会产生寄生电容。另外，还有一些更细微的邻近效应[2]，如图 2-2 所示，在离子注入形成阱的过程中，部分入射原子在光刻胶边缘发生水平方向的散射，嵌入阱边缘片的硅表面。这将导致 n 阱表面的杂质浓度在阱边缘处更高，在距离 1 μm 或更大的范围内逐渐减

小，形成浓度梯度。从而，晶体管的阈值电压和其它电学特性将受到影响，即依赖于距离阱边缘的位置和方向。这种效应叫做阱邻近效应(WPE, Well Proximity Effect)。

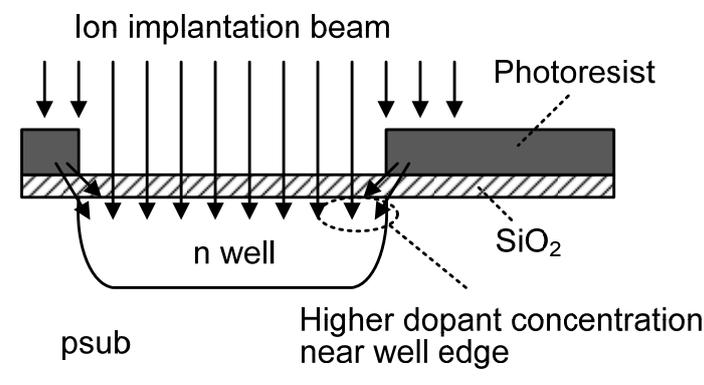


图 2-2 离子注入时由于离子散射导致阱边缘上的邻近效应

在 0.25 μm 以下的 CMOS 工艺中，最普遍的器件隔离方法是浅沟槽隔离工艺(STI, Shallow Trench Isolation)，浅沟槽隔离同样会影响周围器件的电学特性。沟槽在形成和填充过程中，会对晶格产生压应力，如图 2-3 所示。

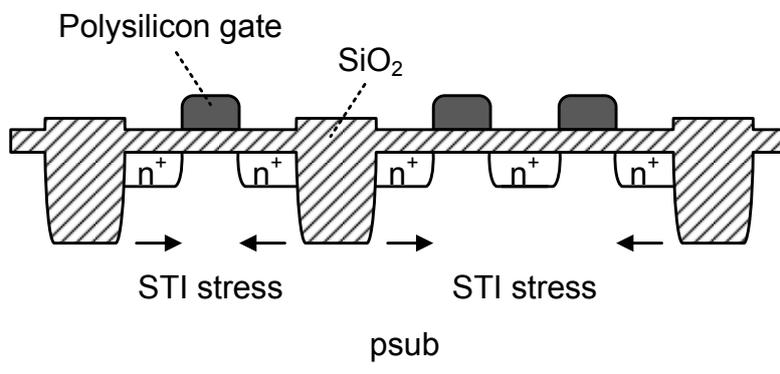


图 2-3 STI 应力影响周围的器件参数

这个压应力减小电子迁移率并增大空穴的迁移率，还会影响杂质扩散，从而影响晶体管的阈值电压。由于应力只影响有源区边缘附近的器件，所以将会导致版图布图不一致的晶体管之间产生失配。当多个管子共用一个有源区，它们的放置方向必须一致，以使它们离有源区边界有相同的距离和相同的方向。最保守的方法是在有源区边界放置哑元(dummy)管。

正因为这些原因，集成电路中器件的尺寸和电学参数并不能很精确。要得到更高的精度，大的器件要拆分成多个单元然后连在一起，而且要保证所有单元周围环境的匹配，例如添加额外的哑元器件。

2.1.2 工艺偏差

制造工艺的波动同样影响器件性能，例如各个工艺步骤下的温度、引入的杂质元素的浓度、氧化层的厚度。即使极力减小这些因素的影响，但也是不能消除的，而且这些因素的影响都十分明显。例如，当氧化层厚度偏差 5%，掺杂浓度偏差 10% 的时候，意味着器件的参数将偏差： V_{t0} 偏差 100mV， K' 偏差 15%，结电容偏差 5%。不管消除前面的系统偏差时多么小心，工艺偏差将是对设计的主要影响。

在设计过程中，工艺偏差对电路的影响可以通过使用不同工艺角的器件模型进行电路仿真得到。每一个工艺角中表示了一个组合，包含了晶圆生产时可能出现的器件参数的偏差。例如，对于 PMOS 和 NMOS，它们的沟道是经过不同的离子注入过程形成的，工艺偏差可能引起 PMOS 和 NMOS 的阈值电压偏大或偏小是相互独立的。

对于无源器件，工艺偏差影响体现在电阻或电容的大小上。根据 TSMC 0.18um Mixed-Signal/RF 工艺的统计数据[4]，如其无源器件电阻的偏差都在 15% 左右，硅化多晶硅 (poly with silicide) 电阻甚至有 30% 偏差；而 MIM(Metal-Insulator-Metal) 电容有 12% 的偏差。如表 2-1 所示为常见电阻的方块电阻大小，以及 MIM 电容的大小。

表 2-1 TSMC 工艺无源器件的工艺误差

device	value	variation
p+ poly with silicide	7.9±2.5 Ω/\square	32%
n+ poly with silicide	7.89±2 Ω/\square	25%
p+ poly without silicide	311±46.65 Ω/\square	15%
n+ poly without silicide	292±43.8 Ω/\square	15%
HRI p- poly without silicide	1075.37±161.3 Ω/\square	15%
MIM cap (5400um ² area)	5.71±0.7 pF	12%

2.1.3 随机偏差

即使排除工艺波动，制造过程中器件的精确度还受其他因素限制。例如现代先进工艺中最小尺寸的晶体管，它的沟道区域所掺杂的原子个数可能仅仅只有 100。即使两个晶体管有相同的版图并且在相同的制造环境下生产，也不可能保证这两个晶体管的沟道中杂质原子的个数完全相同并且分布在相同的位置。因为杂质的个数以及它们的相对位置是随机的，所以晶体管的阈值电压等参数，也因此具有随机性的。沟道的杂质原子的个数和分布只是不确定性的一种来源，还有

一些类似的因素对器件的随机偏差有影响，比如多晶硅/金属边缘的不平整、光刻胶边缘的粗糙度、栅氧化层的厚度/介电常数的偏差等等。

对同一晶圆上器件参数的统计性偏差的分析表明[5]，随机偏差服从高斯分布，方差可以表示成

$$\sigma^2(\Delta P) = \frac{A_p^2}{WL} + S_p^2 D^2 \quad (2.1)$$

其中 ΔP 是某个器件参数 P 在两个距离为 D ，尺寸为 W 和 L 的器件之间的差异；

A_p 和 S_p 通常是由实验测试得到的比例系数。要注意的是，式(2.1)只包括器件参数的随机偏差，不包括系统偏差和工艺偏差；该式可用于晶体管、电阻、电容等等，只是对不同模型参数其表示形式有所不同，有的用于独立的参数，有的用于参数的相对关系。

例如对于MOS管，最重要的随机偏差为阈值电压 V_T 和电流系数 $\beta = \mu_n C_{ox}(WL)$ 的偏差[5]。

$$\sigma^2(\Delta V_{T0}) = \frac{A_{VT0}^2}{WL} + S_{VT0}^2 D^2 \quad (2.2)$$

$$\left[\frac{\sigma(\Delta\beta)}{\beta} \right]^2 = \frac{A_\beta^2}{WL} + S_\beta^2 D^2 \quad (2.3)$$

这里假设 V_T 和 β 的统计偏差是不相关的，而实际上，两者的大小都跟单位面积的栅氧化层电容 C_{ox} 有关，当考虑氧化层厚度 t_{ox} 引起的偏差时，就需要计算 V_T 和 β 的相关性了[6]。从这些式子可以看出，要减小两个器件之间的失配，就要把它们之间的距离减小。当距离足够小时，以上式子中的第二项通常可以忽略。

2.2 温度和老化

2.2.1 温度对器件的影响

除了上节所述的集成电路本身固有的偏差，温度的变化也会影响集成电路工作，因为半导体中载流子(电子和空穴)的迁移率，半导体的能带等都与温度有关，所以温度变化将直接影响器件的参数。

例如，MOS晶体管的阈值电压为[7]

$$V_T = \phi_{ms} + \phi_f + \frac{Q_b}{C_{ox}} - \frac{Q_{ss}}{C_{ox}} \quad (2.4)$$

其中费米电势

$$\begin{aligned}\phi_f &= \frac{kT}{q} \ln\left(\frac{N_A}{n_i}\right) \\ &= \frac{kT}{q} \ln\left[\frac{N_A \exp\left(\frac{E_g}{2kT}\right)}{\sqrt{N_c N_v}}\right]\end{aligned}\quad (2.5)$$

Q_b 为 MOS 管耗尽区中储存的电荷浓度，有

$$Q_b = \sqrt{2qN_A \varepsilon (2\phi_f + V_{SB})} \quad (2.6)$$

它们都是与温度有关的量，当温度改变时，阈值电压将会随之改变。

电阻的阻值也是与温度相关的，而且是复杂的非线性的关系[8]。将它们的关系展开为多项式，如果对精度要求不高或者温度变化不大，可以只给出多项式的前两项，有

$$R(T) = R(T_0)[1 + 10^{-6}TC(T - T_0)] \quad (2.7)$$

其中 $R(T)$ 为温度 T 下的电阻值， $R(T_0)$ 是另外某个温度 T_0 下的电阻值， TC 是电阻温度系数(TCR, Temperature Coefficient of Resistivity)，用百万分之一每摄氏

度(ppm/°C)表示，所以上式中有一个 10^{-6} 的系数。

如果对精度要求高，则保留前三项，有

$$R(T) = R(T_0)[1 + 10^{-6}TC_1(T - T_0) + 10^{-6}TC_2(T - T_0)^2] \quad (2.8)$$

其中 TC_1 是线性电阻温度系数， TC_2 是二次电阻温度系数，二次电阻温度系数通常比线性电阻温度系数小，但是温度变化大时，它对电阻影响也是很大的。

2.2.2 老化的影响

集成电路在工作情况下，其通电状态和温度环境将会影响其可靠性，发生老化现象，可能致使晶体管的阈值电压和电流发生偏移、使无源器件如电阻值发生偏移。

在模拟电路中，场效应晶体管的可靠性主要考虑沟道热载流子(CHC, Channel Hot-carrier)应力、偏置温度不稳定性(BTI, Bias Temperature Instabilities)、硬击穿和软击穿、应力致漏电流(SILC, Stress Induced Leakage Current)，电路的不同工作状态对应了不同的老化机理[9]。

以图 2-4 所示的一个 p 管输入的简单两级运放为例。在电路的工作模式

(Active Mode), 晶体管通常工作在过驱动电压 $|V_{ov}|=|V_{GS}-V_T|$ 大约几百 mV、漏电压足够偏置在饱和区的情况。图中晶体管 M1 和 M6 由于 $V_{DS}=V_{GS}$, V_{DS} 偏置在较低的电压, 将不会受到沟道热载流子应力影响, 而其余晶体管的 V_{DS} 可能足够大导致沟道热载流子应力。输入支路两边的不对称工作、不对称的老化, 导致热载流子引起的失调电压。另外, 由于小信号参数的退化以及应力导致的界面态密度增大, 将会引起热载流子相关的老化, 如运放增益、噪声和线性度的老化[10]。

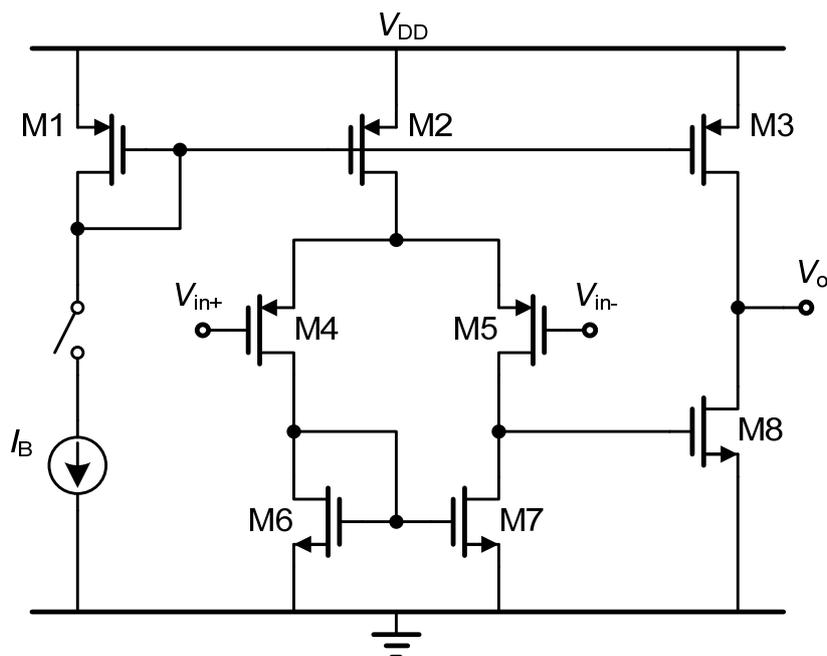


图 2-4 p 管输入的简单两级运放

在电路的关断模式(Power-Down Mode), 常见于便携应用的芯片, 为了节省功耗, 在不使用时把偏置电流关断, 而电源电压一般维持供电, 此时电路内部节点的电势由器件的亚阈值特性、漏电通路和输入信号决定。M1、M2 和 M3, 以及 M6 和 M7 由于栅极连接在一起, 栅-衬底或栅-阱电压很低, 这些管子的氧化层电场强度也低。然而 M4、M5 和 M8 却可能出现很高的栅-沟道、栅-衬底/阱电压。这样的情况下, 高的 V_G 如果再加上高温的环境, BTI、SILC 等将导致参数偏移。

除了有源器件, 多晶硅电阻在温度高的情况下, 也会出现一定程度的老化, 阻值将会出现上升的情况[11]。

2.3 器件的匹配

第 2.1 节分析了集成电路制造中器件的各种偏差的来源, 针对不同的偏差, 设计电路时的应对方法是不一样的。

其中系统偏差，它所引入的参数偏移是系统性的，对每个器件都存在，所以使用差分电路结构、适当的偏置技术和版图技术就可以很大程度上把系统偏差的影响降低。

对于工艺偏差，则需要设计的电路对各个工艺角不敏感。如果电路的指标和器件参数的绝对值有关，要求器件参数有准确的大小，则要通过补偿的方法将偏差修正，如直接对电阻电容的补偿校正、对基准电流源/电压源的温度补偿等。

而对于随机偏差，它不同于前两种偏差，由于其在设计阶段是不可预知的，并且依赖于器件的尺寸，所以电路设计者只能通过器件的尺寸、器件的版图以及偏置状态来控制匹配[12]。

2.3.1 MOS 管的匹配

为了提高器件的匹配，版图上把两个器件 M1、M2 摆放一致，并且靠得很近，可以认为系统偏差和工艺偏差一致，对匹配性没有影响，只考虑随机偏差。设 M1 和 M2 各自都有偏差 δV_{T1} 和 $\delta\beta_1$ ，差异为 ΔV_T 和 $\Delta\beta$ ，

$$\Delta V_T = \delta V_{T1} - \delta V_{T2} \quad (2.9)$$

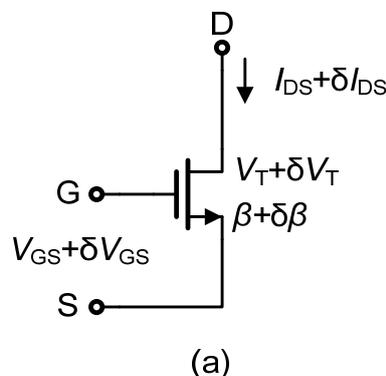
$$\Delta\beta = \delta\beta_1 - \delta\beta_2 \quad (2.10)$$

则忽略式(2.2)和式(2.3)中的第二项，有

$$\sigma^2(\Delta V_T) = \frac{A_{VT}^2}{WL} \quad (2.11)$$

$$\left[\frac{\sigma(\Delta\beta)}{\beta} \right]^2 = \frac{A_\beta^2}{WL} \quad (2.12)$$

分析器件失配在电路中的影响，方法和噪声分析很相似。可以用小信号分析，把器件的偏差 δV_{T1} 和 $\delta\beta_1$ 等效成电压和电流源，如图 2-5 所示， δV_T 和 $\delta\beta$ 的影响等效成电压 δV_{GS} 和电流 δI_{DS} 。



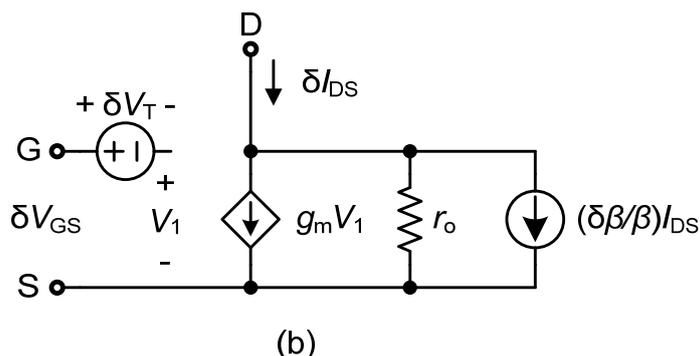


图 2-5 有参数偏差的 MOS 管及其小信号等效电路

在实际电路中，对不同的电路结构，关注的失配有所不同。比如由相同栅-源电压偏置的晶体管之间，电流的偏差 ΔI_{DS} 很重要；由相同电流偏置的晶体管之间，栅-源电压的偏差 ΔV_{GS} 很重要。

A. 相同 V_{GS} 偏置的晶体管匹配

如图 2-6 所示的电流镜，M1 和 M2 管都由相同的电压 V_{GS0} 偏置。

$$\Delta I_{DS} = \delta I_{DS1} - \delta I_{DS2} \quad (2.13)$$

其中 M1 和 M2 的电流偏差 δI_{DS1} 和 δI_{DS2} ，各包含两部分： ΔV_T 和 $\Delta\beta$ 两个参数引起的偏差。根据图 2-5 的模型，对于 M1 和 M2 分别有

$$\delta I_{DS1} = g_m \delta V_{T1} + \frac{\delta\beta_1}{\beta} I_{DS} \quad (2.14)$$

$$\delta I_{DS2} = g_m \delta V_{T2} + \frac{\delta\beta_2}{\beta} I_{DS} \quad (2.15)$$

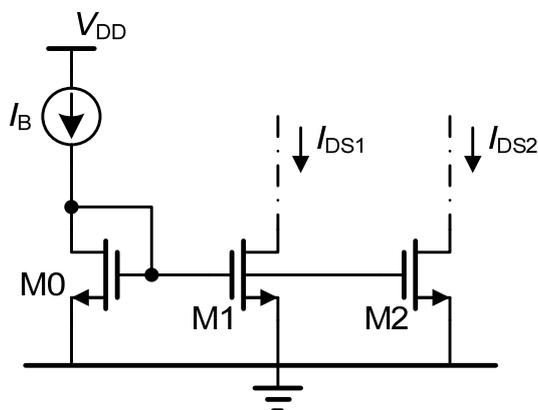


图 2-6 电压偏置的晶体管——电流镜

把两式代入式(2.13)中，并整理

$$\begin{aligned}\Delta I_{DS} &= g_m(\delta V_{T1} - \delta V_{T2}) + \frac{\delta\beta_1 - \delta\beta_2}{\beta} I_{DS} \\ &= g_m \Delta V_T + \frac{\Delta\beta}{\beta} I_{DS}\end{aligned}\quad (2.16)$$

归一化后为

$$\frac{\Delta I_{DS}}{I_{DS}} = \frac{g_m}{I_{DS}} \Delta V_T + \frac{\Delta\beta}{\beta} \quad (2.17)$$

忽略 ΔV_T 和 $\Delta\beta$ 的相关性，计算独立统计变量的方差，有

$$\frac{\sigma^2(\Delta I_{DS})}{I_{DS}^2} = \left(\frac{g_m}{I_{DS}}\right)^2 \sigma^2(\Delta V_T) + \frac{\sigma^2(\Delta\beta)}{\beta^2} \quad (2.18)$$

并由式(2.11)和式(2.12)，可得

$$\frac{\sigma^2(\Delta I_{DS})}{I_{DS}^2} = \frac{1}{WL} \left[\left(\frac{g_m}{I_{DS}}\right)^2 A_{VT}^2 + A_\beta^2 \right] \quad (2.19)$$

可以看出相对电流失配由 ΔV_T 和 $\Delta\beta$ 贡献，两者都反比于面积的平方根，因此相对电流失配反比于 $(WL)^{1/2}$ ，如果将失配减半，意味着需要把面积变成4倍。

B. 差分对的匹配

图2-7所示是一个差分对，下面计算其直流失调(DC Offset)，令 $V_{in+}=V_{in-}$ ，电流失配大小 ΔI_{DS} 满足式(2.19)。因此等效到输入失调电压 V_{OS} ，有

$$\begin{aligned}\sigma^2(V_{OS}) &= \frac{\sigma^2(\Delta I_{DS})}{g_m^2} \\ &= \frac{1}{WL} \left[A_{VT}^2 + \left(\frac{I_{DS}}{g_m}\right)^2 A_\beta^2 \right]\end{aligned}\quad (2.20)$$

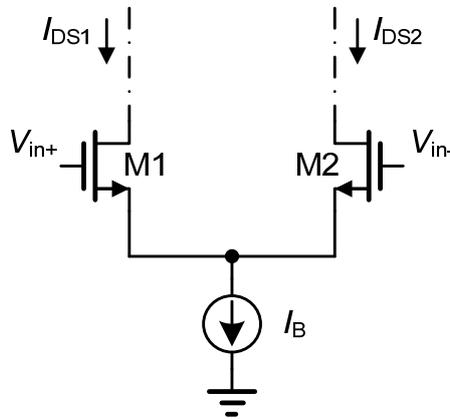


图 2-7 简单的 NMOS 差分对管

可见式中第一项占主导地位,尤其是当 M1 和 M2 被偏置在 $(V_{GS}-V_T)$ 很小时,有大的跨导电流比值 g_m/I_{DS} 。

C. 相同电流偏置的 MOS 管匹配

图 2-8 是一个电流偏置相同的例子, M1 和 M2 有相等的偏置电流,失配导致它们的栅-源电压有的 ΔV_{GS} 偏差。

$$\begin{aligned}\sigma^2(\Delta V_{GS}) &= \sigma^2(\Delta V_T) + \frac{\sigma^2(\beta)}{\beta^2} \left(\frac{I_{DS}}{g_m}\right)^2 \\ &= \frac{1}{WL} [A_{VT}^2 + \left(\frac{I_{DS}}{g_m}\right)^2 A_\beta^2]\end{aligned}\quad (2.21)$$

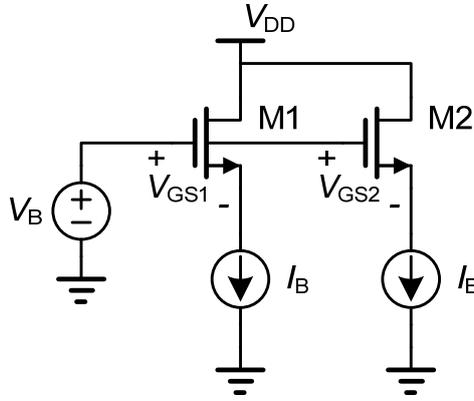


图 2-8 偏置电流相等的 MOS 管

以上这些失配的推导中没有假定 MOS 管的平方律关系,因此以上各式适用于所有工作区。式中的跨导电流比 g_m/I_{DS} 与 MOS 管的偏置有关,在平方律下,有

$$\frac{g_m}{I_{DS}} = \frac{2}{V_{GS} - V_T} \quad (2.22)$$

而弱反型区,该比值达到最大值

$$\frac{g_m}{I_{DS}} = \frac{q}{nkT} \quad (2.23)$$

如图 2-9 所示,随着过驱动电压 $V_{GS}-V_T$ 的上升,在强反型区、中度反型和弱反型, g_m/I_{DS} 依次上升。

和工艺相关的系数 A_{VT} 和 A_β 的大小约为 $6\text{mV}\cdot\mu\text{m}$ 和 $1.85\% \mu\text{m}$ ($0.25\mu\text{m}$ CMOS 工艺)。该工艺下尺寸为 $W/L=0.25\mu\text{m}/0.25\mu\text{m}$ 的 NMOS 管的电流失配和

栅-源电压失配分别如图 2-10 和图 2-11 所示(-), $V_T(\nabla)$ 和 $\beta(\circ)$ 失配对失配的贡

献也分别标注了。

总结上述推导,并结合图 2-10 和图 2-11 我们发现: V_T 和 β 失配是 MOS 管失配的主要因素;随着器件面积的增大、器件距离的减小, V_T 和 β 参数的失配相应减小; MOS 管的电流失配和栅-源电压失配与管子的偏置情况有关,即 $V_{GS}-V_T$ 或 g_m/I_{DS} ;典型的偏置下(如过驱动电压 200mV),对电流失配和栅-源电压失配的贡献,都是 V_T 占主导。

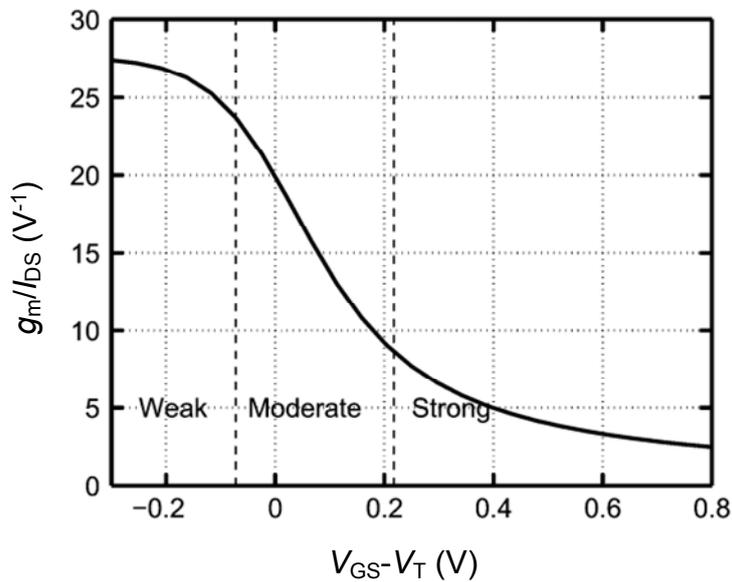
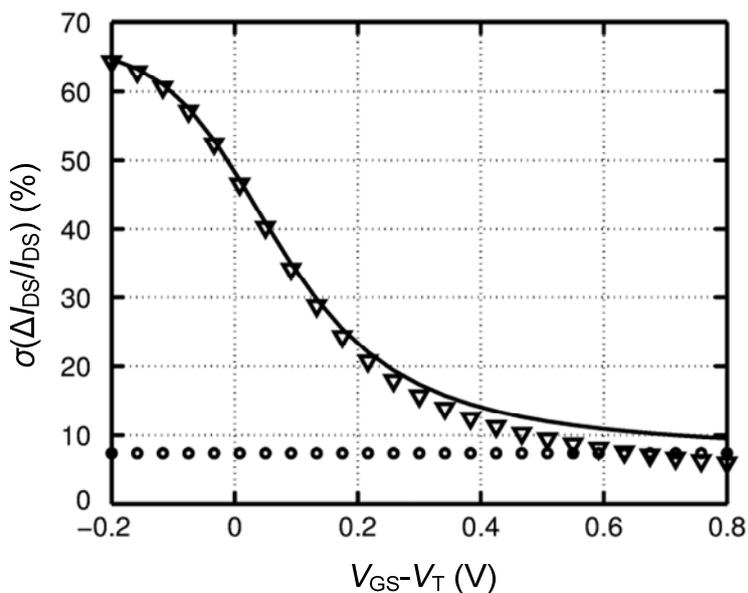
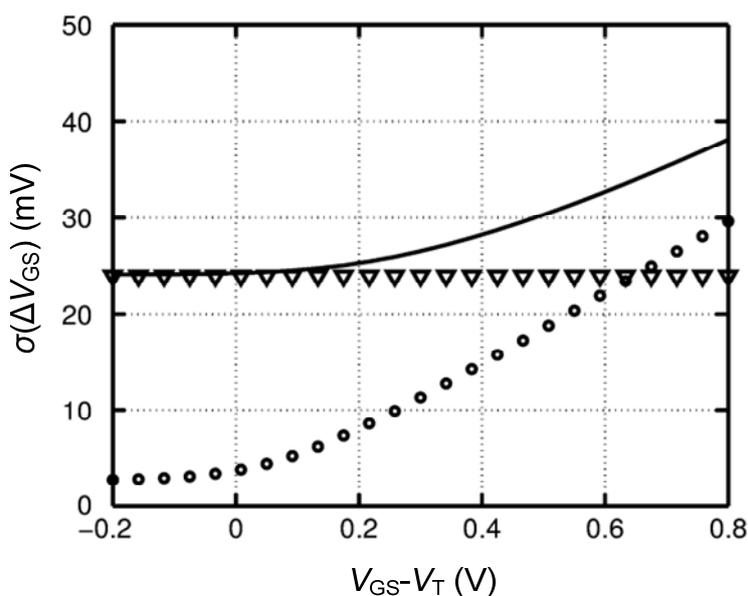


图 2-9 跨导电流比 g_m/I_{DS} 和过驱动电压 $V_{GS}-V_T$ 的关系[12]

图 2-10 尺寸为 0.25 $\mu\text{m}/0.25\mu\text{m}$ 的 NMOS 管的电流失配[12]图 2-11 尺寸为 0.25 $\mu\text{m}/0.25\mu\text{m}$ 的 NMOS 管的栅-源电压失配[12]

2.3.2 运放直流失调的计算方法

以全差分跨导运算放大器(OTA, Operational Transconductance Amplifier)为例,来分析运放总的直流失调。如图 2-12 所示的全差分 OTA,其中(M1A, M1B) (M2A, M2B) (M3A, M3B) (M4A, M4B)分别匹配。用图 2-5 中的失配模型替换所有器件,计算器件失配和参数偏差导致的失调就可以简化成小信号分析,等效电路如图 2-13 所示。

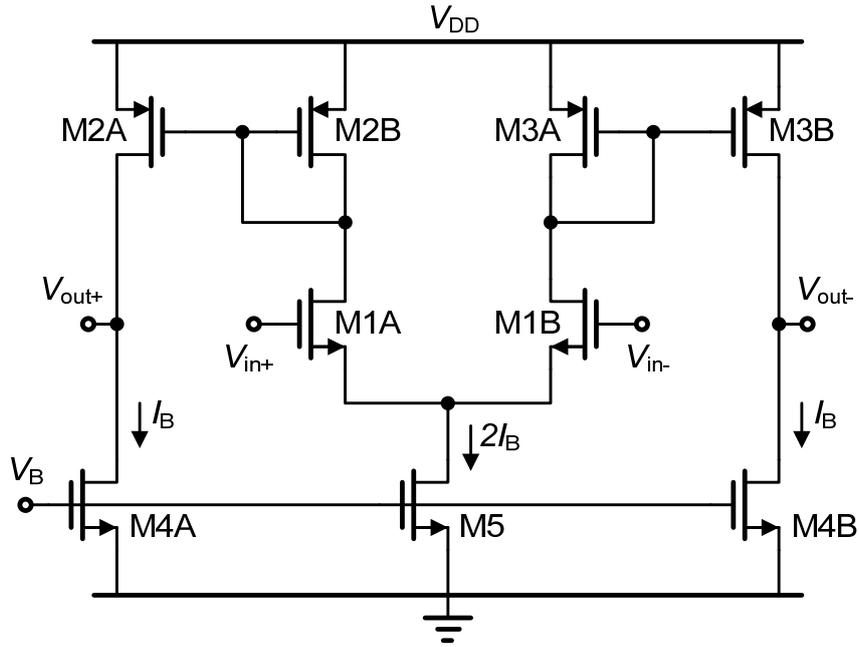


图 2-12 全差分跨导运算放大器

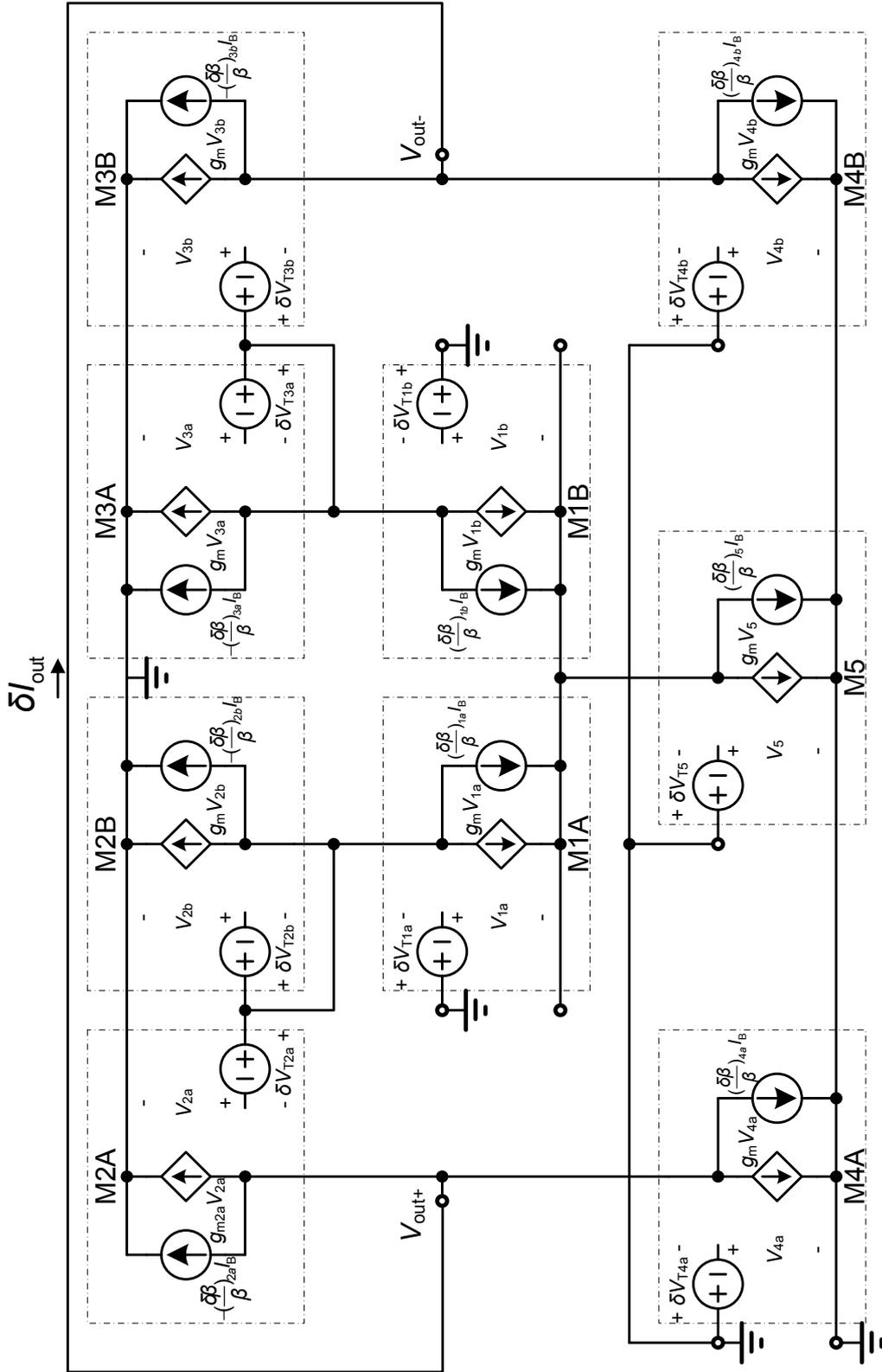


图 2-13 全差分 OTA 参数偏差的小信号等效电路

先将差分输出的两端短接，参数偏差等效源($g_m\delta V_T$ 和 $(\delta\beta/\beta)I_{DS}$)导致 V_{out+} 和 V_{out-} 之间有电流 δI_{out} 流过，计算图中每个晶体管的参数偏差等效源影响下的总输出误差电流，得到 δI_{out1} ；然后，假设所有参数偏差都为 0，在输入端加等效输入失调电压 V_{OS} ，此时 V_{out+} 和 V_{out-} 之间有电流 δI_{out2} 流过，则有

$$\delta I_{out1} = \delta I_{out2} \quad (2.24)$$

由参数偏差计算的电流为

$$\begin{aligned} \delta I_{out1} = & g_{m1}\Delta V_{T1a,1b} + g_{m2}(\Delta V_{T2a,2b} + \Delta V_{T3a,3b}) + g_{m4}\Delta V_{T4a,4b} \\ & + \left[\left(\frac{\Delta\beta}{\beta}\right)_{1a,1b} + \left(\frac{\Delta\beta}{\beta}\right)_{2a,2b} + \left(\frac{\Delta\beta}{\beta}\right)_{3a,3b} + \left(\frac{\Delta\beta}{\beta}\right)_{4a,4b} \right] \cdot I_B \end{aligned} \quad (2.25)$$

其中

$$\Delta V_{Tna,nb} = \delta V_{Tna} - \delta V_{Tnb} \quad (2.26)$$

$$\left(\frac{\Delta\beta}{\beta}\right)_{na,nb} = \left(\frac{\delta\beta}{\beta}\right)_{na} - \left(\frac{\delta\beta}{\beta}\right)_{nb} \quad (2.27)$$

并且

$$\delta I_{out2} = g_{m1}V_{OS} \quad (2.28)$$

由式(2.24)、(2.25)和(2.28)得

$$\begin{aligned} \sigma^2(V_{OS}) = & \sigma^2(\Delta V_{T1a,1b}) + \left(\frac{g_{m2}}{g_{m1}}\right)^2 [\sigma^2(\Delta V_{T2a,2b}) + \sigma^2(\Delta V_{T3a,3b})] + \left(\frac{g_{m4}}{g_{m1}}\right)^2 \sigma^2(\Delta V_{T4a,4b}) \\ & + \left(\frac{I_B}{g_{m1}}\right)^2 \left\{ \left[\frac{\sigma(\Delta\beta)}{\beta} \right]_{1a,1b}^2 + \left[\frac{\sigma(\Delta\beta)}{\beta} \right]_{2a,2b}^2 + \left[\frac{\sigma(\Delta\beta)}{\beta} \right]_{3a,3b}^2 + \left[\frac{\sigma(\Delta\beta)}{\beta} \right]_{4a,4b}^2 \right\} \end{aligned} \quad (2.29)$$

从上式可以看出，输入差分对的失配对等效输入失调电压 V_{OS} 的贡献最大。其它匹配管的影响可能通过减小 $g_{m2,3}$ 和 g_{m4} 来降低，由于偏置电流一定，只能减小 g_m/I_{DS} ，也就是增大过驱动电压($V_{GS}-V_T$)，但是带来的后果是输出摆幅的降低。另外，式中的最后一项通常很小，可以忽略。

2.3.3 电容的匹配

通常模拟电路要求精确的电容比例，如开关电容电路。理想情况下，电容的大小由下式给出：

$$C_1 = \frac{\epsilon_{ox}}{t_{ox}} A_1 = C_{ox} x_1 y_1 \quad (2.30)$$

电容的误差来源是前面讲到的过刻蚀导致器件面积比版图掩膜小，以及氧化层厚

度的不均匀。通常过刻蚀是决定性因素，而过刻蚀的影响可以通过多个单元电容组成大的电容的方式来减小，类似于晶体管的拆分。例如，实现比例为 4:6 的两个电容，第一个电容可以用 4 个单元电容并联组成，第二个则由 6 个组成。把单元电容分散成共心结构排布，可以降低氧化层厚度的不均匀导致的误差。

两个尺寸相同的电容之间的失配满足关系[8]

$$\sigma^2(\Delta C) = \frac{k_C}{C} \quad (2.31)$$

其中 k_C 是电容失配系数。因此，要将失配减小为 $1/N$ ，电容大小就要增大为 N^2 倍。

合理的版图设计可以提高电容之间的匹配：

- 1、 首先，最重要的是电容的几何形状一致。将电容拆分成一致的单元电容，两组电容之间的比例是整数。
- 2、 正方形的形状匹配更好。电容边缘的不规则导致失配，因此要得到好的匹配，就要使电容的周长/面积之比尽可能小，正方形是相同面积下周长最小的图形。
- 3、 匹配的电容尽量取大，式(2.31)。但过大会受到梯度的影响，最优的尺寸范围在 20um~50um。
- 4、 把匹配的电容相邻摆放。如果个数较多，尽量使行和列的个数最接近，例如需要 32 个电容，可以考虑 5x7 的阵列，而不用 4x8 的阵列，多余的几个用作哑元。
- 5、 电容的外围放置哑元单元。可以屏蔽水平的静电场，并且消除刻蚀不一致。
- 6、 交叉排列电容单元。可以减小梯度的影响。
- 7、 注意连线层的寄生电容。连线层自身的电容会被加到要匹配的电容上面，所以要保持电容的连线的面积是相同的。

2.3.4 电阻的匹配

片上电阻可以通过不同种类的导体实现。最普遍的选择是多晶硅电阻，多晶硅电阻是经过淀积和刻蚀形成的。而其他种类的电阻，包括扩散和离子注入区域做成的电阻，这类电阻通常阻值更高，但是温度系数较大，例如有

1000~3000ppm/°C。多晶硅电阻的阻值和温度系数相比则更小。扩散和注入电

阻的非线性随电压的变化很大，因为耗尽区的宽度在掺杂浓度更高的区域是随电

压变化的。这是因为这样，多晶硅电阻相比更有优势。

电阻的大小与电阻率有关，

$$R_{\square} = \frac{\rho}{t} \quad (2.32)$$

其中 R_{\square} 为每方块的电阻大小， $\rho=1/(q\mu_n N_D)$ 为电阻率， t 为导电层的厚度。总电阻为

$$R = \frac{L}{W} R_{\square} \quad (2.33)$$

L 和 W 分别为电阻的长和宽。

电阻的失配有如下关系

$$\sigma^2(\Delta R) = \frac{k_R}{W^2 R} \quad (2.34)$$

其中 k_R 为电阻失配系数。可见 4 倍的电阻大小才能使失配减半；失配还和电阻宽度成反比，两倍的宽度可以使失配减半。也就是说，保持失配的大小，较大的电阻值可以使用更窄的电阻宽度。

电阻匹配的原则有：

- 1、 使用同一种材料、相同的宽度、相同的几何形状、相同的单元电阻、相同的方向等等。
- 2、 采用足够的电阻大小、单元长度和宽度。例如，使用允许最小宽度的 2 倍，来达到中度匹配，约 0.1%。
- 3、 将电阻放置在一起，使距离足够小。
- 4、 使用叉指结构，在阵列两端放哑元。

参考文献

- [1] David Johns, Ken Martin, Analog Integrated Circuit Design, Wiley, New York, 1996.
- [2] P. G. Drennan, M. L. Kniffin, and D. R. Locascio. "Implications of Proximity Effects for Analog Design," Custom Integrated Circuits Conference, Sept. 2006.
- [3] F. Maloberti. "Layout of Analog and Mixed Analog-Digital Circuits," in Design of Analog-Digital VLSI Circuits for Telecommunication and Signal Processing, ed. J. Franca and Y. Tsividis. Prentice Hall, Englewood Cliffs, New Jersey, 1994.
- [4] TSMC 0.18um Mixed Signal/RF 1P5M+ Salicide 1.8V/3.3V Process PCM Specification, Taiwan Semiconductor Manufacturing Co., LTD., 2009.

-
- [5] M. Pelgrom, A. Duinamer, and A. Welbers, "Matching properties of MOS transistors," IEEE J. Solid State Circuits, Vol. 24, no. 5, pp. 1433–1439, May 1989.
- [6] K. R. Lakshmikumar, R. A. Hadaway, and M. A. Copeland, "Characterization and modeling of mismatch in MOS transistors for precision analog design", IEEE J. Solid-State Circuits, vol. 21, no. 6, pp.1057 -1066 1986.
- [7] P. R. Gray et al., "Analysis and Design of Analog Integrated Circuits, Fifth Edition", Wiley, New York, 2009.
- [8] Alan Hastings, "The Art of Analog Layout, Second Edition," Pearson Education, 2006.
- [9] Roland Thewes et al., "Device Reliability in Analog CMOS Applications," IEDM Tech. Dig., pp.81-84 1999.
- [10] Roland Thewes et al., "Evaluation of MOSFET Reliability in Analog Applications," Proc. of the 31st ESSDRC, pp.73-80 2001.
- [11] M. Ehmann et al., "Thermally Activated Ageing of Polysilicon," Proc. of IEEE Sensors 2002.
- [12] P. R. Kinget, "Device mismatch and tradeoffs in the design of analog circuits," Solid-State Circuits, IEEE Journal of , vol.40, no.6, pp. 1212-1224, June 2005.

第三章 滤波器的分析与设计

3.1 滤波器原理

Equation Section (Next) 滤波器通过改变输入信号的幅度和相位，输出期望的信号，达到频率选择和相位整形的目的。滤波器在许多电子系统中有着重要的作用，例如在电话、无线通信系统用于信号处理；在数字音频、电视中，用于信号采样之前的抗混迭。

3.1.1 理想滤波器和实际滤波器

一个信号可以由各种不同频率的信号组成，理想的滤波器让通带(Passband)频率的信号通过，并阻止阻带(Stopband)频率的信号，如图 3-1 所示是低通滤波器的频率响应，经过滤波器，通带的信号不受影响，而阻带的信号被滤除。根据通带和阻带的位置，滤波器可分为低通(Lowpass)滤波器、带通(Bandpass)滤波器、高通(Highpass)滤波器和带阻(Bandstop)滤波器。

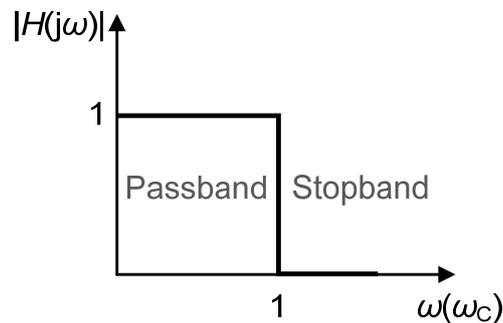


图 3-1 理想低通滤波器的频率响应

但是实际的滤波器存在许多非理想因素，如图 3-2 所示，图中是一个低通滤波器的频率响应曲线，在滤波器的通带存在纹波(Passband Ripple)；通带和阻带之间并不是直接跳变的，而是有一定斜率的过渡带(Transition Band)，过渡带的陡度以及阻带抑制(Stopband Rejection)共同决定了滤波器对信号频率的选择能力。阻带抑制越大、过渡带越陡的滤波器，对信号频率的选择能力就超强。相应地，就要求滤波器的阶数越高、极点的 Q 值越高，但是，高的 Q 值造成滤波器对元件参数的敏感度提高，通带纹波增大等等。

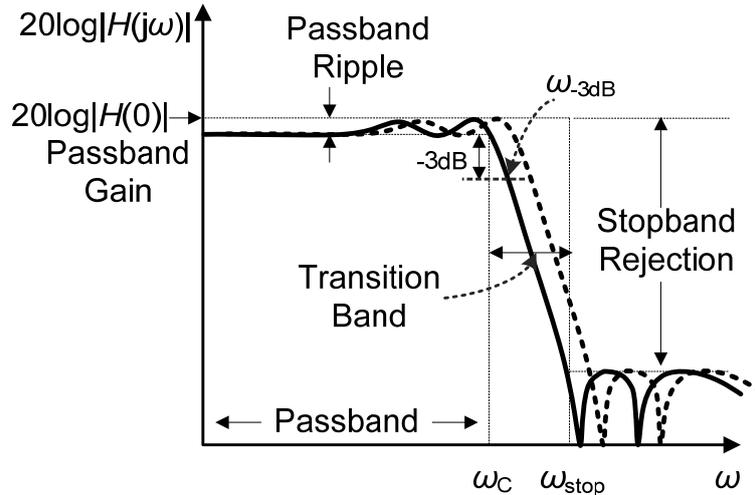


图 3-2 实际低通滤波器的频率响应及指标

除了幅频特性，衡量滤波器的响应还需要考虑相位特性。如图 3-3 所示为 5 阶巴特沃斯低通滤波器的幅频响应和相频响应，图中横坐标用线性坐标表示。

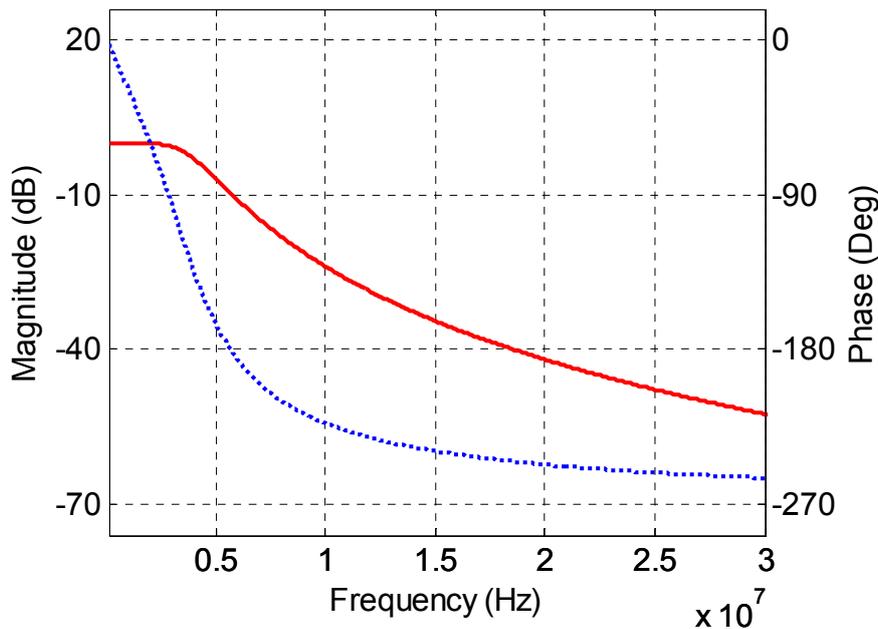


图 3-3 5 阶巴特沃斯滤波器的幅频响应和相频响应

随着频率增大，相位位移(Phase Shift)线性变化，当频率大于截止频率时，相位位移开始出现非线性。相位位移的影响体现在：当输入一个正弦信号，滤波器输出在时域上就会看到一个相对输入信号偏移过的正弦信号，这个时间上的偏移定义为相位延迟(Phase Delay)[1]。相位延迟可以由下式得到

$$T_{pd} = -\frac{\theta(\omega)}{\omega} \tag{3.1}$$

其中 $\theta(\omega)$ 为频率 ω 处的相位位移。由上式可知，当相位位移为线性并且直流没

有相位位移时,不同频率的信号经过滤波器得到的输出会有相同的延迟。如果不满足上述条件,不同频率的信号将会有不同大小的延迟。即出现相位失真(Phase Distortion),不出现相位失真的条件为

$$\frac{d\theta(\omega)}{d\omega} - \frac{\theta(\omega)}{\omega} = 0 \quad (3.2)$$

定义群延迟(Group Delay)为

$$T_{gd} = -\frac{d\theta(\omega)}{d\omega} \quad (3.3)$$

相位延迟和群延迟虽然都反映系统对不同频率信号的延迟,但两者的意义还是有所不同。相位延迟反映的是系统对输入信号延迟的相对值,群延迟反映的是系统对输入信号延迟的绝对值。对于频率成分比较复杂的信号,相频响应为常数($\theta(\omega)=c$)反而会造成信号的失真;群延迟为常数的系统才不会对信号产生失真。

3.1.2 常见函数的对比

在设计滤波器的过程中,很重要的一步就是通过近似(Approximation)的方法,用可以实现的网络传输函数来逼近设计指标。例如,常见的幅值近似(Magnitude Approximation)有巴特沃斯(Butterworth)函数,切比雪夫(Chebyshev)函数,反切比雪夫(Inverse Chebyshev)函数、贝塞尔(Bessel)函数和椭圆(Elliptic)函数。

对于图 3-1 的滤波器响应,横坐标为归一化 ω_c 的频率。这样的滤波器是不可实现的,其幅频响应 $H(s)$ 不能表示成 s 的有理函数(分子和分母为多项式的函数)。但是如果允许通带中有小的误差,以及非零的过渡带,就可以找到和理想响应十分近似的有理函数[2]。例如,

$$|H(j\omega)| = M(\omega) = \frac{1}{\sqrt{1 + \varepsilon^2 k(\omega^2)}} \quad (3.4)$$

其中 ε 是 0 到 1 之间的常数,和允许的通带误差有关。其中函数 $k(\omega^2)$ 随频率的增大而快速增大,并且

$$0 \leq k(\omega^2) \leq 1 \quad 0 \leq \omega \leq 1 \quad (3.5)$$

下面根据上述思路,对比常见的函数近似。

A、巴特沃斯(Butterworth)函数

巴特沃斯近似也叫最平坦近似(Maximally Flat),因为其幅频响应最为平坦。令式(3.4)中 $\varepsilon=1$, 并且

$$k(\omega^2) = \omega^{2n} \quad (3.6)$$

其中 n 为正整数,则有

$$|H(j\omega)| = M(\omega) = \frac{1}{\sqrt{1+\omega^{2n}}} \quad (3.7)$$

可以看出 $M(0)=1$ ，并且 $M(\omega)$ 随 ω 单调递减。当 $\omega_c=1$ 时，有

$$M(1) = \frac{1}{\sqrt{2}} \text{ 即 } 20\log M(1) = -3 \text{ dB} \quad (3.8)$$

也就是说 $\omega_c=1$ 是滤波器的截止频率。而且截止频率与 n 无关， n 为滤波器传递函数的阶数，决定了函数与理想滤波器的近似程度。

式(3.7)中不同的 n 给出不同的巴特沃斯滤波器函数。 $M(\omega)$ 的最大值为 $M(0)=1$ ，在通带的误差从 $\omega=0$ 处的最小值 0，递增到截止频率处的最大值 3dB。由

$$|H(j\omega)|^2 = |H(s)|^2 \Big|_{s=j\omega} = \frac{|N(s)N(-s)|}{|D(s)D(-s)|} \Big|_{s=j\omega} = \frac{1}{1+\omega^{2n}} \quad (3.9)$$

$$D(s)D(-s) = 1 + (-1)^n s^{2n} \quad (3.10)$$

解得上式根为

$$s_k = \sigma_k + j\omega_k = -\sin\left(\frac{2k-1}{2n}\pi\right) + j\cos\left(\frac{2k-1}{2n}\pi\right) \quad (3.11)$$

其中 $k=1, 2, \dots, 2n$ 。当 $k=1, 2, \dots, n$ ，可得到 $H(s)$ 的 n 个极点。所有的极点的幅值等于 1，均匀地分布在单位圆上，距离相等。如图 3-4 为巴特沃斯滤波器的极点分布情况。

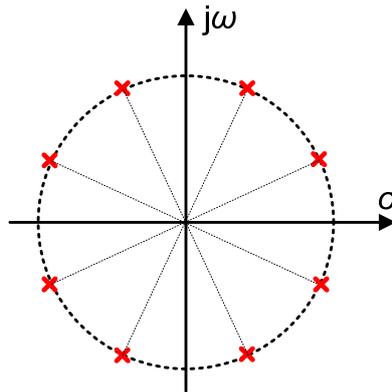


图 3-4 巴特沃斯滤波器的极点分布

B、切比雪夫(Chebyshev)函数

对于切比雪夫近似，式(3.4)有如下形式

$$|H(j\omega)|^2 = M^2(\omega) = \frac{1}{1+\varepsilon^2 C_n^2(\omega)} \quad (3.12)$$

其中

$$C_n(\omega) = \cos(n \cos^{-1} \omega) \quad (3.13)$$

切比雪夫函数的极点为

$$s_k = \sigma_k + j\omega_k = -\beta_k \sin\left(\frac{2k-1}{2n}\pi\right) + j \cos\left(\frac{2k-1}{2n}\pi\right) \quad (3.14)$$

$$\beta_k = \frac{1}{n} \sinh^{-1} \frac{1}{\epsilon} \quad (3.15)$$

其中 $k=1, 2, \dots, n$ 。对比巴特沃斯的极点，可以发现两种函数的极点有相同的虚部，而实部相差系数 β_k 。如图 3-5 所示，切比雪夫的极点相对巴特沃斯往单位圆内部成一定比例地平移，有更高的 Q 值，结果导致切比雪夫滤波器的过渡带更陡峭，并且在通带有纹波。

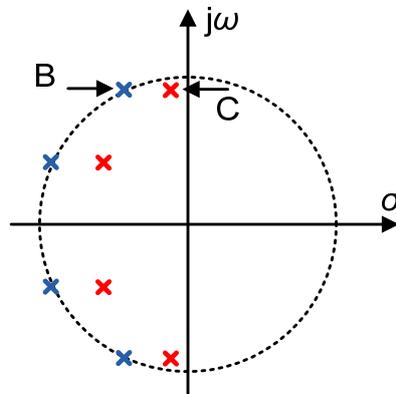


图 3-5 切比雪夫与巴特沃斯极点的相对位置

C、反切比雪夫(Inverse Chebyshev)函数

而反切比雪夫滤波器的幅频响应和切比雪夫一样有陡峭的过渡带，同时有巴特沃斯平坦的通带。对于反切比雪夫近似，式(3.4)有如下形式

$$|H(j\omega)|^2 = M^2(\omega) = \frac{\epsilon^2 C_n^2\left(\frac{1}{\omega}\right)}{1 + \epsilon^2 C_n^2\left(\frac{1}{\omega}\right)} \quad (3.16)$$

图 3-6 为 5 阶反切比雪夫滤波器的零极点分布，有 5 个极点和 4 个零点。极点分布在单位圆内部和外部，共轭零点分布在虚轴上。

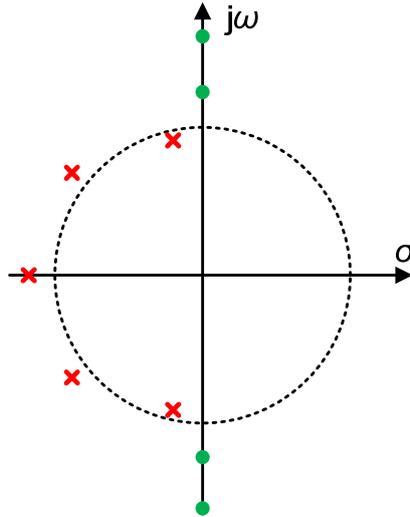


图 3-6 反切比雪夫滤波器的零极点分布

D、贝塞尔(Bessel)函数

贝塞尔函数近似以牺牲阻带衰减为代价,来近似达到理想滤波器的线性相频响应,也是最平坦的群延迟。传递函数表示为

$$H(s) = \frac{\theta_n(0)}{\theta_n(s/\omega_c)} \quad (3.17)$$

其中 $\theta_n(s)$ 为反向贝塞尔多项式,

$$\theta_n(s) = \sum_{k=0}^n a_k s^k \quad (3.18)$$

$$a_k = \frac{(2n-k)!}{2^{n-k} k!(n-k)!} \quad k = 0, 1, \dots, n \quad (3.19)$$

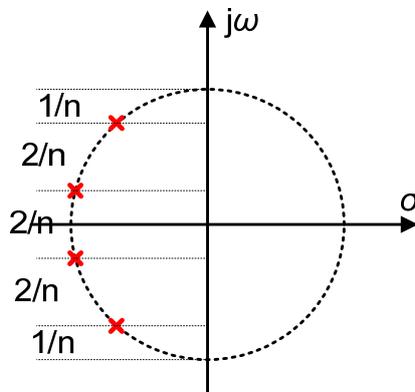


图 3-7 贝塞尔滤波器的极点分布

贝塞尔滤波器的极点位置如图 3-7 所示，每个极点之间的垂直距离相等，即虚部相距 $2/n$ 。而巴特沃斯是每个极点的夹角相等。贝塞尔滤波器的幅频响应是最平缓的，相频是最线性的。

E、椭圆(Elliptic)函数

前面几种函数，除了反切比雪夫，其他函数的零点都在无穷远。然而在有些情况，要求过渡带的下降率很大，即在截止频率附近要求很大的幅值衰减，通常使用椭圆函数来近似。椭圆函数是效率最高的滤波器近似，相比其他类型，要求的阶数 n 最小。对于椭圆近似，其传递函数由下式表示

$$|H(j\omega)|^2 = M^2(\omega) = \frac{1}{1 + \varepsilon^2 R_n(\omega^2)} \quad (3.20)$$

其中有

$$R_n\left(\frac{1}{\omega}\right) = \frac{1}{R_n(\omega)} \quad (3.21)$$

上式表明， $R_n(\omega)$ 在频率 $\omega(0 < \omega < 1)$ 的值是其在 $1/\omega$ 的值的倒数。因此，如果截止频率及通带处有等纹波的特性，则在阻带也有相应地出现纹波。

如图 3-8 为 5 阶椭圆滤波器的零极点分布，有 5 个极点和 4 个零点。可以看出极点的 Q 值相比反切比雪夫滤波器的要高，也就导致椭圆型滤波器有更陡的过渡带。

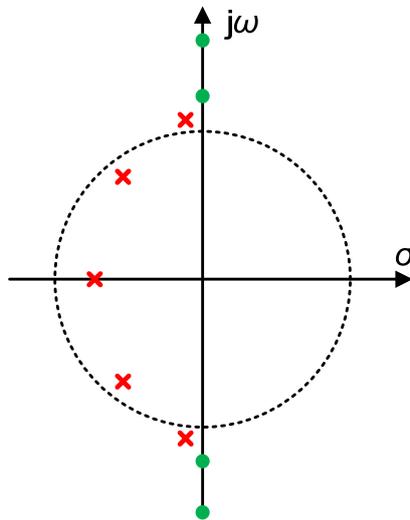


图 3-8 椭圆滤波器的零极点分布

3.1.3 函数类型的选择

总结上述 5 种滤波器近似，其中巴特沃斯、贝塞尔和切比雪夫为全极点，它们的零点在无限远的频率，也就是说，在无限远频率处才能给出无穷大的衰减，

而反切比雪夫和椭圆型在有限频率处有零点,这样就能在有限的频率处得到无穷大的衰减。然而零点会影响通带内的相频响应,带来很大的群延迟。

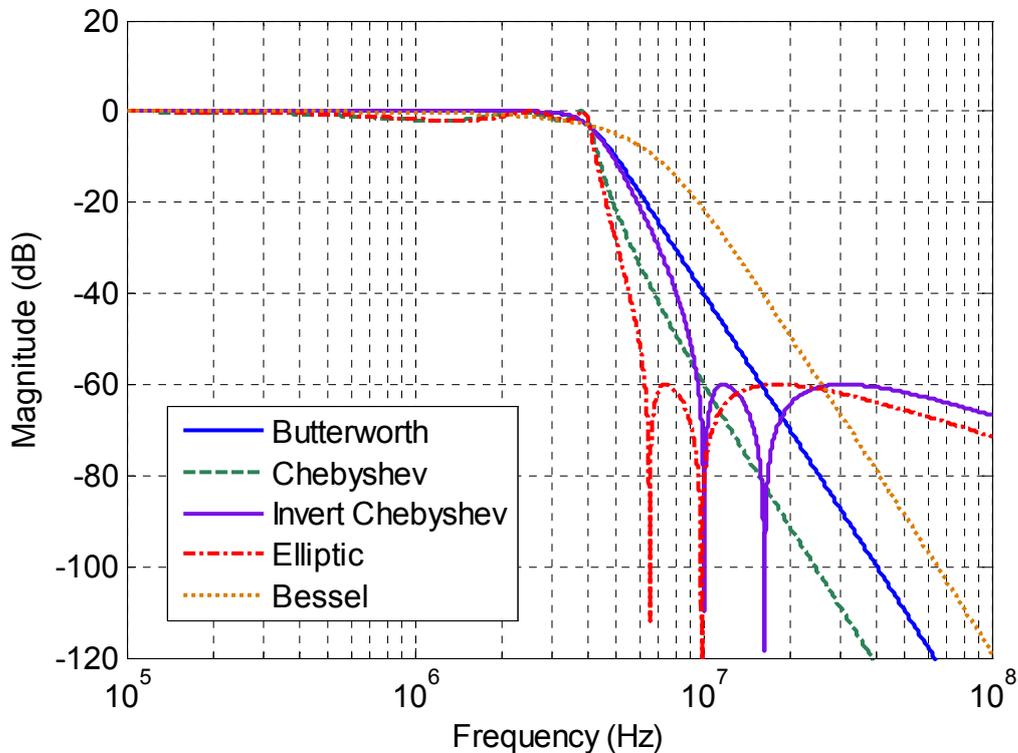


图 3-9 5 种函数的 5 阶低通滤波器幅频响应对比

图 3-9 所示为 4 种不同函数的低通滤波器幅频响应的对比,图中所示都为 5 阶滤波器。可以看出,相同的阶数下,椭圆函数的极点效率最高,有最陡峭的过渡带,其次是切比雪夫、反切比雪夫、巴特沃斯。通带有纹波的是椭圆和切比雪夫。

不同函数有其各自的特点,而函数类型的选择,则要根据具体应用以及性能要求来选择。

首先,考虑成本以及功耗的话,选择阶数越低的类型。对于有源滤波器,阶数越低意味着面积和功耗越低。

其次,考虑带外的衰减的能力。比如在截止频率 1.5 倍的频率处要达到多大的衰减,据此选择哪些函数能达到要求。

最后,在满足了上面的要求时,继续选择的根据就是考虑系统能承受的相位失真。例如,对于应用于手机的低通滤波器,滤波器后面是模数转换器和数字信号处理器(DSP, Digital Signal Processor),数字信号处理器有能力进行相位均衡(Phase Equalization),信号经过滤波器产生的相位失真可以被数字信号处理器补偿。而对于硬盘驱动的应用中,信号带宽很宽,要在滤波器后面进行相位均衡

需要花费很大的成本，因此不能选择相频响应很差的函数类型，例如选择线性相位的贝塞尔滤波器来使相位失真最小化。

通常，过渡带越陡的滤波器，极点的 Q 值越高，相频响应越差，群延迟越大。

3.2 滤波器的实现

3.2.1 滤波器实现方式的对比

根据应用的频率范围，选择的滤波器的实现方式是不一样的。如图 3-10 所示是不同滤波器通常应用的范围。

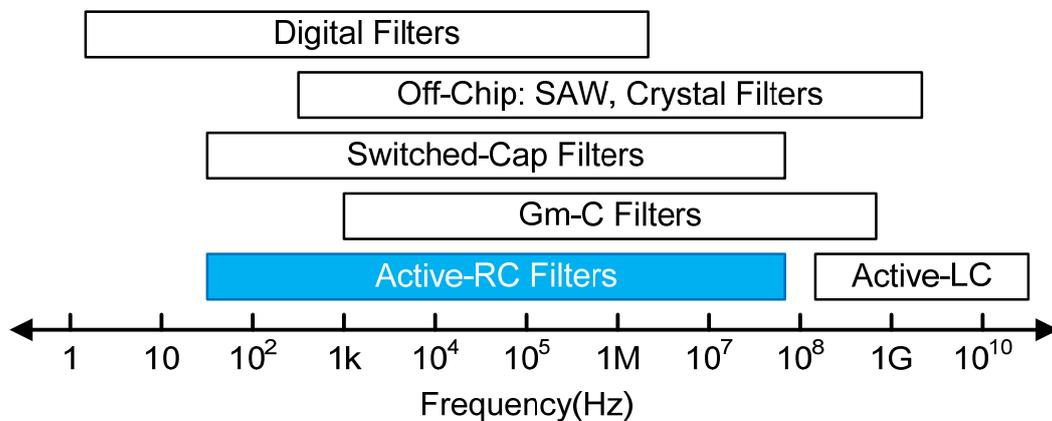


图 3-10 不同频率的应用中选择不同类型的滤波器

根据滤波器的实现方式，可以分成片内和片外两大类，如图 3-11 所示。片外分立器件组成的滤波器比如表面声波(SAW, Surface Acoustic Wave)和陶瓷滤波器，它们的主要特点是动态范围大而且有可靠的频率特性。但是，片外滤波器价格昂贵，体积庞大，占空间大，而且片外器件通常要增加芯片的引脚。另外，为了能够驱动 50 欧姆阻抗，它们还需要匹配电路和缓冲器，导致功耗增加。

根据输入输出信号的特点，片内滤波器可以分为三类：数字(Digital)滤波器、采样数据/离散时间(Sampled, or Discrete-time)滤波器、模拟/连续时间(Analog, or Continuous-time)滤波器。数字滤波器有精确的输出，并且容易集成，但是缺点是系统要求有模数转换器(ADC, Analog-to-Digital Converter)，才能把连续时间的模拟输入信号转换成数字信号进行处理。这就限制了数字滤波器工作的频率，另外数字滤波器的功耗、面积和成本也是限制因素[3]。开关电容(SC, Switched-Capacitor)滤波器工作在离散时间，由于频率响应由器件的比例决定，有精确的输出。相比片外无源滤波器，开关电容滤波器的线性度和噪声性能不好。另外，增益带宽积(GBW, Gain-Bandwidth product)有限、电荷注入以及时钟穿通等问题，限制了它们在高频率的性能[4]。其它类型的滤波器，比如 Active-RC，

Gm-C-Opamp, MOSFET-C, 因为电路中的运放 GBW 有限, 所以也限制了工作频率。而 Gm-C 滤波器在一定的功耗和面积下, 可以工作在相对更高的频率。随着 CMOS 工艺中电感的实现, Active-LC 滤波器成为高频应用的另一个选择 [5]。相比 Gm-C, Active-LC 有更高的动态范围。

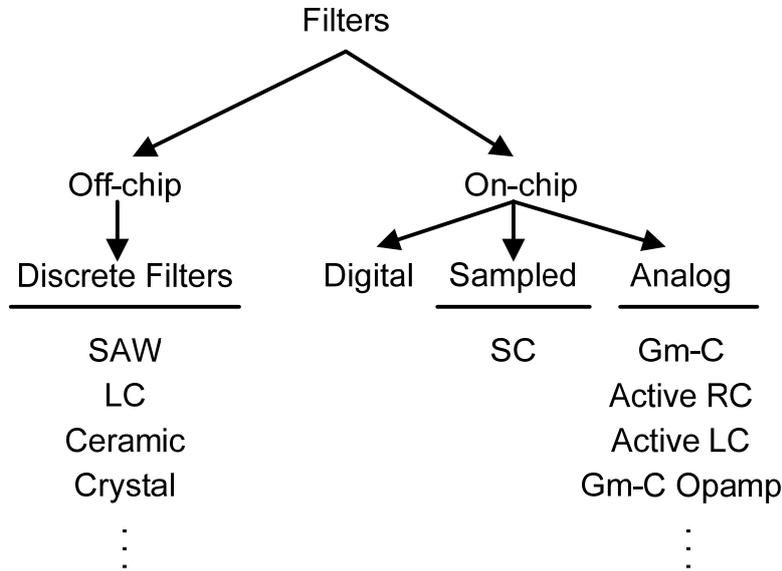


图 3-11 滤波器的实现方式

片内连续时间滤波器的主要问题一个是动态范围受限, 不仅因为随机噪声的影响, 还包括片内数字电路的干扰。而另一个重要的问题是, 元件参数由于制造工艺偏差、温度变化以及老化等因素, 会发生较大的偏差。而连续时间滤波器的频率特性是与器件的大小直接相关, 频率特性将发生很大的偏差, 所以片内连续时间滤波器需要有自动校正技术, 把元件的值校准到目标大小。

3.2.2 Active-RC 和 Gm-C 积分器

任何滤波器都是有积分器(Integrator)构成的, 无论是无源滤波器还是有源滤波器。在无源滤波器中, 电感和电容完成积分的功能: 电容两端的电压是流过它的电流的积分; 流过电感的电流是它两端电压的积分

$$V_{\text{capacitor}}(t) = \frac{1}{C} \int_0^t I_{\text{capacitor}} dt \tag{3.22}$$

$$I_{\text{inductor}}(t) = \frac{1}{L} \int_0^t V_{\text{inductor}} dt \tag{3.23}$$

在复频域, 可以表示成

$$V_{\text{capacitor}} = \frac{I_{\text{capacitor}}}{sC} \quad (3.24)$$

$$I_{\text{inductor}} = \frac{V_{\text{inductor}}}{sL} \quad (3.25)$$

无源积分器的输入和输出不在同一个域，因此，要实现滤波器，电容和电感两种元件都是需要的。

而片上实现滤波器，由于电感的制造成本，则通过有源积分器来实现滤波器功能，并且有源积分器的输入和输出变量在同一个域。电路构成的有源积分器，一类是电压积分器，将输入电压积分得到输出电压；一类是电流积分器，将输入电流积分得到输出电流。常见的两种电压积分器是 Active-RC 积分器和 Gm-C 积分器[6]。

A. Active-RC 积分器

第一种积分器是 Active-RC 积分器。如图 3-12 所示是一个多输入的积分以及求和电路。输出电压由下式给出：

$$v_o = -\sum_{i=1}^n \frac{v_i}{sR_i C_{\text{int}}} - \sum_{j=1}^m \frac{C_j v_j}{C_{\text{int}}} \quad (3.26)$$

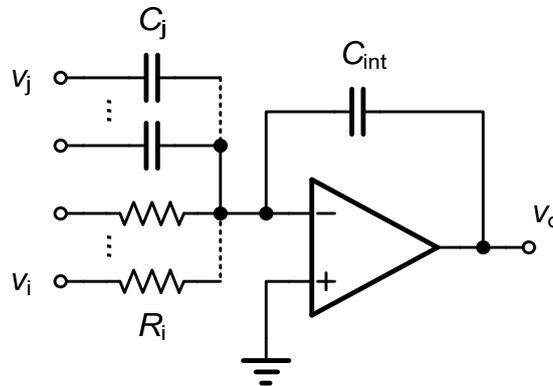


图 3-12 Active-RC 积分/求和电路

受工艺、温度、老化等影响，元件参数变化需要校准时，电阻和电容不能连续地调节，所以有的应用中用工作在线性区的 MOS 管代替电阻，MOS 管通过电压 V_{tune} 控制，就可以实现连续可调的阻值了。但是由于 MOS 管的寄生电容，高频性能会比使用电阻的积分器更差。

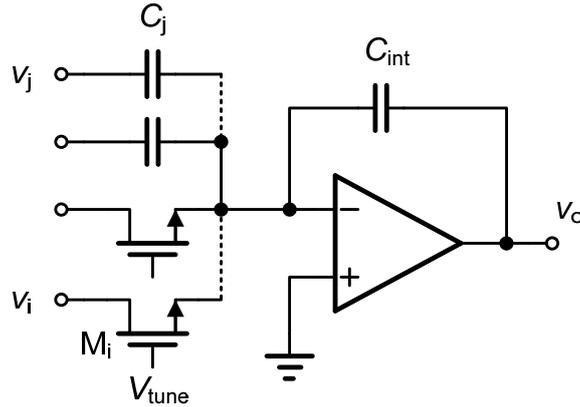


图 3-13 线性区 MOS 管代替电阻

B. Gm-C 积分器

第二种积分器跨导-电容(transconductor-C, or Gm-C)积分器如图 3-14 所示，多个跨导输入 G_{mi} 驱动电容负载 C_{int} 。输出电压可以表示为：

$$V_o = \sum_{i=1}^n \frac{G_{mi} V_i}{s C_{eff}} + \sum_{j=1}^m \frac{C_j V_j}{C_{eff}} \quad (3.27)$$

其中

$$C_{eff} = C_{int} + \sum_{j=1}^m C_j \quad (3.28)$$

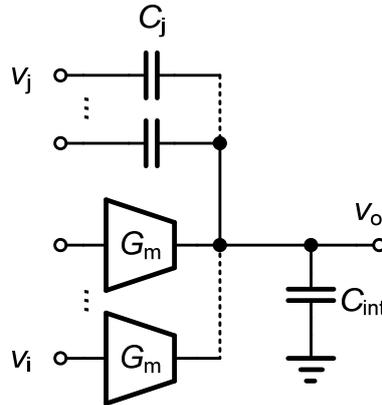


图 3-14 Gm-C 积分和求和电路

为了控制时间常数

$$\tau_i = \frac{C_{eff}}{G_{mi}} \quad (3.29)$$

跨导的大小是可调的。

对比式(3.26)和(3.27)发现两式具有形式一致的传递函数，但是 Gm-C 积分

器有负载效应，时间常数不仅与 C_{int} 有关，还受 C_j 的影响，而 Active-RC 没有这样的问题。由于带宽大的跨导比大带宽的电压增益更容易实现，所以 Gm-C 积分器构成的滤波器比 Active-RC 滤波器有更好的高频特性。

实际上这两种类型的积分器带宽都是有限的。积分器寄生的零极点将会限制滤波器的最高截止频率。所以积分器寄生效应产生的等效极点频率必须比积分器自身的带宽大很多。而积分器的闭环带宽必须比滤波器的零极点频率大很多倍，对于实际应用，通常在 10~1000 倍[6]。

由于 Gm-C 积分器通常不用驱动小电阻，在功耗方面也是优于 Active-RC 滤波器的，后者级联时通常要驱动电阻，需要额外的缓冲器，增加了功耗。但是在线性度的表现上，Gm-C 因为采用开环结构，输入信号范围受到限制，相比闭环应用的 Active-RC，线性度要比 Active-RC 差。

3.3 低阶有源滤波器的实现

高阶有源滤波器的一种常用的实现方法就是使用低阶滤波器直接级联，如一阶、二阶。而通常，一阶只在级联成奇数阶的滤波器时用到，其余都是有二阶来级联。所以有必要对一阶和二阶滤波器进行分析。

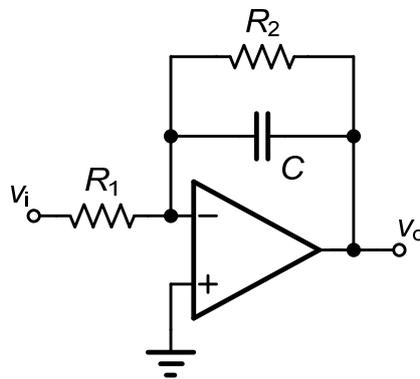


图 3-15 一阶有源低通滤波器

如图 3-15 所示为一阶有源低通滤波器的一种电路实现。可求得其传递函数为

$$H(s) = \frac{v_o}{v_i} = -\frac{R_2 / R_1}{sR_2C + 1} \quad (3.30)$$

二阶滤波器的通用传递函数为

$$H(s) = K \frac{s^2 + \frac{\omega_z}{Q_z}s + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p}s + \omega_p^2} \quad (3.31)$$

求得极点大小为

$$s = -\frac{\omega_p}{2Q_p}(1 \pm \sqrt{1-4Q_p^2}) \quad (3.32)$$

所以，要使用有源 RC 网络实现这个传递函数，必须满足条件

$$Q_p > \frac{1}{2} \quad (3.33)$$

也就是当 $H(s)$ 的极点为共轭复极点时。否则极点为负实数极点，只能通过无源 RC 网络来实现[2]。

3.3.1 Sallen-Key 滤波器

用 Active-RC 网络来实现双二次传递函数的电路就做 Biquad。其中一种实现方法是使用单个运放的双二次电路(SAB, single-amplifier biquad)，最著名的二阶滤波器电路是 Sallen-Key 滤波器。如图 3-16 所示为低通滤波器的形式。

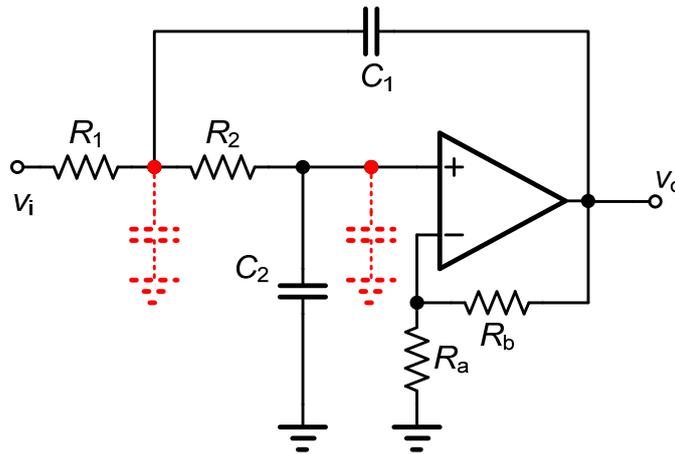


图 3-16 Sallen-Key 二阶低通滤波器

Sallen-Key 的传递函数为

$$H(s) = \frac{G}{\frac{s^2}{\omega_p^2} + \frac{s}{\omega_p Q_p} + 1} \quad (3.34)$$

其中

$$G = 1 + \frac{R_b}{R_a} \quad (3.35)$$

$$\omega_p = \frac{1}{\sqrt{R_1 R_2 C_1 C_2}} \quad (3.36)$$

$$Q_p = \frac{\omega_p}{\frac{1}{R_1 C_1} + \frac{1}{R_2 C_1} + \frac{1-G}{R_2 C_2}} \quad (3.37)$$

Sallen-Key 滤波器只需要一个运放就实现了两个极点,而且在片上和分立器件都容易实现,一个运放意味着功耗更低。但是 Sallen-Key 的缺点是对寄生很敏感,如图 3-16 所示,用虚线标注的两处寄生电容会影响频率响应,限制高频性能。

3.3.2 Tow-Thomas 滤波器

另一常用的多功能 Biquad 是 Tow-Thomas Biquad[7],电路如图 3-17 所示,该 Biquad 需要三个运放,其中一个作为反相器,保证环路为负反馈。

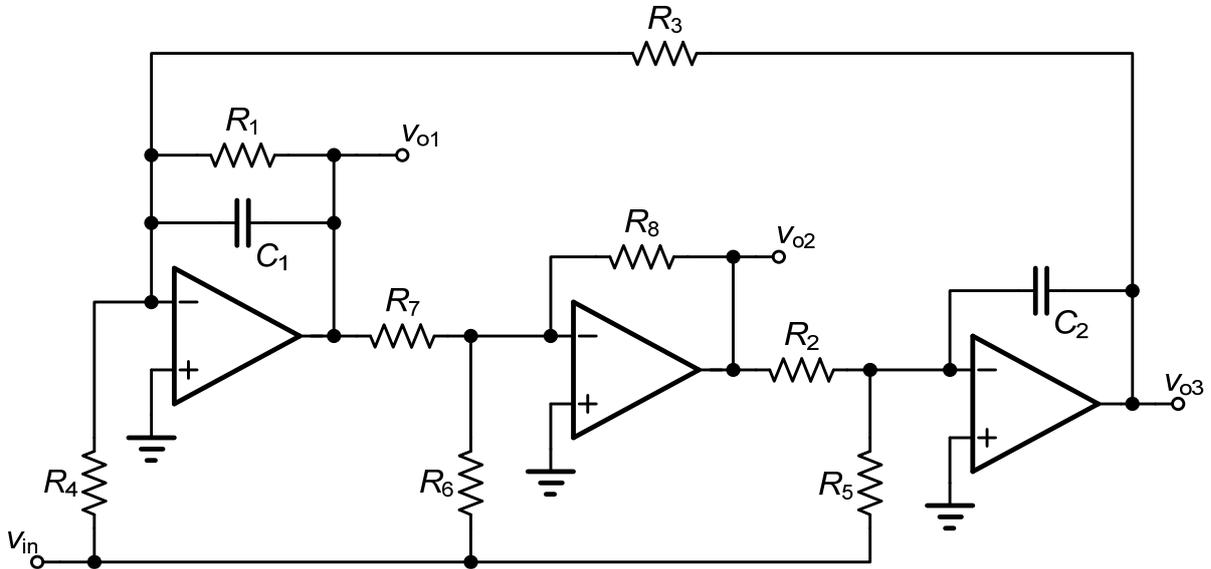


图 3-17 Tow-Thomas Biquad 电路原理图

有传递函数

$$H_1(s) = \frac{V_{o1}}{V_{in}} = -k_2 \frac{(b_2 a_1 - b_1)s + (b_2 a_0 - b_0)}{s^2 + a_1 s + a_0} \quad (3.38)$$

$$H_2(s) = \frac{V_{o2}}{V_{in}} = \frac{b_2 s^2 + b_1 s + b_0}{s^2 + a_1 s + a_0} \quad (3.39)$$

$$H_3(s) = \frac{V_{o3}}{V_{in}} = -\frac{1}{k_1 \sqrt{a_0}} \frac{(b_0 - b_2 a_0)s + (b_0 a_1 - b_1 a_0)}{s^2 + a_1 s + a_0} \quad (3.40)$$

其中有

$$b_0 = \frac{R_8}{R_3 R_5 R_7 C_1 C_2}$$

$$b_1 = \frac{1}{R_1 C_1} \left(\frac{R_8}{R_6} - \frac{R_1 R_8}{R_4 R_7} \right)$$

$$b_2 = \frac{R_8}{R_6}$$

$$a_0 = \frac{1}{R_1 C_1}$$

$$k_1 = \sqrt{\frac{R_2 R_8 C_2}{R_3 R_7 C_1}}$$

$$k_2 = \frac{R_7}{R_8}$$

可以看出有 3 个不同的输出，对应 3 种不同的传递函数可供选择。其中 v_{02} 为通用 Biquad 的形式，理论上可以实现任意极点和零点； v_{01} 和 v_{03} 有 v_{02} 相同的极点，但是至多有一个零点。

相比 Sallen-Key, Tow-Thomas 结构对寄生不敏感。在运放输入端的寄生电容，由于运放高增益并且一端接地，另一端上的寄生电容虚地，不会有电压变化。在运放输出端的寄生电容，由运放的低输出阻抗驱动，因此不影响滤波器的 RC 常数。

3.3.3 零点的作用

通过对分析 Sallen-Key 和 Tow-Thomas 结构，后者虽然增加了运放的个数，但是对于实现滤波器的选频特性有更强的灵活性，而前者是全极点的结构。零点对滤波器的幅频响应有重要的作用：

- 使过渡带更窄，增强滤波器的选频特性；
- 频带产生缺口，通过调整凹槽所在频率的大小，可以很好地消除该频率的干扰信号；
- 调整零点的位置，可将低通滤波器转换成高通、带阻滤波器；

如图 3-18 所示，2 阶低通滤波器的两个极点(图中×)分布在单位圆上，其幅

频响应如图 3-19 中的实线。虚轴上增加两个频率为 $\omega_z=3\omega_p$ 的共轭零点(图中●)后，在幅频响应中出现了一个 V 型的缺口(Notch)，而且通带和阻带之间的过渡带更窄了，在截止频率附近有了更好的幅度衰减。但是，在阻带的衰减比全极点

时更小了。当零点的频率减小时，阻带的幅度随之增大，直到 $\omega_z = \omega_p$ 时，上升到与通带相同的高度，低通滤波器变成了带阻滤波器。

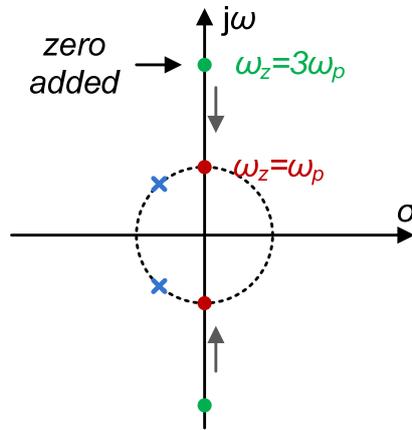


图 3-18 二阶低通滤波器添加零点后的零极点分布

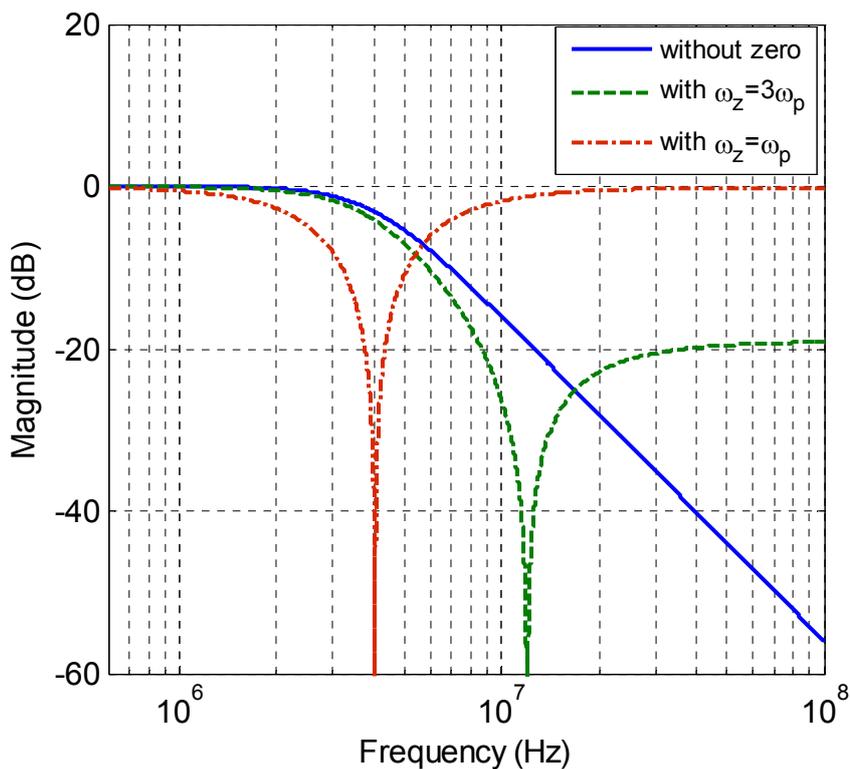


图 3-19 二阶低通滤波器添加零点后的幅频响应曲线

3.4 高阶有源滤波器的实现

在片内实现高阶有源滤波器，常见的方法有两种，一种是用有源元件模拟高阶阶梯(Ladder type) 无源 LC 网络。用运放和无源电阻电容构成的 GIC(Generalized Impedance Converter)来模拟电感，实现高阶有源滤波器的综

合。这种方法的实现的滤波器具有低的元件灵敏度，幅频特性随元件波动更小。图 3-20 和图 3-21 分别为 5 阶无源 LC 滤波器及综合成差分有源滤波器的电路图。

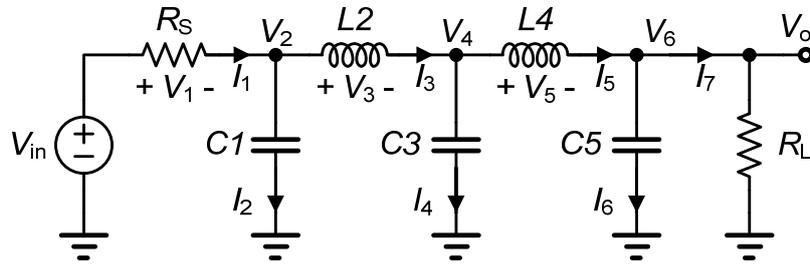


图 3-20 5 阶无源 LC 阶梯滤波器

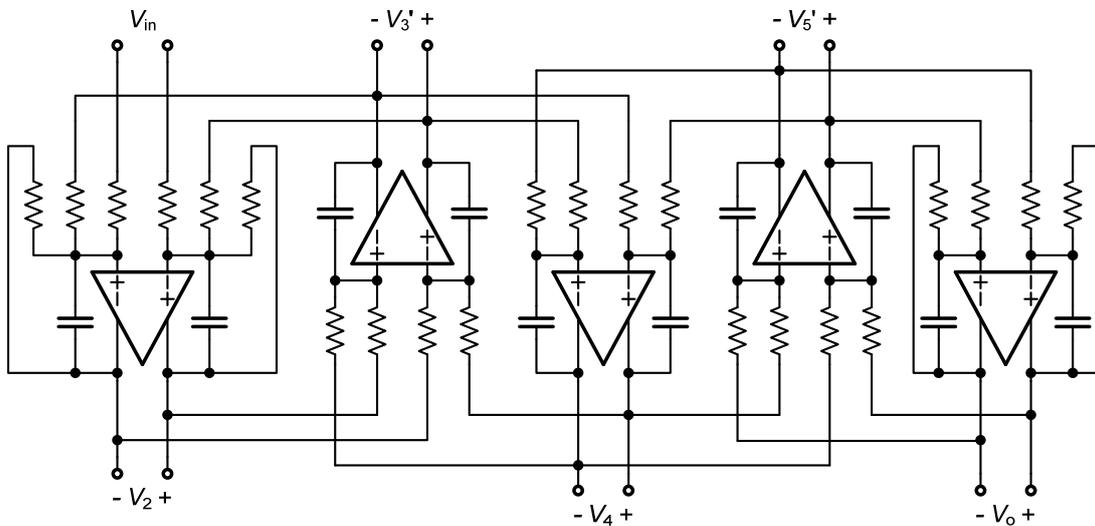


图 3-21 无源 LC 网络综合得到的 5 阶有源滤波器

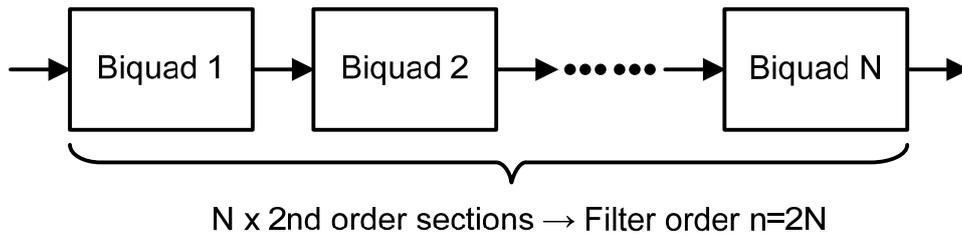


图 3-22 Biquad 级联的高阶滤波器

另一种方法是直接使用一阶和二阶电路级联的形式，将高阶滤波器函数分解成多个二次因子的积，用 Biquad 电路进行级联实现有源滤波器。这种方法的优点是设计简单，得到的滤波器易配置。

3.5 用于多模数字电视接收机的 6 阶低通滤波器

图 3-23 所示为一款零中频的多模数字电视接收机芯片的结构图。低通滤波

器在系统中的起信道选择的作用，混频器把射频信号下变频后，滤波器滤除旁带信号，防止模数转换器量化时发生混叠。

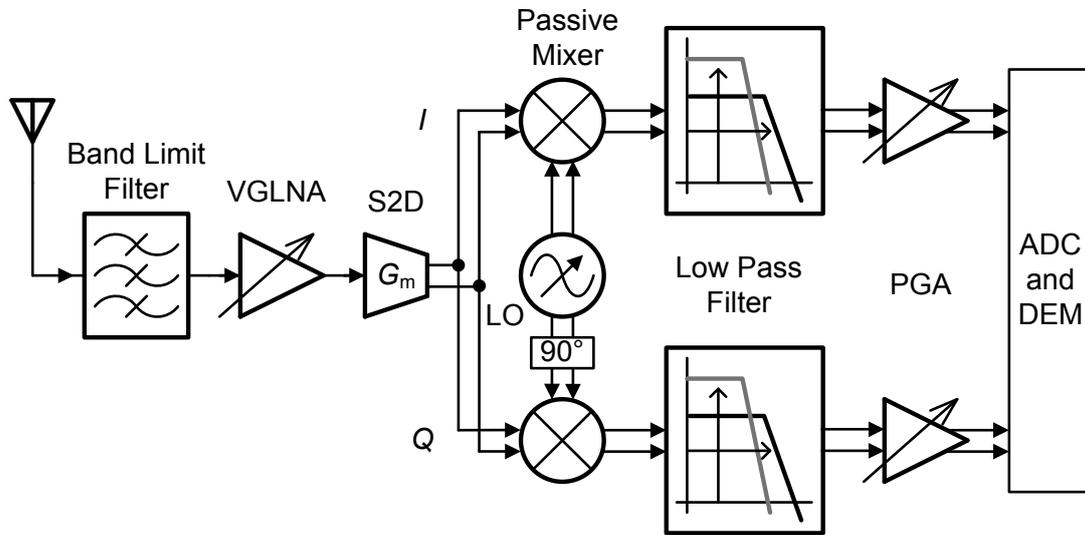


图 3-23 零中频数字电视接收机结构图

3.5.1 系统要求

由于接收机兼容多种电视标准，如表 3-1 所示，各个电视标准中的信号带宽不同，系统要求低通滤波器的截止频率可配置。同时，滤波器和后级的可变增益放大器共同调节增益，把模拟基带信号放大到模数转换器的最佳采样幅度，所以要求滤波器有可变增益，系统定义其增益范围从 0~54dB，6dB 的增益步长。

表 3-1 多模数字电视接收机支持的电视标准及信号带宽

	CMMB	DTMB, DVB-H, DVB-T	DAB, T-DMB	ATSC-M/H	ISDB-T full-seg	ISDB-T 3-seg	ISDB-T 1-seg
Signal Bandwidth(MHz)	2, 8	5, 6, 7, 8	1.536	6	6	1.29	0.43
3dB Cutoff Frequency(MHz)	1, 4	2.5, 3, 3.5, 4	0.768	3	3	0.645	0.215

系统对滤波器的阻带衰减的要求，对于截止频率 4MHz 的情况，在 4.25MHz、5.25MHz、6MHz、10MHz 分别达到 6dB、30dB、50dB、65dB 的幅度衰减量。根据 Matlab 的计算结果，如果使用巴特沃斯函数近似，需要至少 15 阶才能达到要求的衰减量，这么高的阶数在片内实现需要耗费很大成本和功耗。而使用切比雪夫、反切比雪夫和椭圆函数近似，则分别需要 8 阶、7 阶和 6 阶就能满足衰减要求。

再考虑这几种函数的相频响应。虽然椭圆、反切比雪夫和切比雪夫函数需要

的阶数较低，但是过渡带越窄的函数，通常群延迟较大。对于数字电视接收机中的应用，数字基带的解调时，由数字信号处理来完成相位均衡，可以减轻系统对模拟部分相位线性的要求。因此，选择极点效率最高的椭圆函数来近似，只需要相对低的阶数就能满足阻带衰减，可以降低滤波器的功耗。

在电路实现方式的选择上，主要考虑动态范围的要求。

用三级 Biquad 级联实现 6 阶椭圆函数，每级有 18dB 的最大增益，极点和零点各一对。切换截止频率时，每级的极点和零点同步调节，可以使幅频曲线的形状维持不变，只是频率的平移，从而每个截止频率都达到同样的衰减效果。

3.5.2 有传输零点的 Tow-Thomas Biquad

如图 3-24 所示为 Tow-Thomas Biquad 的一个应用实例，分析该结构的传递函数，分别列出 a 和 b 节点的电流方程

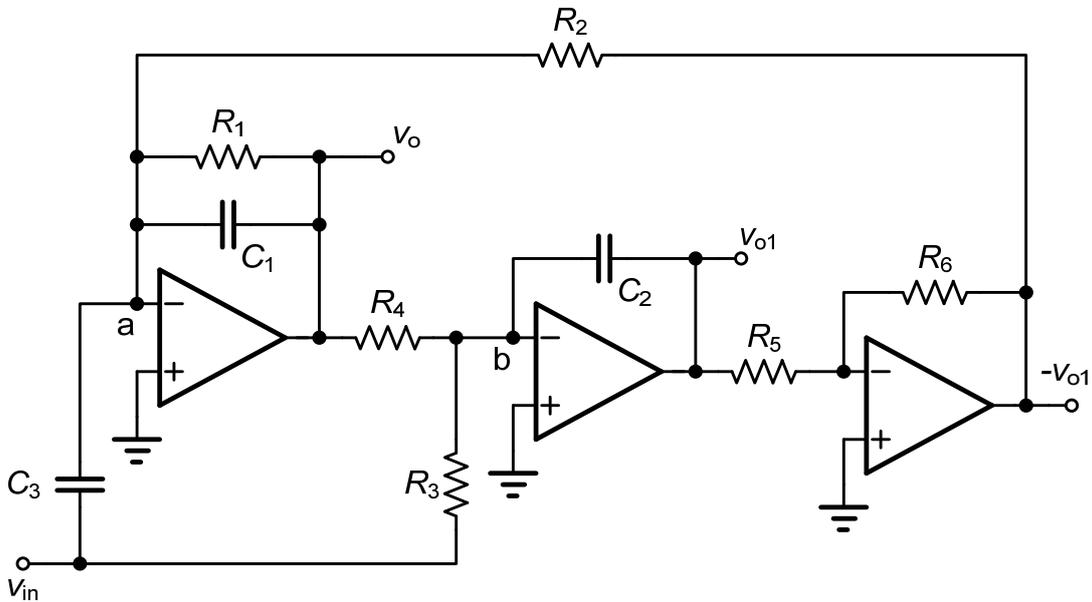


图 3-24 Tow-Thomas Biquad 的一种结构

$$V_{in} \cdot sC_3 + \frac{-V_{o1}}{R_2} + \frac{V_o}{R_1 \parallel \frac{1}{sC_1}} = 0 \quad (3.41)$$

$$\frac{V_{in}}{R_3} + V_{o1} \cdot sC_2 + \frac{V_o}{R_4} = 0 \quad (3.42)$$

由式(3.42)得

$$-V_{o1} = \frac{V_{in}}{sR_3C_2} + \frac{V_o}{sR_4C_2} \quad (3.43)$$

代入式(3.41)并整理得

$$H(s) = \frac{v_o}{v_{in}} = -\frac{R_1 R_2 R_3 R_4 C_2 C_3 s^2 + R_1 R_4}{R_1 R_2 R_3 R_4 C_1 C_2 s^2 + R_3 R_2 R_4 C_2 s + R_1 R_3} \quad (3.44)$$

对比传递函数

$$H(s) = A \frac{\left(\frac{s}{\omega_z}\right)^2 + 1}{\left(\frac{s}{\omega_p}\right)^2 + \frac{s}{\omega_p Q_p} + 1} \quad (3.45)$$

可得增益为

$$A_0 = -\frac{R_4}{R_3} \quad (3.46)$$

零极点为

$$s_z = \pm j\omega_z \quad (3.47)$$

$$s_p = -\frac{\omega_p}{2Q_p} (1 \pm \sqrt{1 - 4Q_p^2}) \quad (3.48)$$

其中

$$\omega_z = \frac{1}{\sqrt{R_2 R_3 C_2 C_3}} \quad (3.49)$$

$$\omega_p = \frac{1}{\sqrt{R_2 R_4 C_1 C_2}} \quad (3.50)$$

$$Q_p = \frac{R_1}{\sqrt{R_2 R_4}} \sqrt{\frac{C_2}{C_1}} \quad (3.51)$$

为设计方便, 以及器件的匹配, 通常取 $R_2=R_4=R_p$, $C_1=C_2=C_p$, 这两个值确定后, 极点的频率确定; 然后直流增益由 $R_3=R_g$ 确定; 极点的 Q 值由 R_1 确定; 零点的频率由 $C_3=C_z$ 确定。可以看到, Tow-Thomas 结构的 Biquad 可以方便地独立调整各个参数, 能满足截止频率和增益可变的要求。

如图 3-23 所示的系统, 信号经过低噪声放大器(LNA)之后, 先由单端变成差分信号, 再由混频器(Mixer)混频。需要滤波器也是差分结构, 图 3-25 所示为上述 Tow-Thomas Biquad 的差分形式, 可以看到, 由于差分结构中两端的信号相位相反, 所以可以节省一个反相器, 需要的负反馈信号直接由另一端差分信号得到。

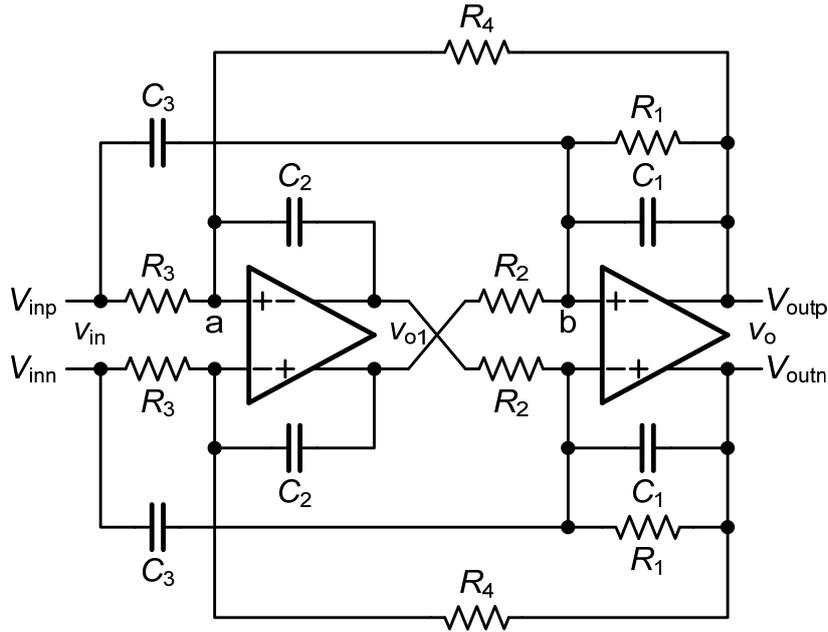


图 3-25 差分形式的 Tow-Thomas Biquad

3.5.3 截止频率和增益的配置

由表 3-1 列出的各种电视协议的信号带宽频率, 以及对应零中频应用时滤波器的截止频率, 可以看到, 最小的截止频率为 0.215MHz , 最大的截止频率为 4MHz , 相差 18 倍之多。如果固定电阻不变, 通过改变电容大小来调节截止频率, 0.215MHz 对应的电容是 4MHz 的 18 倍, 面积占用将会很大。而如果单一调节电阻, 则小的截止频率需要很大的电阻, 对滤波器的噪声性能不利。电阻和电容大小的选取是噪声和面积的折衷。

本设计采用的截止频率配置方案为, 调节电阻大小实现频率的粗调, 调节电容大小实现频率的微调。简单的示意如图 3-26 所示, 根据式(3.49)~(3.51), 将所有电阻加倍, 可以保持幅频特性曲线的形状不变, 使频率变为原来的一半; 再通过微调所有电容的大小, 使截止频率小范围变化, 从而覆盖设计要求的所有截止频率。对应可编程电阻和电容阵列 (PRA and PCA, Programmable Resistor/Capacitor Array) 的结构如图 3-27, 电阻分为 4 组, 例如 4MHz 频率时大小为 R , 2MHz 、 1MHz 和 0.5MHz 对应的电阻大小依次乘 2; 电容由二进制权重的电容阵列构成, 单位电容 C_u 采用尺寸为 $4\mu\text{m}\times 4\mu\text{m}$ 的 MIM 电容, 大小约为 20fF 。本设计中 C_p 的取值为 3.2pF , 有量化误差为 $20\text{fF}/3.2\text{pF}/2=0.3\%$ 。

增益的调节根据式(3.46), 将电阻 R_g 减半, 放大位数就加倍, 以此实现 6dB 的增益台阶, R_g 减为原来的 $1/8$ 时, 即达到该级 Biquad 的最大增益 18dB 。

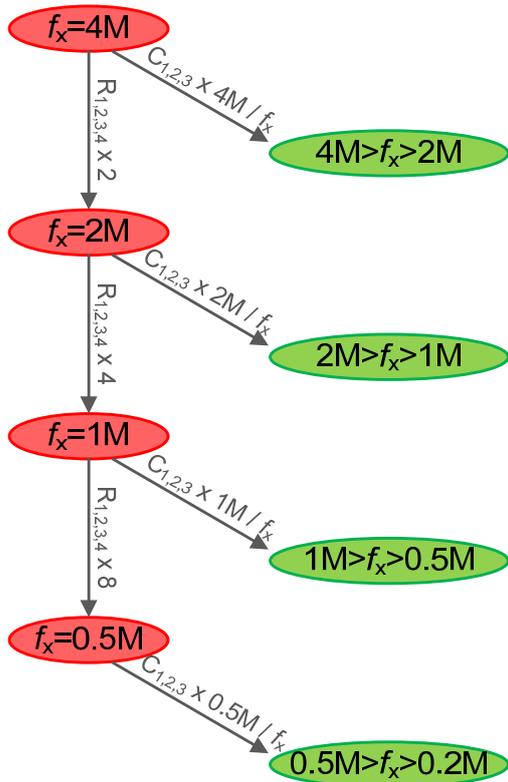


图 3-26 截止频率的配置方案示意图

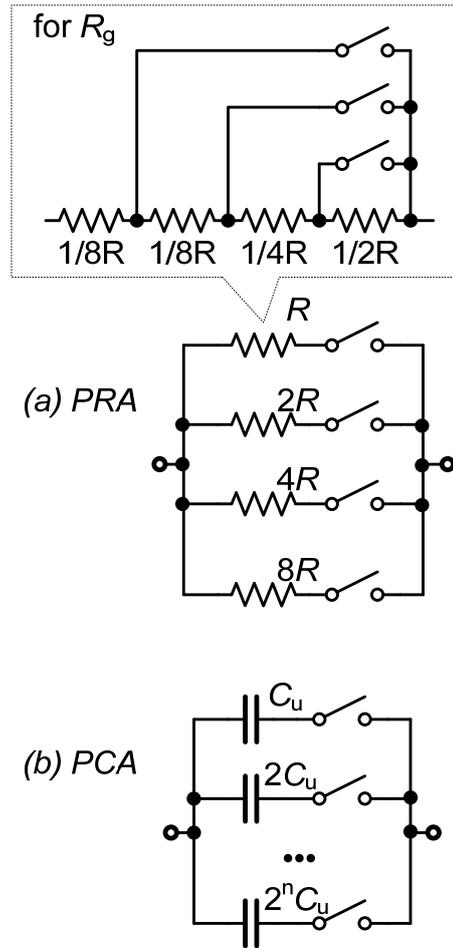


图 3-27 电阻电容阵列

3.5.4 Biquad 级联问题

6 阶低通滤波器的传递函数 $H(s)$ ，通过三级传递函数分别为 $h_i(s)$ 的 Biquad 级联成整体来实现，其中 k_i 为每级的增益：

$$H(s) = \prod_{i=1}^3 k_i h_i(s) \quad i = 1, 2, 3 \quad (3.52)$$

$$h_i(s) = \frac{a_{i2}s^2 + a_{i1}s + 1}{b_{i2}s^2 + b_{i1}s + 1} \quad (3.53)$$

每个 Biquad 分别实现传递函数 $h_i(s)$ ，并把各个 Biquad 级联得到总体电路的过程，有如下三个问题需要考虑：

- 零极点配对，即每个 $h_i(s)$ 由哪些极点与哪些零点组成；
- 每一级 Biquad 的位置，即级联顺序；
- 滤波器总的增益 K 在每一级 Biquad 增益 k_i 的分配。

而这些都相应对电路的动态范围和噪声造成影响，具体分析如下。

3.5.4.1 零极点配对

在 s 平面上, 距离虚轴近的共轭极点(相对更高 Q 值的极点), 在 Biquad 的幅频响应曲线上该虚部的频率附近会出现尖峰; 另一方面, 如在极点位置相近有零点, 则会在幅频响应曲线上看到一个深的凹槽。如果这样的极点和零点相距很远, 那么尖峰的部分将会比通带的最小值高很多。在这种情况下, 为了避免非线性, 电路允许输入的最大信号将会受限, 从而影响了电路的动态范围。如图 3-28 所示, 左图为高 Q 值极点与相近的零点配对的情况, 右图则为远距离零点的情况, 远的零点尖峰更大。

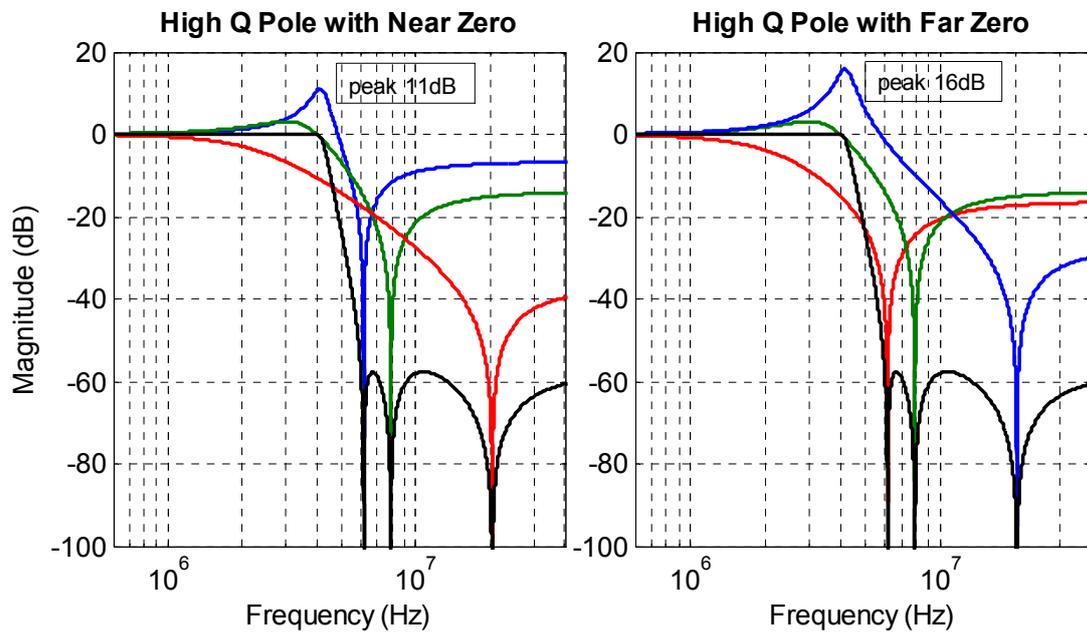


图 3-28 零极点不同的配对方式

3.5.4.2 级联顺序

级联构成高阶滤波器时 Biquad 的排列顺序对滤波器的动态范围有很大影响。如果 Biquad 的数量为 N , 将会有 $N!$ 种不同的排列顺序。要对比所有的排列可能, 将会很复杂。一种可以得到满足要求的简便方法是, 把 Biquad 按 Q 值递增的顺序级联[8]。如图 3-29 所示, 三级 Biquad 的极点 Q 值从第一级到第三级依次增大。这个排列原则可以直观地理解为: 把低 Q 值的 Biquad 放在前级, 先将截止频率附近的信号幅度衰减; 后级更高 Q 值的 Biquad 在该频率附近的尖峰依次变大, 再把信号放大。因此, 滤波器允许更大的输入信号, 而如果高 Q 值的 Biquad 放在前级, 则更容易饱和, 动态范围将受限。

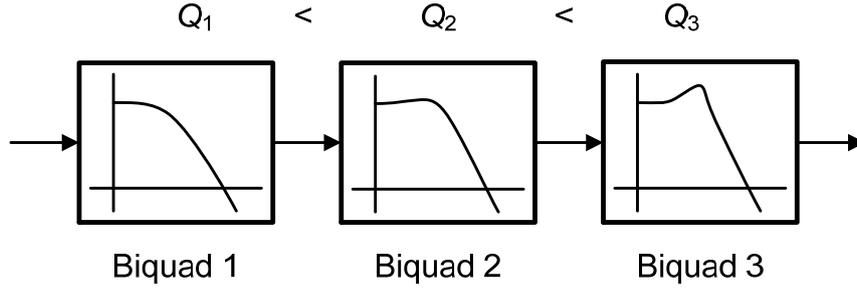


图 3-29 Biquad 按 Q 值递增排列

3.5.4.3 增益的分配

滤波器总增益在每级 Biquad 上分配，主要基于两个要求：线性度和噪声。各级模块对级联系统的线性度的影响，后级的贡献比前级大。通常用输入等效三阶交调点(IIP3, 3rd order Input Intercept Point)表征系统的非线性。考虑多个模块级联系统的非线性，其三阶交调点由各级的三阶交调点和小信号电压增益给出 [9]，

$$\frac{1}{A_{IP3}^2} = \frac{1}{A_{IP3,1}^2} + \frac{A_1^2}{A_{IP3,2}^2} + \frac{A_1^2 A_2^2}{A_{IP3,3}^2} + \dots \quad (3.54)$$

其中 A_i 为第 i 级的电压增益， $A_{IP3,i}$ 为各级的三阶交调点。从上式可看出，整个系统的输入三阶交调点受后级的三阶交调点影响更大；而对于各级的增益而言，由于第 i 级的增益 A_i 在式中的(总级数- i)项都出现了，所以前级的增益比后级的增益对系统的三阶交调点影响更大。

级联系统的噪声性能则与线性度的情况相反，前级的噪声性能对系统的影响更大。通常用噪声系数(NF, Noise Figure)来表征系统的噪声性能，下式给出了由二端口网络的等效输入噪声电压和电流计算噪声系数的等式，

$$NF = 1 + \frac{\overline{(V_n + I_n R_s)^2}}{4kTR_s} \quad (3.55)$$

级联系统的噪声系数可以表示成

$$NF = 1 + (NF_1 - 1) + \frac{NF_2 - 1}{A_1^2} + \frac{NF_3 - 1}{A_1^2 A_2^2} + \dots \quad (3.56)$$

其中， NF_i 分别为各级噪声系数， A_i 为各级的全电压增益。由上式可知，各级的增益对噪声系数有抑制作用，而前级增益比后级的增益对降低噪声系数更有利。

因此，如果要使线性度最大化，增益应优先分配给最后一级，逐渐往前级分配；如果要使噪声系数最小化，增益应优先分配给第一级，逐渐往后级分配。本设计中滤波器的数字控制模块包括了这两种分配方案，在应用中可进行切换。

参考文献

- [1] Arthur B. Williams, Fred J. Taylor, *Electronic Filter Design Handbook*, McGraw-Hill, 1995.
- [2] T. Deliyannis, Yichuang Sun, J.K. Fidler, *Continuous-Time Active Filter Design*, CRC Press, 1999.
- [3] E. A. Vittoz, "Future of Analog in the VLSI Environment," in *IEEE Proc. ISCAS*, 1990, vol. 2, pp. 1372–1375.
- [4] Y. P. Tsvividis, "Integrated Continuous-Time Filter Design-An Overview," *IEEE J. of Solid-State Circuits*, vol. 29, no. 3, pp. 166–176, Mar. 1994.
- [5] W. B. Kuhn, D. Nobee, and D. Kelly, "Dynamic Range Performance of On-Chip RF Bandpass Filters," *IEEE Trans. on Circuits Syst. II*, vol. 50, no. 10, pp. 685–694, Oct. 2003.
- [6] Bram Nauta, *Analog CMOS Filters for Very High Frequencies*, Kluwer Academic Publishers, USA, 1993.
- [7] P. E. Fleischer and J. Tow, "Design Formulas for biquad active filters using three operational amplifiers," *Proc. IEEE*, vol. 61, pp. 662-3, May 1973.
- [8] S. Halfin. "An optimization method for cascaded filters," *Bell Syst. Tech. J.* 44, pp. 185–190. 1970
- [9] Behzad Razavi, *RF Microelectronics*, Prentice Hall, 1998.

[Equation Section \(Next\)](#)

第四章 工艺偏差的校正

4.1 前言

根据第二章里对器件偏差的研究,工艺偏差可能引起片内电阻偏离于设计值达 15%,电容达 12% (见表 2-1),再加上元件老化以及温度的影响,器件参数的偏差有可能很大。器件参数的变化影响电路的工作,特别是当电路的性能与某个器件参数的值成绝对关系,而非比例的关系时,将导致电路的工作严重偏离设计值。

例如滤波器的截止频率,由式(3.50)可知,电阻电容的工艺偏差可能导致截止频率有最大 36%的偏差。另外,为了减少片外元件的数量,电压电流转换(V2I, Voltage to Current)使用片内电阻产生的电流基准,如图 4-1 所示,带来的问题也是参数的偏差。由

$$I_{\text{ref}} = \frac{V_{\text{ref}}}{R} \quad (4.1)$$

可知电阻的波动将使电流基准有最大 17%的偏差。用它作为偏置电流的电路,性能将受到影响。

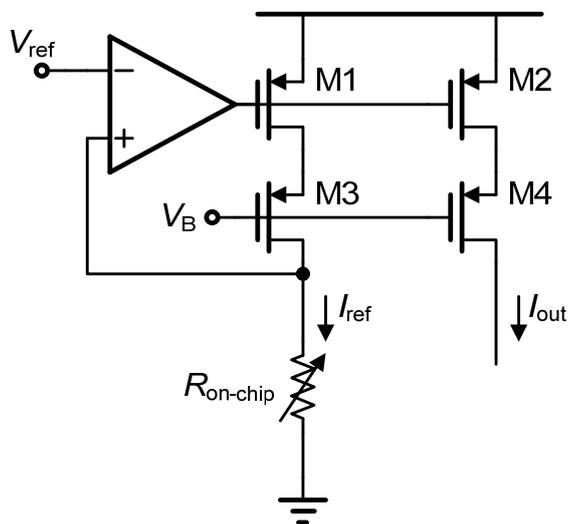


图 4-1 使用片内电阻的 V2I 电路

对器件校准的方法可以通过片内设计带有熔丝的器件阵列,测试后通过烧断熔丝来修整参数的值(即 Trimming),但是这种方法增加了测试时间以及测试的成本。另外,参数修整法对于修整后的参数变化将会失效,例如当温度变化时,或者器件的老化等。

片内校正技术则使用额外的电路,来调整器件参数的值,如跨导、电阻、电

容等。对于滤波器，常见的片内校正方法，是使用主-从(Master-Slave)结构，复制一个从滤波器，并采用一个精确的参考源，如晶体时钟频率或外部电阻，通过反馈和比较滤波器输出的相位，来调整时间常数。同时，把控制信号给滤波器，达到校正的效果。这种方法的缺点是需要很大的电路面积和功耗，而且只适用于 Gm-C 滤波器，调节 Gm 来校正时间常数。

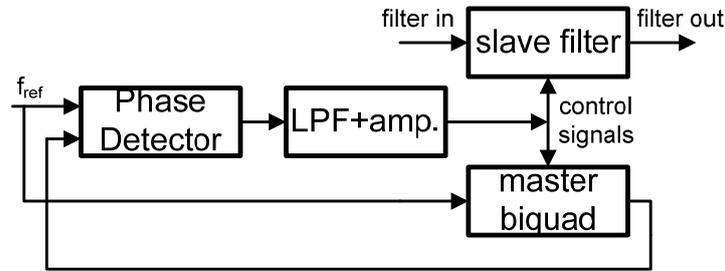


图 4-2 Master-Slave 校正的框图

对无源器件的校正方法通常都要借助数字电路，而且只能非连续性地校正。例如文献[1]提出的方法，将一个校正周期的时间固定，通过建立电压变化的斜率 Δ 与 RC 的关系，再调整电容阵列的值，并反复比较 V_O 的值是否达到预设计的电压，最后得到一个电容阵列的控制字，使斜率与设计值相同。

$$V_O(t) = V_{dd} - \frac{V_{REF1}}{R_{REF}C_{BANK}}t \quad (4.2)$$

$$\Delta = -\frac{V_{REF1}}{R_{REF}C_{BANK}} \quad (4.3)$$

文献[2]中则是采用双斜率校正器(dual-slope calibrator)实现校正。通过开关切换积分器的工作模式，使积分器分别在连续信号和开关电容状态下工作。积分器输入端加的电压信号 V_{REF} 产生相关的两个斜坡，连续信号下为负斜率 Δ^- 的连续斜坡，开关电容工作时产生的是正斜率的阶梯斜坡，步长为 ΔV_0 ，这个值相对是精确的。通过对这两个斜坡的时间计数，可以将两个量建立联系，从而有了偏差量与精确量的关系。

$$\Delta^- = -\frac{V_{REF}}{R_1C_0} \quad (4.4)$$

$$\Delta V_0 = \frac{C_1}{C_0}V_{REF} \quad (4.5)$$

4.2 电阻电容偏差的检测与校正

本文采用的校正方法是基于单斜率的校正电路，通过对一条斜率一定的斜坡

检测时间(时钟周期个数), 通过时钟周期个数的差异得到偏差系数, 把偏差系数应用到器件的值, 从而达到校正的目的。因此, 只要得到了偏差系数, 就可以针对多组不同大小的器件进行调整, 产生多个控制信号, 同时校正多个参数。

4.2.1 偏差检测

如图 4-3 所示为电阻电容偏差检测模块的原理图。电路先通过电压转换电流, 用 V_{ref} 和电阻 R 产生一个电流 I_1 ; 电流 I_1 按比例 $1:B$ 的电流镜复制到电流 I_2 , I_2 用于对电容 C 充电; 比较器用于比较电压 V_{ref} 和 V_C 。

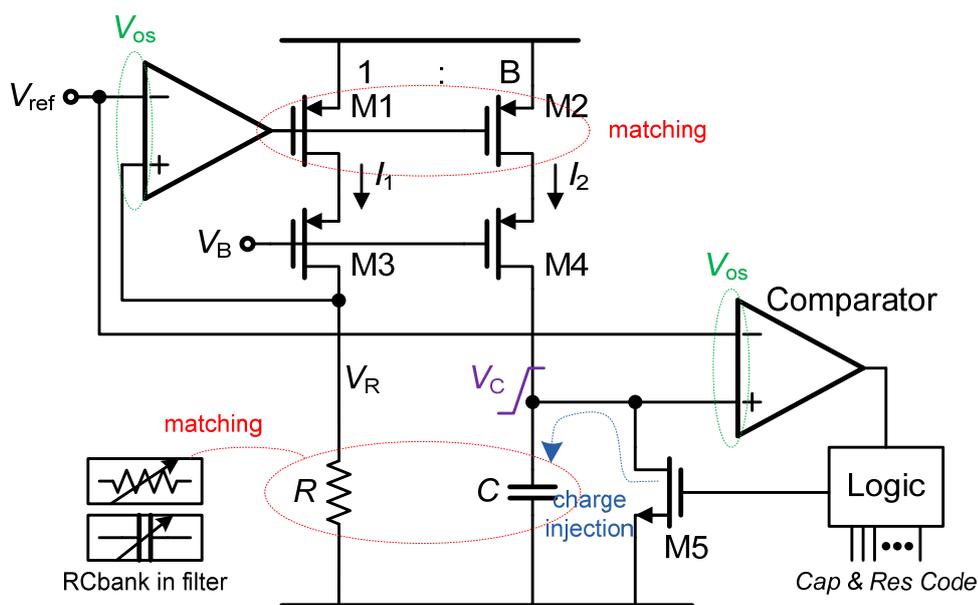


图 4-3 检测电阻电容偏差的电路原理图

电路工作的过程如下:

1. 电路初始化: 导通 $M5$ 管将电容放电至地电平; 数字逻辑将计数器值置为 0。
2. 电容充电: 关断 $M5$ 管, 电流 I_2 对电容充电, 电压升高; 同时计数器开始计数。
3. 计数结束: 当电压 V_C 被充电到 V_{ref} 相等时, 比较器输出高电平, 计数器停止计数。
4. 逻辑运算: 逻辑电路根据计数器的值, 与理想值进行除法运算, 计算出偏差系数。

结合电路图, 可知有

$$I_1 = \frac{V_R}{R} = \frac{V_{\text{ref}}}{R} \quad (4.6)$$

$$I_2 = BI_1 \quad (4.7)$$

电容从 0 时刻开始充电，电压值从 0 一直上升到

$$V_C = \frac{Q}{C} = \frac{I_2 t}{C} = \frac{BI_1 t}{C} \quad (4.8)$$

其中 t 为充电的时间。当比较器输出高电平、计数器停止计数，假设经过了 N 个时钟周期 T ，则有

$$t = NT \quad (4.9)$$

以及

$$V_C = V_{\text{ref}} \quad (4.10)$$

由式(4.6)~(4.10)可以得到

$$RC = NBT \quad (4.11)$$

从上式可以看出 RC 乘积与时钟个数 N 的关系，当 RC 因工艺偏差、温度等等变化时， N 的值也会变化。因此有

$$R'C' = N'BT \quad (4.12)$$

其中 $R'C'$ 为实际电阻电容的值， N' 为实际情况下的计数值。由于电流的匹配度较高，忽略 B 的变化；而且晶体时钟周期很精确，这里也不考虑其偏差。将式(4.11)和(4.12)相除，可以得到实际值与理想值之间的比例系数

$$k = \frac{RC}{R'C'} = \frac{N}{N'} \quad (4.13)$$

这一操作在数字逻辑电路中实现，至此电阻电容偏差的系数就得到了。

4.2.2 滤波器频率的校正

得到工艺偏差系数后，只要把系数乘回到 RC 常数中，就可以把实际值调整到设计目标，即

$$RC = kR'C' \quad (4.14)$$

滤波器中的电阻、电容与图 4-3 中的电阻、电容采用相同的类型(非硅化 P 型多晶硅电阻和 MIM 电容)，并且版图设计时进行细致地匹配，忽略匹配的误差，可以认为通过该电路检测到的 RC 偏差系数即是滤波器中 RC 的偏差系数。

由式(3.49)和(3.50)，滤波器的频率实际值(有偏差的值)为

$$\omega_p' = \frac{1}{\sqrt{R_2 R_4 \cdot n_1 C_u \cdot n_4 C_u}} \quad (4.15)$$

$$\omega_z' = \frac{1}{\sqrt{R_2' R_3' \cdot n_2 C_u' \cdot n_3 C_u'}} \quad (4.16)$$

其中电容是用二进制权重的电容阵列实现的， n_i 为电容的个数， C_u' 为单元电容大小。无源器件的校正，一般都是通过一系列离散的元件值来调整。在相同精度情况下，相比微调电阻的方式，微调电容的方式有更好的频率特性[2]。所以采用改变电容的个数进行频率的微调，将偏差系数 k 与电容控制字相乘，得到理想的控制字 kn_i ，继而把频率调到理想的值

$$\omega_p = \frac{1}{\sqrt{R_2' R_4' \cdot kn_1 C_u' \cdot kn_4 C_u'}} \quad (4.17)$$

$$\omega_z = \frac{1}{\sqrt{R_2' R_3' \cdot kn_2 C_u' \cdot kn_3 C_u'}} \quad (4.18)$$

乘法计算操作是在数字逻辑电路中实现的。

4.2.3 电流基准的校正

对于图 4-1 中使用片内电阻产生偏置电流的 V2I 电路，为了校正电流，其片内电阻在设计时也选择与 RC 检测电路中相同的电阻类型。同时 RC 检测电路中的电容切换到片外的精确电容。因此，这种工作模式下式(4.13)的工艺偏差系数变成

$$k = \frac{R}{R'} = \frac{N}{N'} \quad (4.19)$$

得到电阻理想值与实际值的比例系数。

和滤波器的频率校正类似，电流基准偏差后为

$$I'_{\text{ref}} = \frac{V_{\text{ref}}}{nR_u'} \quad (4.20)$$

其中电阻二进制权重阵列， n 为单元电阻 R_u' 的个数。将个数 n 乘以偏差系数 k ，可得到校正控制字，输出到电阻调整到理想的电阻值，把电流校正到设计值

$$I_{\text{ref}} = \frac{V_{\text{ref}}}{knR_u'} \quad (4.21)$$

4.3 电路设计

4.3.1 模拟部分

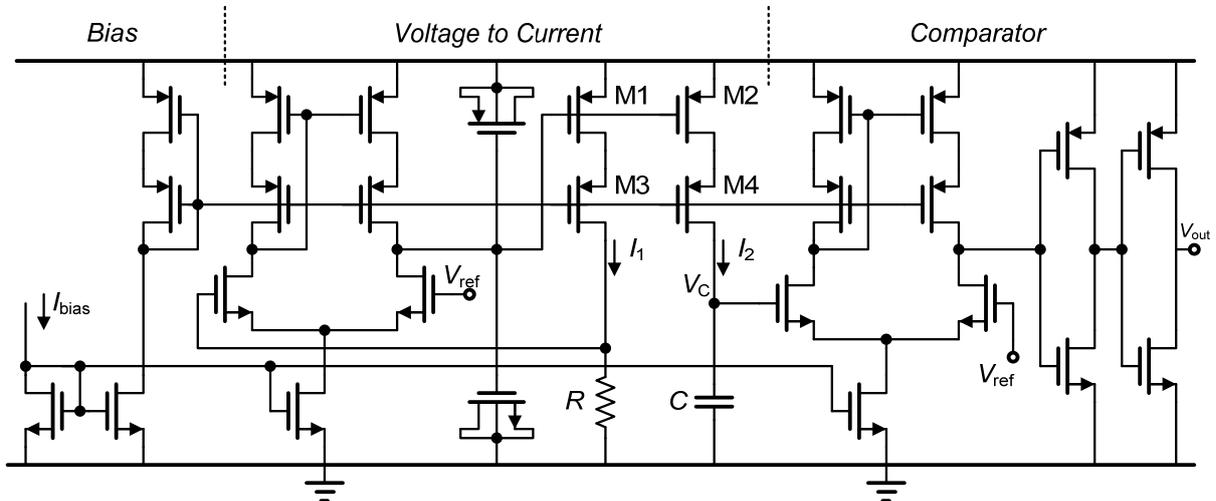


图 4-4 电阻电容偏差检测电路实现

如图 2-1 所示为偏差检测的电路实现。电路中运放为差分单级放大器，采用宽摆幅电流镜作为负载。比较器为开环运放结构，和电压转换电流的运放有相同的结构。由于 MIM 电容占用了一定的面积，为了节省面积，运放环路使用了 MOS 管电容进行补偿，保证环路的稳定性。此电路在设计过程中，主要有以下几点需要注意：

1. 电阻电容的匹配

首先 RC 的类型必须和校正对象一致，偏差的系数才相同。同时版图中需要注意，两个电路的器件位置尽量靠近，器件单元的大小也采用一样的尺寸，版图中阵列的连线、摆放的方向、位置也应保持一致，这样可以使器件的寄生相同，减小因 RC 不匹配对校正精度的影响。

2. 电流镜的匹配

对比式(4.11)和(4.12)，上面我们假定两式中的电流镜比例相等，但是后者为芯片制造以后实际的 I_2 和 I_1 的比值。由于 MOS 管存在失配，电流的比值会有一些的偏差。在前文第 2.3.1 节中详细介绍了 MOS 管的失配，其中电流镜的失配可以表示成式(2.19)的形式，从式中可以看出，增大电流管的过驱动电压和尺寸可以减小匹配误差。

3. 电流 I_2 的非线性

如图 4-3 所示，充电过程中，电容上的电压 V_C 从 0V 一直上升。如果电压直接作用在电流镜管的漏端，会使电流镜电流在充电的过程中变化。共源共栅管 M3 和 M4 的作用就是隔断漏端电压变化对电流镜输出电流的影响。

4. 开关管的沟道电荷注入

开关管 M5 在充电之前对电容放电，关断时开始充电，此时沟道中的电子将从 MOS 管源漏两端流走，约一半的负电荷转移到电容极板，导致电容电压有一个短时的压降，即电荷注入效应，如图 4-3 中箭头所示。该管的尺寸决定了沟道中电子的多少，小的尺寸可以减小电荷注入效应。但是，小的尺寸也意味着 MOS 管的导通电阻更大，它与 M2、M4 分压，影响充电起始电压。所以 M5 管的尺寸需要折衷考虑，使导通电阻的分压与电荷注入量相抵消，可以使电容近似从 0V 开始充电。

5. 运放和比较器的输入失调

当电容电压升到 V_{ref} 时，通过比较器输出信号给数字模块停止计数。比较器采用开环运放结构，其输入失调影响其比较的精度。根据前文对运放输入失调电压的分析，输入失调电压主要由输入管的失配引起，其次是电流镜负载的失配。由式(2.20)、(2.22)和(2.29)可知，减小输入管的过驱动电压、增大电流镜负载管的过驱动电压、并增大尺寸，可以减小输入失调电压。同时，比较器和运放如果采用相同的电路结构，并保证版图的匹配，两者的失调可以相互抵消。

4.3.2 数字逻辑部分

数字电路部分用于控制电阻电容偏差检测电路的工作，选择工作模式(因电流基准源 V2I 给整个芯片提供偏置电流，所以先校正 V2I 电阻，再校正滤波器频率，可以避免偏置电流的变化对滤波器频率校正结果的影响)，对充电时间进行计数，充电完成后计算偏差系数，并将系数补偿到电阻或电容的控制字中，得到校正后的控制字输出给电流基准源电路和滤波器电路。如图 4-5 所示为整个过程的流程图。图中 $cntr$ 为计数器的值， cmp 为比较器输出， $cext$ 为片内/片外电容选择标记， $ctrystal_ratio$ 为切换晶体时钟频率时的补偿系数； fc_ratio 为切换滤波器截止频率时的对电容的调整比例，根据上一章中 3.5.3 所述配置方案，调节截止频率时，所有电容大小都需要相应调节； A 为滤波器增益，由式(3.49)可知增益变化时电容 C_z 也要相应调整。

计算偏差系数 k 用到了二进制的除法运算，如图 4-6 为 n bit 的连续比较除法算法的流程图。二进制除法的算法和十进制除法类似，都是每除一位后，把余数补位进行下一位除法操作，只是二进制除法商的每一位是 0 或者 1，因此只要比较被除数和除数的大小，就得到该位商的值。

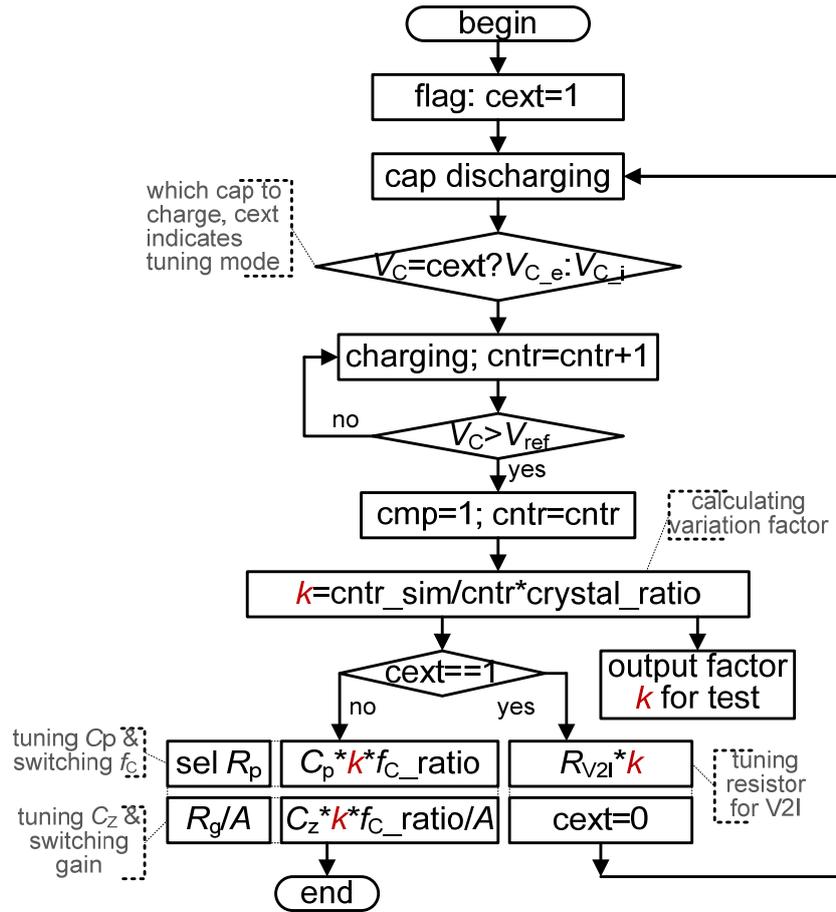


图 4-5 校正电路工作的流程图

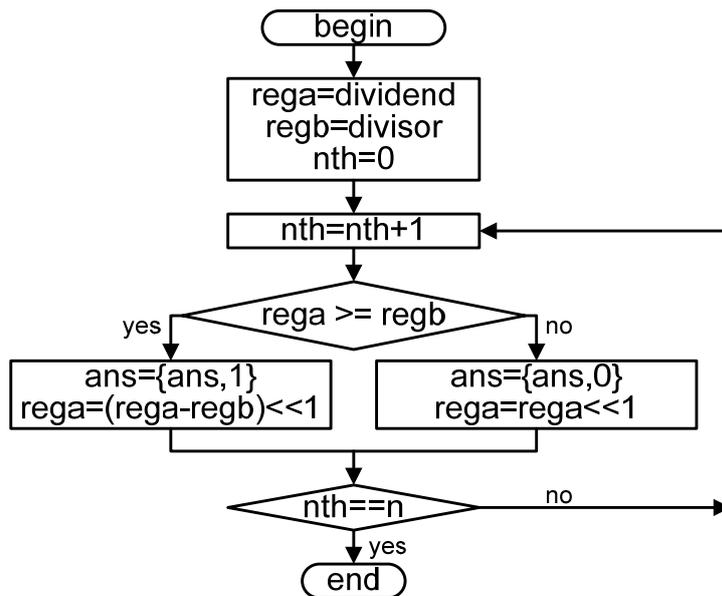


图 4-6 n bit 二进制除法流程图

4.4 仿真结果

4.4.1 电阻电容偏差检测电路的仿真结果

设计采用的工艺是 TSMC 0.18um MSRF 工艺, 以下各图为该工艺下的仿真结果。图 4-7 为电阻电容偏差检测电路中的反馈环路仿真情况, 直流增益在 70dB 左右, 相位裕度虽然只有 47 度, 但是因为其输入信号为带隙基准电压, 几乎是静态的信号, 对相位裕度要求不高。

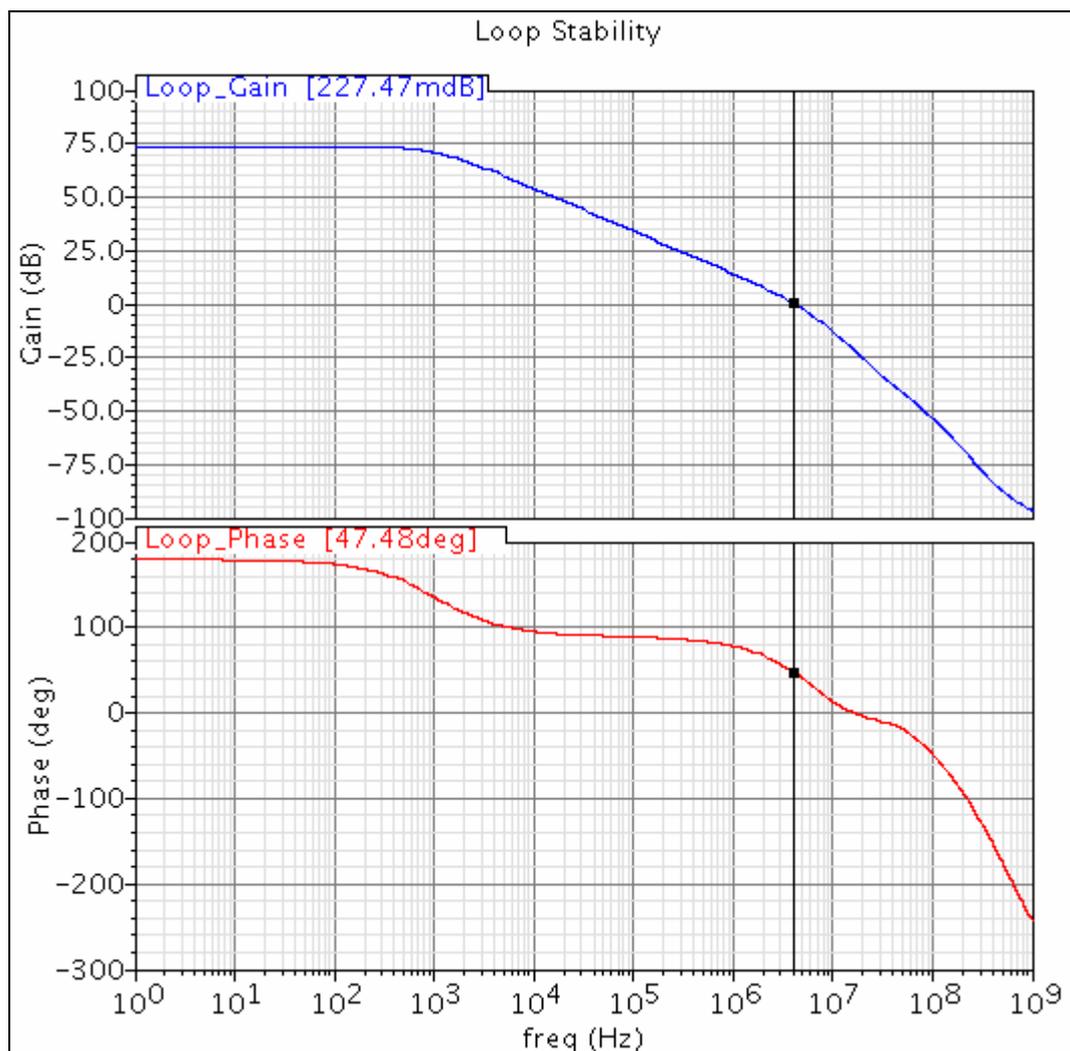


图 4-7 V2I 的反馈环路特性

图 4-8 所示为校正过程的瞬态仿真, 可以看到当复位放电信号关掉时, 电容以稳定的电流开始充电, 电容上的电压线性上升, 当电压升到参考电压时, 比较器输出高电平。之后数字电路进行偏差系数的计算, 并得到校正后的控制字。

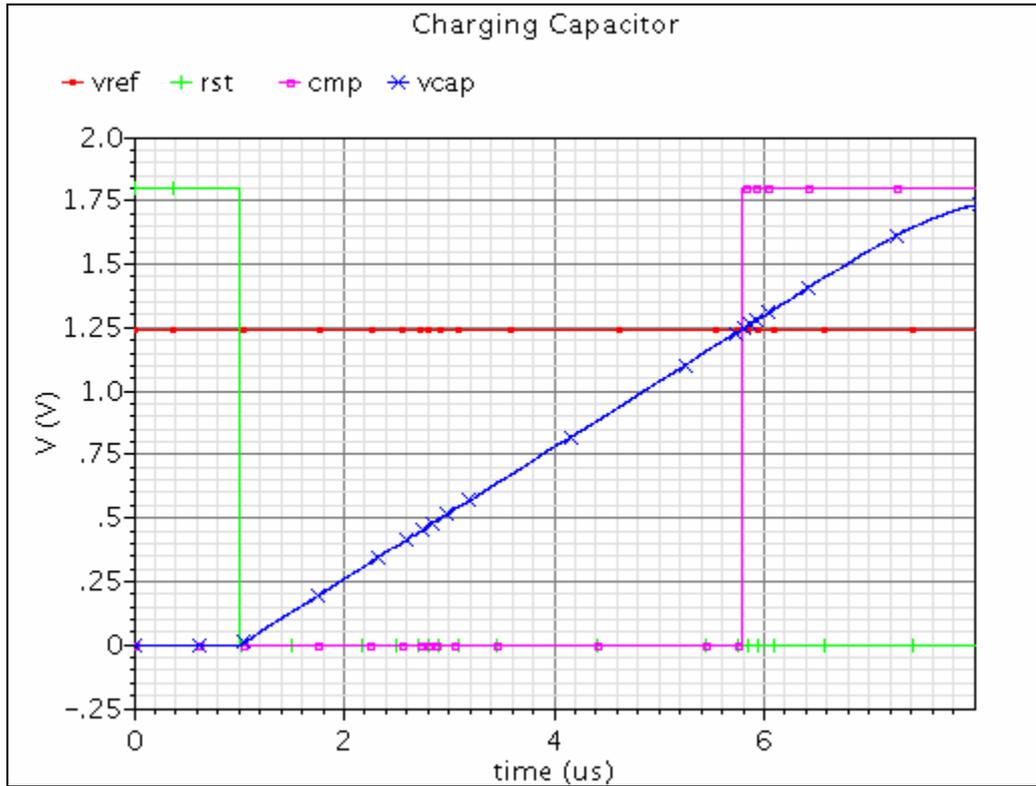


图 4-8 电容充电过程的瞬态仿真

4.4.2 校正结果对比

图 4-9 所示为滤波器在各工艺角下的幅频响应，可以看到，在 FF(T=-25°C) 和 SS(T=75°C) 工艺角下，滤波器的频率响应偏差很大。图 4-10 所示则为校正后的结果，各工艺角下的频率响应被校正到与 TT 相近。校正前后各工艺角下的频响曲线对应的截止频率值和偏差大小如表 4-1 所示。

表 4-1 滤波器频率校正结果对比

Corner		TT 25°C	FF -25°C	SS 75°C	FS 25°C	SF 25°C
Untuned	f_c (MHz)	4.032	5.496	3.086	4.030	4.028
	error	0%	36.3%	23.5%	0%	0.1%
Tuned	f_c (MHz)	4.032	4.032	4.056	3.905	4.051
	error	0%	0%	0.6%	3.1%	0.5%

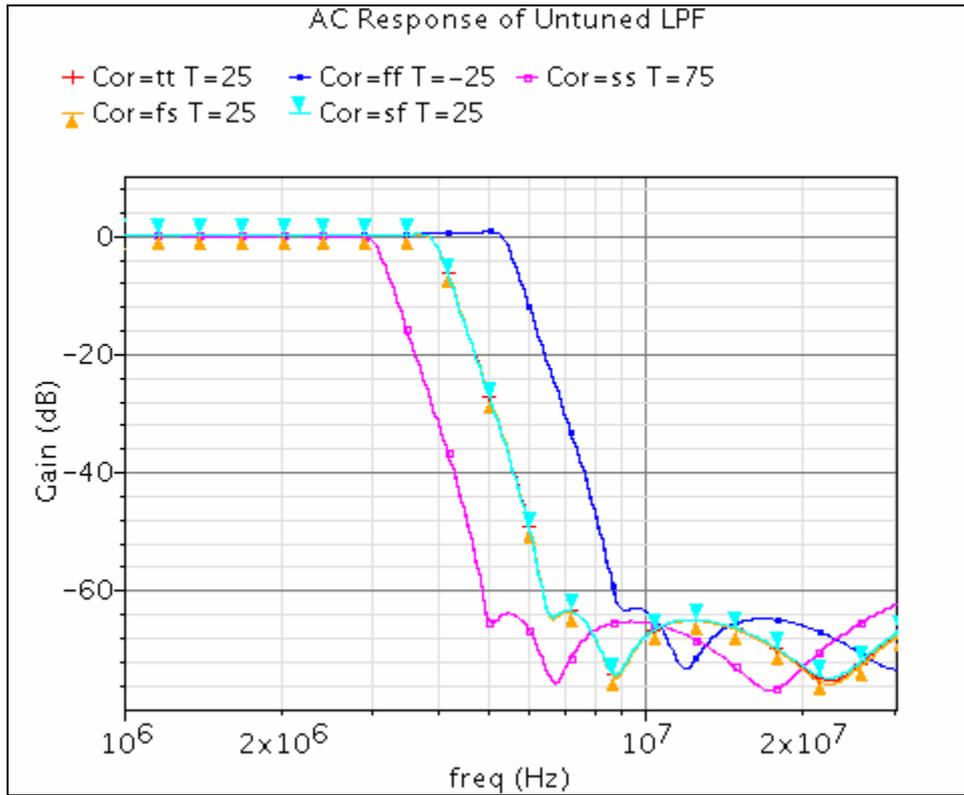


图 4-9 滤波器在各工艺角下未校正的幅频响应

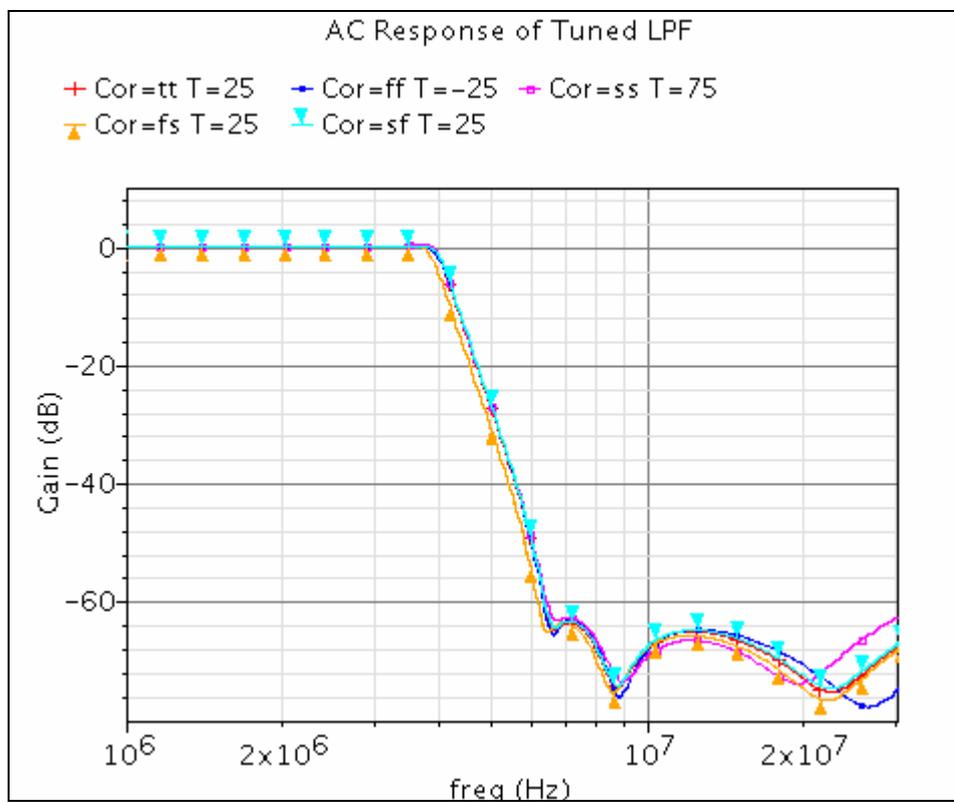


图 4-10 滤波器在各工艺角下经过校正的幅频响应

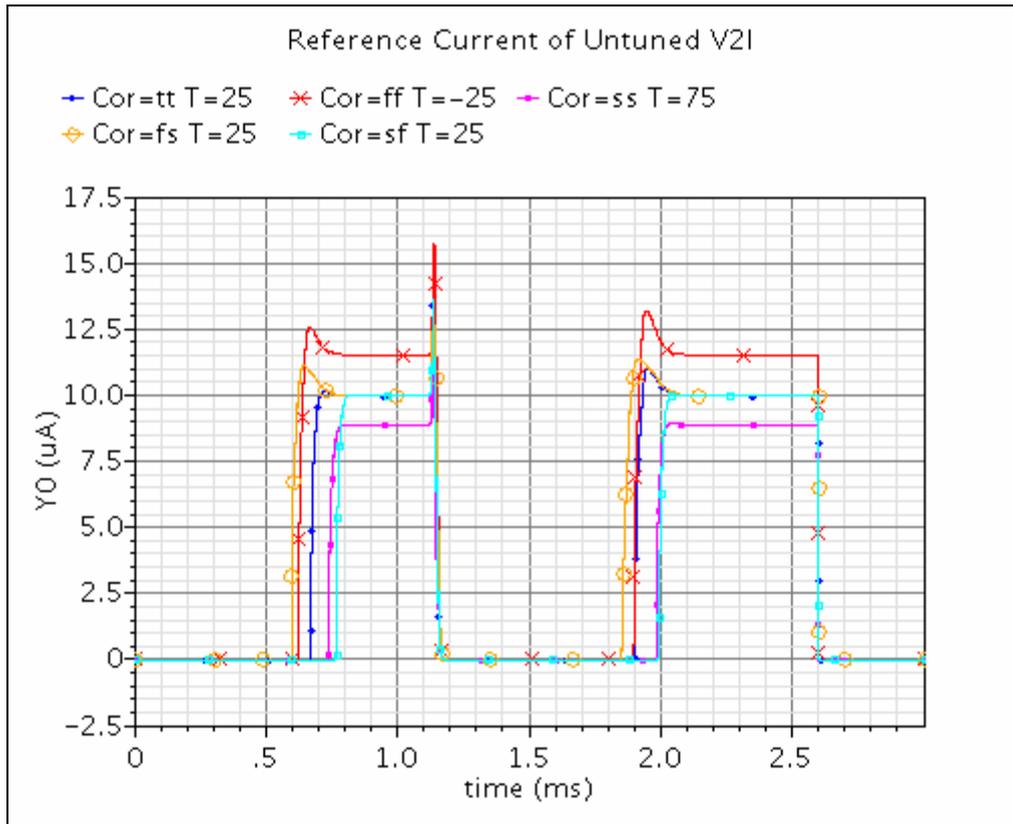


图 4-11 V2I 在各工艺角下输出的电流基准

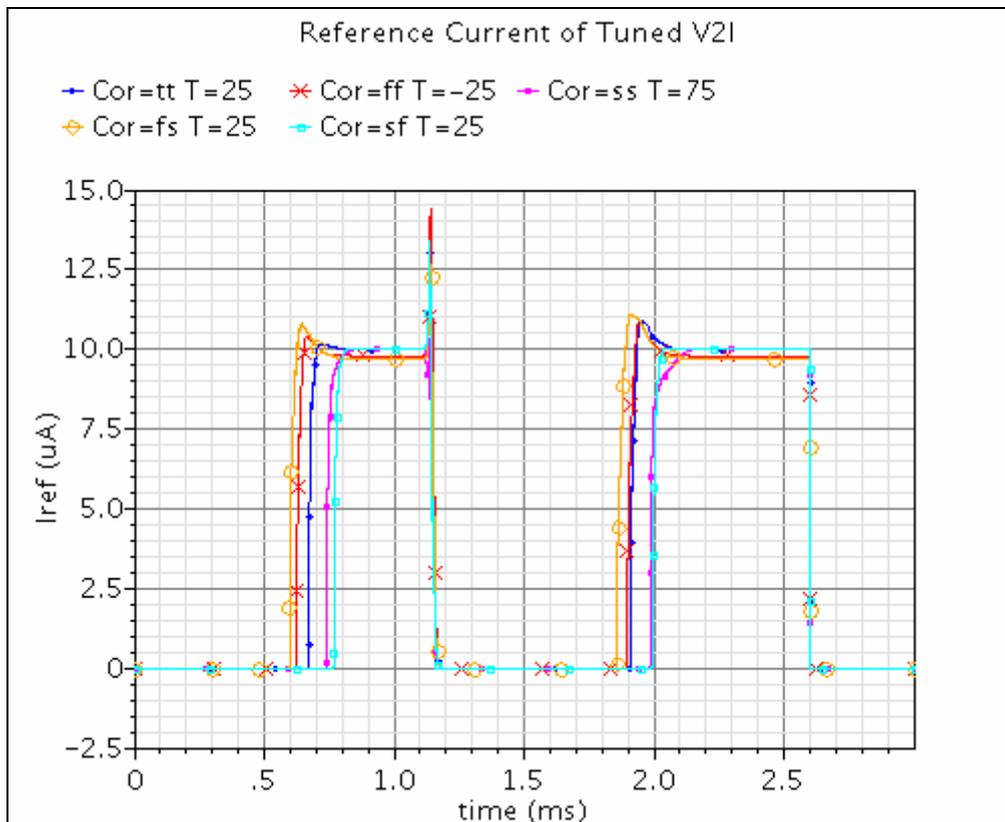


图 4-12 V2I 在各工艺角下校正后输出的电流基准

图 4-11 为 V2I 输出的基准电流在各工艺角下的上电和关断时的瞬态仿真结果。从图中可看出，因工艺角下电阻值的偏差较大，输出电流各工艺角相差较明显，特别是 FF 和 SS 工艺角。图 4-12 为其电阻值经过校正后的仿真结果。上电稳定后的基准电流值和偏差大小如表 4-2 所示。

表 4-2 V2I 基准电流校正前后对比

Corner		TT 25°C	FF -25°C	SS 75°C	FS 25°C	SF 25°C
Untuned	$I_{ref}(uA)$	10.0	11.5	8.88	10.0	9.99
	error	0%	15.0%	11.2%	0%	0.1%
Tuned	$I_{ref}(uA)$	10.0	9.81	10.0	9.71	10.0
	error	0%	1.9%	0%	2.9%	0%

4.5 电路性能总结分析

本设计中的校正电路，对工艺、温度和芯片老化造成的截止频率偏差进行校正。电路实质上是利用了芯片中精确的时钟频率作为基准参考，计算 RC 的偏差。从式(4.11)和(4.12)可以清楚地看到，电路将 RC 乘积和时间建立联系，然后依据恒定的时钟周期 T 来计算理想 RC 乘积和实际 RC 乘积之间的比值。

本设计的校正电路有以下特点：校正时不中断主电路的正常工作，并且校正完可以关闭电路，如果需要，在芯片工作过程中可以再次唤醒校正电路，所以由于温度产生的偏差也可以被检测和校正。

校正的精度受多方面影响，下面从误差的各个来源估算校正的精度：

1. 芯片晶振频率：本芯片中的数字控制晶体振荡器(DCXO, Digitally Controlled Crystal Oscillator)电路产生的时钟，其设计指标要求精度在 0.01ppm，可忽略其偏差。
2. 充电起始值：10uV，误差在 $10uV/1.243V=8ppm$ ，可忽略其偏差。
3. 电流 I_1 和 I_2 的失配：根据 TSMC 0.18um 工艺的失配报告以及 Monte Carlo 统计分析的结果，失配在 1%左右。
4. C bank 的位数：电容采用 9bit 二进制权重的控制位，截止频率为 4M、2M、1M、0.5M 时的电容个数最少，为 158 个，此时误差最大。可计算量化误差为 1/158。
5. RC 的匹配：MIM 电容匹配精度在 0.1%~0.2%，多晶硅电阻的匹配精度在 1%以下。
6. 数字电路中的除法和乘法计算精度：除法中采用的 8 位浮点，精度为 1/256；乘法中舍去的小数位为第 8 位，考虑算法中用了四舍五入，精

度 0.5/128;

7. 数字计数器的量化误差: 计数值设置在 100, 量化误差为 1/100;

根据校正的过程, 代入电阻电容的匹配误差, 以及乘法的误差, 有

$$f_c = \frac{1}{2\pi R'(1+\Delta_{\text{mis}_r})C'(1+\Delta_{\text{mis}_c})(1+\Delta_{\text{cbank}}) \cdot k(1+\Delta_k)(1+\Delta_{\text{mult}})} \quad (4.22)$$

其中比例系数 k 算上误差为

$$k(1+\Delta_k) = \frac{B}{B(1+\Delta_{\text{current}})} \frac{N(1+\Delta_{\text{ctr1}})}{N'(1+\Delta_{\text{ctr2}})} (1+\Delta_{\text{div}}) \quad (4.23)$$

代入上式整理得

$$f_c = \frac{1}{2\pi R' C' k} (1+\Delta_f) \quad (4.24)$$

其中截止频率的误差为

$$\Delta_f = \left| \frac{(1+\Delta_{\text{ctr2}})(1+\Delta_{\text{current}})}{(1+\Delta_{\text{mis}_r})(1+\Delta_{\text{mis}_c})(1+\Delta_{\text{cbank}})(1+\Delta_{\text{ctr1}})(1+\Delta_{\text{div}})(1+\Delta_{\text{mult}})} - 1 \right| \quad (4.25)$$

分析误差可以看出误差来源较大的是计数器的时钟个数、电容的量化误差、电阻和电流的匹配精度, 其中数字电路中增加计数器的时钟个数花费的代价较小, 可以进一步改进。

参考文献

- [1] Bo Xia, et al. "An RC Time Constant Auto-Tuning Structure for High Linearity Continuous-Time $\Delta\Sigma$ Modulators and Active Filters," IEEE Trans. Cir. Syst. I, vol. 51, no. 11, pp. 2179-2188, Nov. 2004
- [2] A. M. Durham, J. B. Hughes, and W. Redman-White, "Circuit architecture for high linearity monolithic continuous-time filtering," IEEE Trans. Circuits Syst. II, vol. 39, pp. 1270-1276, Sept. 1992.

第五章 总结与展望

5.1 总结

本文先研究了 CMOS 工艺中影响电路设计的非理想性因素,包括系统偏差、工艺偏差和随机偏差的来源,同时对器件失配进行了研究,总结了降低失配的方法。

针对多模数字电视接收机对滤波器频率和增益可调、以及高的频率衰减的要求,本文设计了滤波器带宽和增益调配的方案,并对高阶有源滤波器的设计做了一定的研究,重点分析了 Biquad 级联的高阶滤波器设计时的问题,包括零极点的配对、Biquad 级联的顺序、各级增益的分配。

由于滤波器频率特性在工艺偏差时会有较大的偏移,本文设计了一个频率校正电路对滤波器的频率进行校正,同时将该校正方法应用于芯片中的 V2I 电路,对基准电流进行了校正。最后,对滤波器频率校正以及 V2I 电流校正前后的仿真结果进行了对比。从仿真结果来看,校正电路达到了较好的校正效果。

5.2 展望

本文对滤波器的设计没有深入到电路级别,没有对运放的性能、滤波器的噪声和线性度进行定量地分析;另外,对于射频接收机系统的分析本文尚未涉及。电路技术日益成熟,系统级的研究和创新也很重要。这些不足的地方,将是以后努力的方向。

致谢

短暂的两年研究生学习即将结束，在这两年中，家人、老师以及同学给了我莫大的支持、帮助，还有激励我前行的动力。

首先感谢导师唐长文副教授。唐老师的悉心指导，让我在理论和方法上都有了很大进步。唐老师对待科研一丝不苟、刻苦的态度，对我的影响很大，这将对今后的学习和工作有很大帮助。感谢王俊宇老师在科研以及生活中对我的鼓励和教育。

感谢一起奋斗过的实验室同学，王心、杨涛、万熊熊、唐聪、黄实、张伟、孙玉香、董叶、宋波、王明贵，和你们讨论和学习让我受益匪浅。有你们的帮助和相互鼓励，让我度过了有意义的两年。

最后感谢我的父母和我可爱的妹妹，不管我遇到什么样的困难，你们无私的爱始终如一。