

一种全集成 CMOS 数字电视调谐器射频前端*

金黎明¹ 倪熔华¹ 廖友春² 闵 昊¹ 唐长文^{1,†}

(1 复旦大学专用集成电路与系统国家重点实验室, 上海 201203)

(2 上海锐协微电子科技有限公司, 上海 200433)

摘要: 设计了一种全集成 CMOS 数字电视调谐器(DTV tuner)射频前端电路. 该电路采用二次变频低中频结构, 集成了低噪声放大器、上变频混频器、下变频混频器等模块. 芯片采用 0.18 μm CMOS 工艺实现, 测试结果表明, 在 50~860MHz 频率范围内, 射频前端能够实现很好的输入阻抗匹配, 并且总的增益变化范围达到 20dB. 其中, 在最大增益模式下, 电压增益为 +33dB, 单边带噪声系数(SSB NF)为 9.6dB, 输入参考三阶交调点(IIP3)为 -11dBm; 在最小增益模式下, 电压增益为 +14dB, 单边带噪声系数为 28dB, 输入参考三阶交调点为 +8dBm. 射频前端电路面积为 1.04mm $\times$ 0.98mm, 工作电压为 1.8V, 消耗电流为 30mA.

关键词: 电视调谐器; 二次变频; 低中频; 全集成

EEACC: 1205; 1250; 6420D

中图分类号: TN4

文献标识码: A

文章编号: 0253-4177(2008)06-1204-06

1 引言

随着数字技术的发展, 电视地面广播的数字化已是大势所趋. 世界各国纷纷推出适合自己国情的数字电视地面广播标准, 如欧洲的 DVB-T, 日本的 ISDB-T, 美国的 ATSC, 中国的强制性国家标准 DMB-TH 也已经出台. 于是针对数字电视的调谐器芯片成为研究的热点.

数字电视调谐器的设计主要分为射频前端、低频模拟基带和数字基带三部分. 其中低频模拟基带和数字基带的相关技术已经比较成熟, 而射频前端的研究正处于起步阶段, 其设计难度主要在于信号的高带宽和大动态范围. 因此目前针对卫星电视(如 DVB-S 标准), 手持式设备(如 DVB-H 标准)等应用的单芯片调谐器产品已经比较成熟, 但是针对地面广播应用的芯片尚处于研究和开发阶段. 已有的研究成果^[1,2]在集成度上仍有缺陷, 采用 Bipolar 或 BiCMOS 工艺, 价格昂贵, 此外还需要外接声表面滤波器(SAW)和大电容等片外器件, 在功耗方面也有很大的改进空间.

本文针对电视信号高带宽的特点, 对系统线性度的要求作了深入分析. 设计的调谐器射频前端电路, 采用二次变频架构实现, 无需额外的片外器件, 通过优化各模块的增益, 噪声和线性度等性能指标, 得到优越的系统性能.

2 电视调谐器系统架构

表 1 给出了 DVB-T 标准的几个主要性能指标要求^[3]. 目前电视调谐器主要存在两种变频方式: 一次变

频和二次变频. 其中一次变频方式虽然结构相对简单, 但是存在几个难以解决的问题: 首先, 在 DVB-T 标准中, 电视信号的频率范围为 50~860MHz, 中心频率约 450MHz, 对于一次变频方式, 这就要求振荡器相对于中心频率有接近 200%的调谐范围, 这给振荡器的设计带来了相当大的难度; 其次, 本振频率处于输入信号带宽之内, 本振的泄漏以及电路产生的谐波会对有用信号产生极大的干扰, 并且难以滤除; 最后, 如果输出采用低中频, 则需要一个截止频率可调的抑制镜像滤波器, 这给芯片的全集成设计带来很大的困难.

本设计采用的是二次变频架构, 如图 1 所示. 先将接收到的电视信号上变频至一个确定的中频(1120MHz), 然后再下变频至较低的中频(7.2MHz). 这样就使得振荡器只需要有大约 50%的调谐范围, 易于设计实现, 并且本振频率处于信号频带之外, 本振的泄漏不会对有用信号产生致命影响. 对于上变频, 因为镜像信号处在相对较高的频率, 已经被带通滤波器抑制, 无须考虑; 对于下变频, 因为处理的是单个频道的窄带信号(通常为 8MHz), 且中心频率固定(即上变频的输出频率 1120MHz), 只需要固定截止频率的镜像抑制滤波器. 在本次设计中, 因为上变频混频器采用电感电容谐振负载, 具有一定的选频特性, 对于镜像信号有一

表 1 DVB-T 系统指标

Table 1 System specification of DVB-T

输入信号带宽(band)	50~860MHz
频道(channel)带宽	8MHz
输入信号功率	-90~-20dBm
输出信噪比要求	12.5dB(16QAM, 码率 3/4)

* 国家高技术研究发展计划资助项目(批准号: 2007AA01Z282)

† 通信作者. Email: zwtang@fudan.edu.cn

2008-01-12 收到, 2008-03-14 定稿

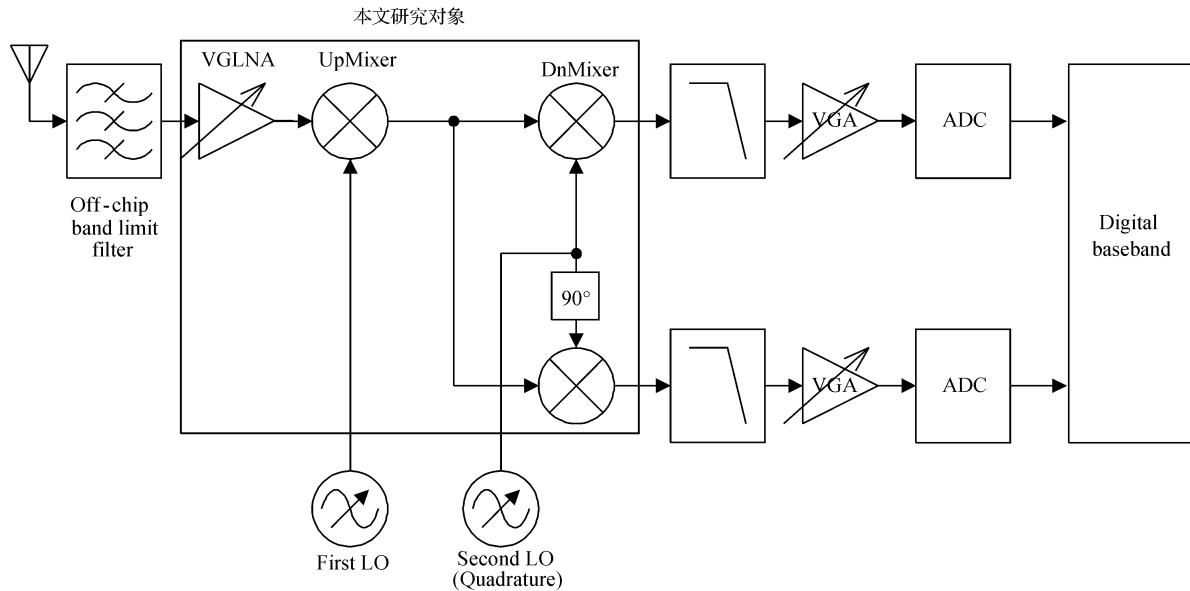


图 1 单芯片电视调谐器系统架构
Fig.1 System architecture of the single-chip TV tuner

定程度的抑制,因此下变频前不再设计抑制镜像滤波器,而是在数字域中再做处理^[4],以达到系统规定的镜像抑制程度的要求。

3 系统性能指标分析

3.1 增益分析

由表 1 可知,整个系统需要 70dB 的动态范围.可变增益低噪声放大器实现 20dB 的增益范围,降低低频模拟可变增益放大器的设计要求,同时根据级联系统的线性度公式

$$\frac{1}{A_{IP3, tot}^2} = \frac{1}{A_{IP3, LNA}^2} + \frac{G_{LNA}^2}{A_{IP3, upmixer}^2} + \frac{G_{LNA}^2 G_{upmixer}^2}{A_{IP3, dnmixer}^2} \quad (1)$$

可知,降低低噪声放大器增益,有利于提高系统的整体线性度。

3.2 噪声分析

系统的噪声系数决定了信号灵敏度.灵敏度的公式为

$$P_{in, min} = -174 \text{ dBm/Hz} + \text{NF} + 10 \lg B + \text{SNR}_o \quad (2)$$

其中 SNR_o 为输出信噪比的要求; B 为频道(channel)带宽.对于典型的噪声系数值 8dB,信号灵敏度为 -84.5dBm。

3.3 线性度分析

输入电视信号的带宽高,由于系统的非线性因素产生的三阶交调干扰和二阶交调干扰都可能落在信号带宽之内,因此系统的线性度非常重要,这是单芯片电视调谐器设计的一个主要难点。

对于宽带系统,假设输入信号包含三个频率成分,可表示为

$$x(t) = A \cos \omega_1 t + A \cos \omega_2 t + A \cos \omega_3 t \quad (3)$$

而系统的传递函数为

$$y(t) = \alpha_1 x(t) + \alpha_2 x^2(t) + \alpha_3 x^3(t) \quad (4)$$

将(3)式代入(4)式后分析可知,由于系统三阶非线性的影响,会产生一些干扰量,其中以下两项会落在信号频带内

$$2\omega_1 - \omega_2, 2\omega_2 - \omega_1, 2\omega_1 - \omega_3, 2\omega_3 - \omega_1, 2\omega_2 - \omega_3, 2\omega_3 - \omega_2 \quad (5)$$

$$\omega_1 + \omega_2 - \omega_3, \omega_1 - \omega_2 + \omega_3, \omega_1 - \omega_2 - \omega_3 \quad (6)$$

通常频率成分(5)式作为三阶交调量(IM3)被用来定义射频电路的输入参考三阶交调点(IIP3),表达式如下

$$\text{IIP3} = \frac{P_o - \text{IM3}}{2} + P_i \quad (7)$$

其中 P_i 为输入信号功率; P_o 为输出信号功率。

但是事实上,系统输出频率成分中,(6)式的幅度是(5)式的 2 倍.根据数理统计分析,如果信号频带内平均分布 N 个载波,在频带中心区域产生的交调干扰最多,而且主要为频率成分(6)式,个数为 $3N^2/8$ ^[5].因此,频率成分(6)式是宽带系统中最主要的三阶非线性干扰.假设频带内有 100 个 channel,每个 channel 输入信号功率为 P_i ,其中包含 N 个载波,每个载波的功率为 P_{ci} ,输出载波功率为 P_{co} ,则复合三阶差拍(composite triple beats,CTB)功率为

$$\text{CTB(dBm)} = \text{IM3} + 6 \text{ dB} + 10 \lg(\text{Number of CTB})$$

$$= 2(P_{ci} - \text{IIP3}) + P_{co} + 6 \text{ dB} + 10 \lg\left(\frac{3}{8}(100N)^2\right)$$

$$= 2(P_i - \text{IIP3}) + P_{co} + 41.74 \text{ dB} \quad (8)$$

要求系统的输出信噪比大于 12.5dB,取 3dB 裕量,假设输入信号最大功率为 -20dB,则

$$P_{co} - \text{CTB} \geq 12.5 + 3 \quad (9)$$

$$\text{IIP3} \geq P_i + 28.6 = 8.6 \text{ dBm} \quad (10)$$

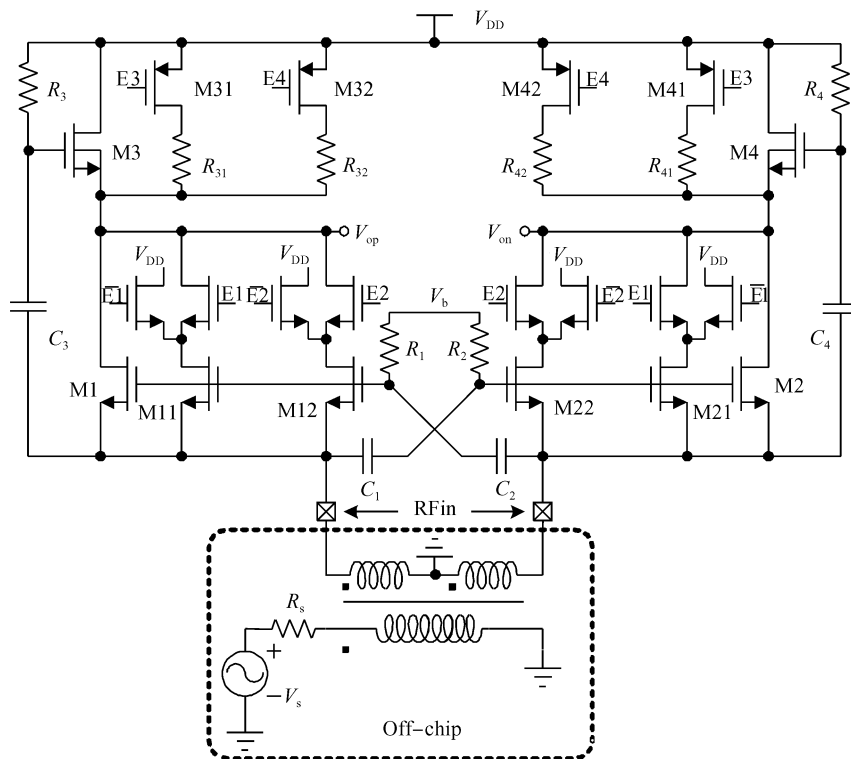


图 2 低噪声放大器电路结构
Fig.2 Schematic of the LNA

4 电路设计

4.1 可变增益宽带低噪声放大器设计

低噪声放大器作为射频前端芯片信号通路上的第一个模块,其性能参数对于整个系统具有重要影响.系统要求低噪声放大器要在 50~860MHz 的频率范围内,实现 75Ω 的阻抗匹配,良好的线性度,同时还要有 20dB 的增益变化范围.

低噪声放大器采用基于平衡非平衡变压器(balun)的噪声抵消技术^[6],电路结构如图 2 所示.单端输入信号 V_s 通过变压器耦合到差分两端,变压器的中心抽头提供直流电平. M3, M4 用深阱工艺,衬底与源极相连消除衬偏效应.阻抗匹配通过共栅输入的 MOS 管实现,与传统的电感电容匹配网络相比,节省芯片面积,且能满足宽带应用.变压器初次级的阻抗比选择为 1:1,通过理论分析,跨导 MOS 管的噪声贡献大幅度降低,电路的噪声性能得以优化.通过电容交叉耦合,在实现相同增益的条件下,功耗减小约一半.

通过调节负载阻抗和跨导,实现可变增益.其中 E1, E2 为跨导调节控制位; E3, E4 为负载调节控制位.增益范围为 $-5 \sim +15$ dB.

4.2 上变频混频器设计

对于上变频混频器而言,输入信号频率范围为 50~860MHz,输出中频确定为 1120MHz,因此对应的本

振信号频率为 1170~1980MHz.对于 DVB-T 标准,每个频道(channel)的带宽有 6, 7 和 8MHz 三种模式,故上变频混频器的输出带宽不超过 8M.因此,负载采用电感电容谐振网络(LC tank),对带外信号有一定程度的抑制.电感电容谐振网络的另一优势是无直流压降,可使电路在低电压下工作.电路结构如图 3 所示.

为提高电路的线性度,跨导采用 multi-tanh 结构^[7]. M5 和 M6, M7 和 M8 为两对非对称的跨导对,且

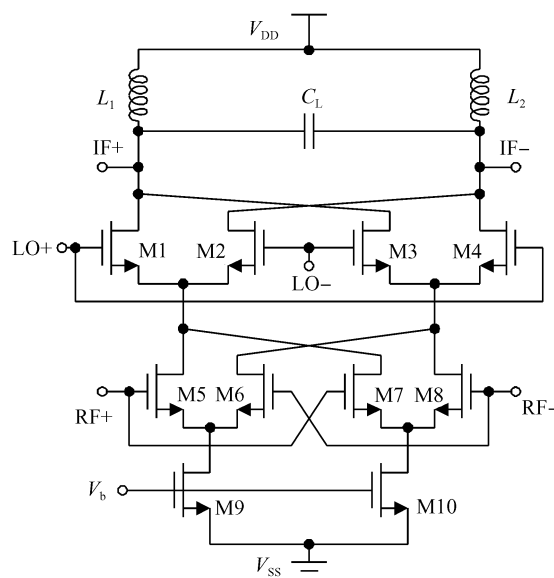


图 3 上变频混频器电路结构
Fig.3 Schematic of the upconversion mixer

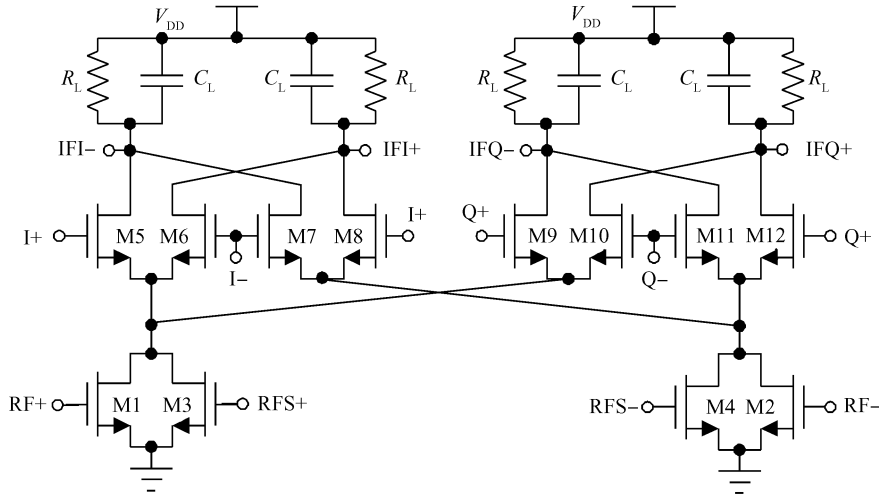


图4 正交下变频混频器电路结构

Fig.4 Schematic of the quadrature downconversion mixer

这四个 MOS 管均工作在弱反型状态下,此时 MOS 管的电流电压传递函数^[8]为

$$I_{DS} = I_{D0} \frac{W}{L} e^{\frac{V_{GS}}{n k T / q}} \quad (11)$$

其中 I_{D0} 为漏极电流常数,考虑到背栅效应,常数 n 一般取 1.2 左右.非对称跨导 MOS 管的尺寸比取 A

$$\left(\frac{W}{L}\right)_5 / \left(\frac{W}{L}\right)_6 = \left(\frac{W}{L}\right)_8 / \left(\frac{W}{L}\right)_7 = A \quad (12)$$

即可得到输出电流与输入电压之间的关系

$$I_o = I_5 - I_6 - (I_8 - I_7) = I_{D0} \left(\tanh\left(\frac{V_{IN}}{2nkT/q} + \frac{\ln A}{2}\right) - \tanh\left(\frac{V_{IN}}{2nkT/q} - \frac{\ln A}{2}\right) \right) \quad (13)$$

然后可得到跨导及其二阶导数

$$g_m = \frac{dI_o}{dV_{IN}} \bigg|_{V_{IN}=0} = \frac{1}{nkT/q} I_{ss} \operatorname{sech}^2\left(\frac{\ln A}{2}\right) \quad (14)$$

$$g''_m = \frac{d^3 I_o}{dV_{IN}^3} \bigg|_{V_{IN}=0} = \frac{-1}{(2nkT/q)^3} I_{D0} \times 2 \operatorname{sech}^2\left(\frac{\ln A}{2}\right) \times \left(\operatorname{sech}^2\left(\frac{\ln A}{2}\right) - 2 \tanh^2\left(\frac{\ln A}{2}\right) \right) \quad (15)$$

只要 A 取合适的值,就可以使 g''_m 接近 0,从而得到高线性度.

4.3 正交下变频混频器设计

下变频混频器的电路结构如图 4 所示.为节省功耗,I/Q 两路共用跨导级.为提高线性度,跨导级采用多栅(multi-gate)结构^[9].通过设置不同的直流偏置电压 RF 和 RFS,使得 M1 和 M2 工作在饱和区,M3 和 M4 工作在弱反型区,因此 M3 和 M4 引起的功耗基本可忽略.根据对 MOS 管 I - V 特性曲线的分析,饱和区的三阶系数为负值,弱反型区的三阶系数为正值,因此可以通过合理设置 RFS 点的直流电压值,使得总跨导的三阶系数接近 0,从而获得比较高的三阶交调点.

5 测试结果

数字电路调谐器芯片采用中芯国际 $0.18\mu\text{m}$ CMOS 工艺流片实现.图 5 是键合后射频前端电路的显微照片,图 6 是测试用 6 层电路板的照片.射频前端电

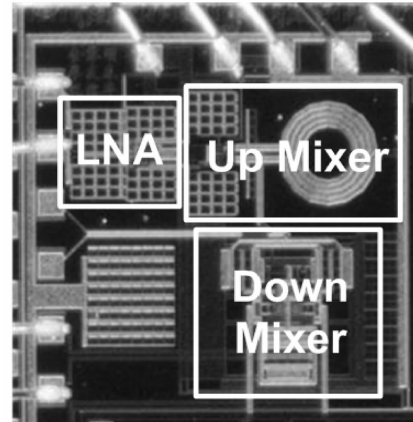


图5 芯片显微照片

Fig.5 Die microphoto

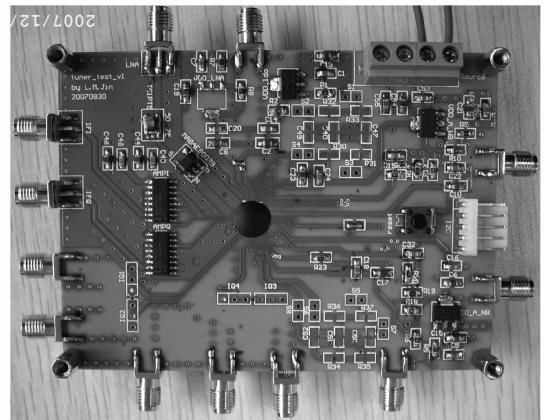


图6 测试 PCB 照片

Fig.6 Photograph of the testing PCB

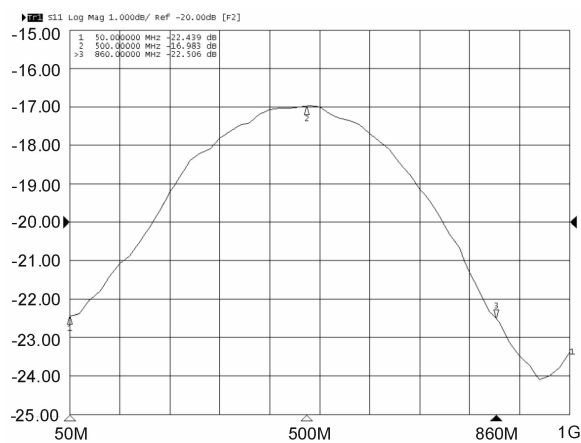


图 7 输入匹配 S_{11} 测试曲线
Fig.7 Measured S_{11} curve

路面积为 $1.04\text{mm} \times 0.98\text{mm}$. 为减小寄生效应, 芯片采用 COB(chip on board)封装. 在安捷伦开放实验室完成测试, 测试设备包括频谱分析仪(E4440A), 网络分析仪(E5071B), 信号发生器(E4438C)等.

图 7 给出了输入匹配 S_{11} 的测试结果. 在 $50 \sim 860\text{MHz}$ 范围内, S_{11} 均在 -17dB 以下, 显示出良好的输入阻抗匹配特性.

在输入信号 $50 \sim 860\text{MHz}$ 频率范围内, 射频前端总体的最大增益、最大增益模式下的单边带噪声系数以及最小增益模式下的输入参考三阶交调点如图 8 所示. 因为尚未加入镜像抑制算法, 下变频后镜像频率处的噪声叠加到输出, 单边带噪声系数被恶化约 3dB . 如果将射频前端和数字域的镜像抑制算法相结合, 噪声性能将进一步得到优化.

调节低噪声放大器的增益控制位, 实现 9 级可变增益, 得到的增益、单边带噪声系数和三阶交调点的变化曲线如图 9 所示. 增益以 3dB 左右的步长减小, 噪声系数随之增大, 三阶交调点随之提高.

表 2 给出了本设计测试结果与已发表的研究成果的比较. 在工艺上, 本设计采用 CMOS 工艺, 成本更低, 而且易于和数字解调器模块集成; 在性能参数上, 达到系统设计要求; 在集成度上, 不需要外接电容电感;

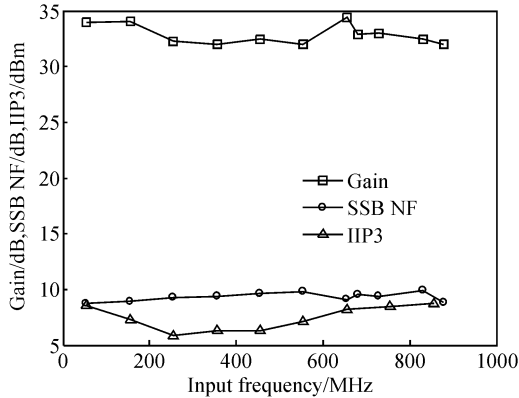


图 8 信号带宽内各性能参数测试值
Fig.8 Measured performance in the band

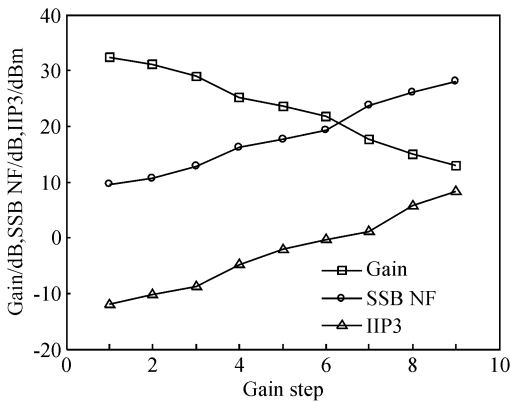


图 9 调节增益时性能参数的变化
Fig.9 Performance versus gain

表 2 测试结果总结与比较

Table 2 Summary of measurement results and performance comparison

Reference	Process	Gain /dB	NF /dB	IIP3 /dBm	IIP2 /dBm	Power
[1]	Bipolar	27~5	13	8	N/A	250mA×5V
[2]	BiCMOS	38~-5	8	8	N/A	540mA×5V
This work	CMOS	33~14	9.8	8.5	25	30mA×1.8V

在功耗方面得到大幅度改进, 每个模块都充分考虑了低功耗设计, 且采用更低的 1.8V 电源, 共消耗 30mA 电流(包括芯片内两个频率综合器).

6 总结

本文介绍了一种数字电视调谐器的射频前端电路, 并且从系统的角度详细分析了增益、噪声和线性度的具体要求. 根据数字电视信号高带宽, 大动态范围的特点, 有针对性地改进各模块的设计, 优化性能参数, 使其适用于宽带电视信号的处理. 测试结果表明芯片在大幅度减小功耗的条件下, 实现了大的增益可调范围, 并且噪声系数和线性度均能满足系统应用的要求.

致谢 感谢中芯国际在芯片制造方面的大力支持, 感谢安捷伦开放实验室提供测试方面的帮助.

参考文献

[1] Dawkins M, Burdett A P, Cowley N. A single-chip tuner for DVB-T. IEEE J Solid-State Circuits, 2003, 38(8): 1307

[2] Taddiken B, Ezell W, Mumper E, et al. Broadband tuner on a chip for cable modem, HDTV, and legacy analog standards. Radio Frequency Integrated Circuits (RFIC) Symposium, 2000

[3] Digital video broadcasting: Framing structure, channel coding and modulation for digital terrestrial television. European standard. ETSI EN 300744

[4] Heng C H, Gupta M, Lee S H, et al. CMOS TV tuner/demodulator IC with digital image rejection. IEEE J Solid-State Circuits, 2005, 40(12): 2525

[5] Some notes on composite second and third order intermodulation distortions. Matrix technical notes. MTN-108

- [6] Liao Youchun, Tang Zhangwen, Min Hao. A CMOS wide-band low-noise amplifier with balun-based noise-canceling technique. Proceedings of Asian Solid-State Circuit Conference (A-SSCC), 2007:91
- [7] Gilbert B. The multi-tanh principle;a tutorial overview. IEEE J Solid-State Circuits,1998,33(1):2
- [8] Sansen W. Analog design essential. Dordrecht;Springer,2006
- [9] Kim T W, Kim B, Lee K. Highly linear receiver front-end adopting MOSFET transconductance linearization by multiple gated transistors. IEEE J Solid-State Circuits,2004,39(1):223

An RF Front-End for a Fully Integrated CMOS DTV Tuner^{*}

Jin Liming¹, Ni Ronghua¹, Liao Youchun², Min Hao¹, and Tang Zhangwen^{1,†}

(1 State Key Laboratory of ASIC and System, Fudan University, Shanghai 201203, China)

(2 Shanghai Ratio Microelectronics Technology Co. Ltd., Shanghai 200433, China)

Abstract: An RF front-end circuit for a fully integrated CMOS DTV tuner is presented in this paper, where double-conversion low IF architecture is employed. The chip is implemented in a 0.18 μ m CMOS process, which includes a wideband low noise amplifier, and upconversion and downconversion mixers. The measurement results show the front-end has good input matching and a 20dB variable gain range. In the maximum gain mode, the gain is +33dB, the single sideband noise figure (SSB NF) is 9.6dB, and the input referred third-order intercept point (IIP3) is -6dBm; In the minimum gain mode, the gain is +14dB, the SSB NF is 28dB, and the IIP3 is +8dBm. The RF front-end drains 30mA current from a 1.8V supply and the die area is about 1.04mm $\times$ 0.98mm.

Key words: TV tuner; double conversion; low IF; fully integrated

EEACC: 1205; 1250; 6420D

Article ID: 0253-4177(2008)06-1204-06

^{*} Project supported by the National High Technology Research and Development Program of China (No.2007AA01Z282)

[†] Corresponding author. Email: zwtang@fudan.edu.cn

Received 12 January 2008, revised manuscript received 14 March 2008

©2008 Chinese Institute of Electronics